

LKI89LV936S 型 四路 LVDS 线驱动器 产品说明书

瓴科微

LKI89LV936S 型四路 LVDS 线驱动器

1 特点

- 工作电压：3.3V
- 最大数据传输速率：400Mbps(200MHz)
- 脉冲偏斜：<400ps
- 传输延时：<1.7ns
- 低功耗：13mW@3.3V(静态)
- 兼容 TIA/EIA-644LVDS 标准
- 封装：SOP16（9.90mm×6.00mm×1.75mm）

2 应用

- 多功能打印机
- LVDS-LVCMOS 转换

3 概述

LKI89LV936S 是一款四路 LVDS 线驱动器，适用于超低功耗和高数据速率的应用场合。采用低压差分信号 (LVDS) 技术，支持最大 400 Mbps(200 MHz) 的数据传输速率。将接收到的 LVTTTL/LVCMOS 输入电平转换为 LVDS 输出信号。此外，器件输出端具有三态控制功能，可以禁用输出级，关断输出电流，从而使功耗降低至 13mW。

器件信息

型号	封装	封装尺寸
LKI89LV936S	SOP16	9.90mm×6.00mm×1.75mm

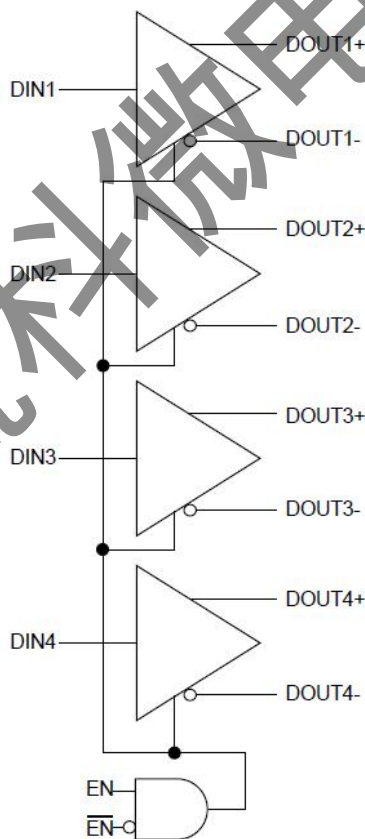


图 1 功能框图

目 录

1 特点	1
2 应用	1
3 概述	1
4 管脚排布与功能描述	3
4.1 引脚排列	3
5 电特性	3
5.1 绝对最大额定值	3
5.2 推荐工作条件	3
5.3 热性能信息	4
5.4 真值表	4
5.5 电特性	4
6 测试电路	5
7 应用信息	7
7.1 功能说明	7
7.2 典型应用	7
7.3 布局注意事项	7
8 封装形式	8
9 订货信息	9
10 版本信息	9

4 管脚排布与功能描述

4.1 引脚排列

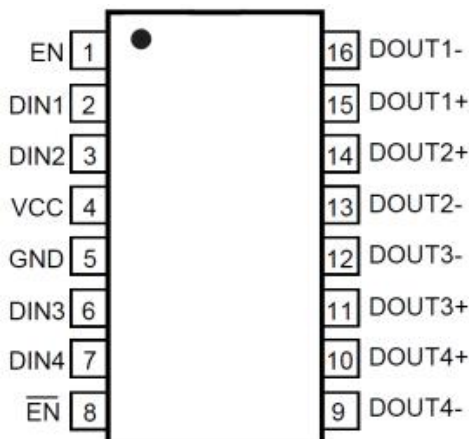


图 2 引脚排列图（顶视图）

表 1 引脚说明

引脚编号	引脚名称	描述	引脚编号	引脚名称	描述
1	EN	使能输入端，高电平有效	9	DOUT4-	反相输出端 4，LVDS 信号
2	DIN1	输入端 1，TTL/CMOS 信号	10	DOUT4+	同相输出端 4，LVDS 信号
3	DIN2	输入端 2，TTL/CMOS 信号	11	DOUT3+	同相输出端 3，LVDS 信号
4	VCC	电源端	12	DOUT3-	反相输出端 3，LVDS 信号
5	GND	接地端	13	DOUT2-	反相输出端 2，LVDS 信号
6	DIN3	输入端 3，TTL/CMOS 信号	14	DOUT2+	同相输出端 2，LVDS 信号
7	DIN4	输入端 4，TTL/CMOS 信号	15	DOUT1+	同相输出端 1，LVDS 信号
8	EN#	使能输入端，低电平有效	16	DOUT1-	反相输出端 1，LVDS 信号

5 电特性

5.1 绝对最大额定值

参数	最小值	最大值	单位
V_{CC} 电源电压	-0.3	+4.0	V
V_{IN} 输入端电压 (DINx)	-0.3	$V_{CC}+0.3$	V
V_{IN} 使能输入端电压 (EN, EN#)	-0.3	$V_{CC}+0.3$	V
V_{OUT} 输出端电压 (DOUTx+, DOUTx-)	-0.3	+3.9	V
T_{stg} 贮存温度	-65	+150	°C
T_j 结温	150		°C

注：超过表中所列的绝对最大额定值可能会导致器件的永久损坏。长期处于绝对最大额定值的条件下可能会影响可靠性。任何时候都不建议对设备的功能操作超出推荐标准规定的条件。

5.2 推荐工作条件

参数	最小值	典型值	最大值	单位
V_{CC} 电源电压	3.0	-	3.6	V
T_A 工作温度	-40	-	+85	°C

5.3 热性能信息

热指标	LKI89LV936S	单位
	16 个引脚	
R _{θJA} 结至环境热阻	114	°C/W
R _{θJC(top)} 结至外壳（顶部）热阻	51	°C/W
R _{θJB} 结至电路板热阻	59	°C/W
ψ _{JT} 结至顶部特征参数	8	°C/W
ψ _{JB} 结至电路板特征参数	58	°C/W

5.4 真值表

使能		输入	输出	
EN	EN#	DINx	DOUTx+	DOUTx-
H	L 或开路	L	L	H
		H	H	L
其它使能端接入情况		X	Z	Z

注：H——高电平；L——低电平；X——任意电平；Z——高阻态

5.5 电特性

(若无特殊说明，测试条件为 $T_A = -40^{\circ}\text{C} \sim +85^{\circ}\text{C}$, $V_{CC} = 3.3\text{V}$ 。)

参数		最小值	典型值	最大值	单位	测试条件
差分输出电压	V_{OD}	250	310	450	mV	$R_L = 100\Omega$, DOUTx±引脚, 如图 3
失调电压	V_{OS}	1.125	1.17	1.375	V	
输出高电平电压	V_{OH}	-	1.33	1.6	V	
输出低电平电压	V_{OL}	0.9	1.02	-	V	
输入高电平电压	V_{IH}	2.0	-	V_{CC}	V	DINx、EN、EN#引脚
输入低电平电压	V_{IL}	GND	-	0.8	V	
输入高电平电流	I_{IH}	-10	2	10	μA	$V_{IN} = V_{CC}$ 或 2.5V, DINx、EN、EN#引脚
输入低电平电流	I_{IL}	-10	-2	10	μA	$V_{IN} = \text{GND}$ 或 0.4V, DINx、EN、EN#引脚
输入钳位电压	V_{CL}	-1.5	-0.8	-	V	$I_{CL} = -18\text{mA}$, DINx、EN、EN#引脚
输出短路电流	I_{OS}	-	-4.2	-9	mA	$D_{IN} = V_{CC}$ 、 $D_{OUT+} = 0\text{V}$ 或 $D_{IN} = \text{GND}$ 、 $D_{OUT-} = 0\text{V}$, DOUTx±引脚
差分输出短路电流	I_{OSD}	-	-4.2	-9	mA	$V_{OD} = 0\text{V}$, DOUTx±引脚
断电漏电流	I_{OFF}	-20	± 1	20	μA	$V_{OUT} = 0\text{V}$ 或 3.6V, $V_{CC} = 0\text{V}$ 或 Open, DOUTx±引脚
高阻态输出电流	I_{OZ}	-10	± 1	10	μA	EN#=2.0V, EN=0.8V, $V_{OUT} = V_{CC}$ 或 0V, DOUTx±引脚
无负载电源电流	I_{CC}	-	4	11	mA	$D_{IN} = V_{CC}$ 或 GND, V_{CC} 引脚
带载电源电流	I_{CCL}	-	20	30	mA	$R_L = 100\Omega$, $D_{IN} = V_{CC}$ 或 GND, V_{CC} 引脚
高阻态电源电流	I_{CCZ}	-	2.2	6	mA	EN#= V_{CC} , EN=GND, $D_{IN} = V_{CC}$ 或 GND, V_{CC} 引脚
高到低差分传输延时	t_{PHLD}	0.5	0.9	1.7	ns	$R_L = 100\Omega$, $C_L = 15\text{pF}$, 如图 4 和图 5
低到高差分传输延时	t_{PLHD}	0.5	1.2	1.7		
差分脉冲偏移	t_{SKD1}	0	0.3	0.4		
通道间偏移	t_{SKD2}	0	0.4	0.5		
器件间差分偏移	t_{SKD3}	0	-	1		
器件间差分偏移	t_{SKD4}	0	-	1.2		

参数		最小值	典型值	最大值	单位	测试条件
上升时间	t_{TLH}	-	0.5	1.5		$R_L=100\Omega$, $C_L=15pF$, 如图 6 和图 7
下降时间	t_{THL}	-	0.5	1.5		
禁用时间(H→Z)	t_{PHZ}	-	2	5		
禁用时间(L→Z)	t_{PLZ}	-	2	5		
启用时间(Z→H)	t_{PZH}	-	3	7		
启用时间(Z→L)	t_{PZL}	-	3	7		
最大工作频率	f_{MAX}	200	250	-	MHz	-

(1) 输出短路电流 (I_{OS}) 仅指定为大小, 负号仅表示方向。
(2) 除非另有规定, 测试的信号为: $f = 1\text{ MHz}$ 、 $Z_O = 50\ \Omega$ 、 $t_r \leq 1\text{ ns}$ 和 $t_f \leq 1\text{ ns}$ 。
(3) C_L 包括探针和夹具电容。
(4) $t_{SKD1}[t_{PHLD}-t_{PLHD}]$ 是同一信道的正边与负边之间的差分传播延迟时间的幅度差。
(5) t_{SKD2} 是同一设备上任一输入信号的通道偏斜。
(6) t_{SKD3} , 为指定的同一设备上最小和最大差分传播延迟之间的差。本规范适用于工作温度范围内相同 V_{CC} 和 5°C 以内的设备。
(7) t_{SKD4} 是设备之间的差异信道间偏斜最小和最大传输延迟之间的差。本规范适用于超过推荐工作温度和电压范围的设备, 以及跨工艺分布的设备。
(8) f_{MAX} 输入条件: $t_r=t_f<1\text{ ns}$ (0%到 100%), 50% 占空比, 0V 到 3V。输出标准: 占空比=45%/55%, $V_{OD} > 250\text{ mV}$, 所有通道

6 测试电路

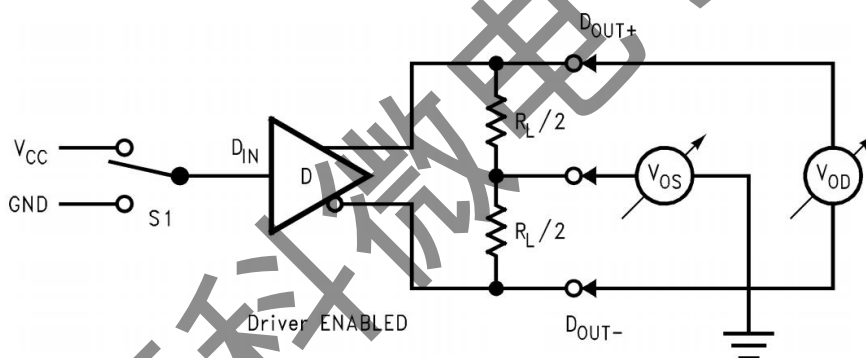


图 3 测试电路图 1 (V_{OD} 和 V_{OS} 测量)

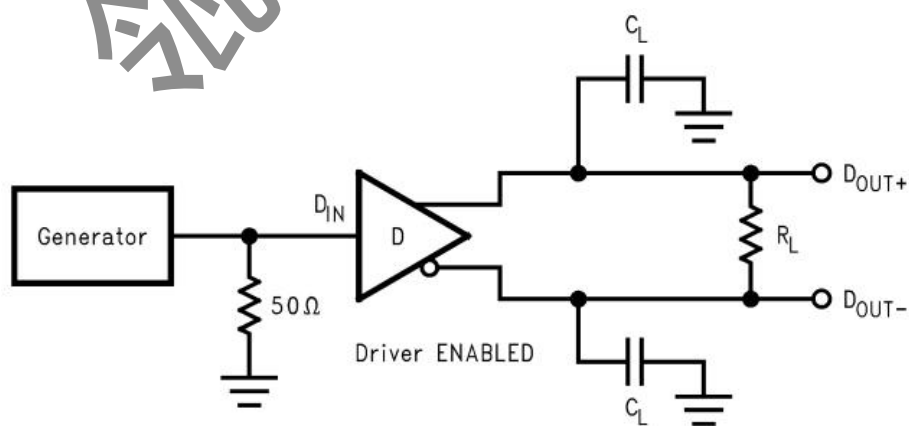


图 4 驱动器测试电路 2 (传输延时)

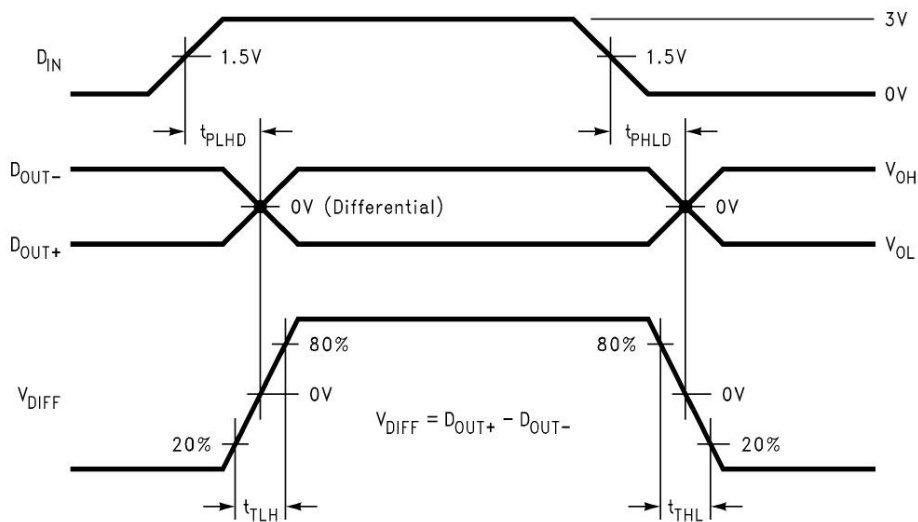


图 5 时序图（传输延迟）

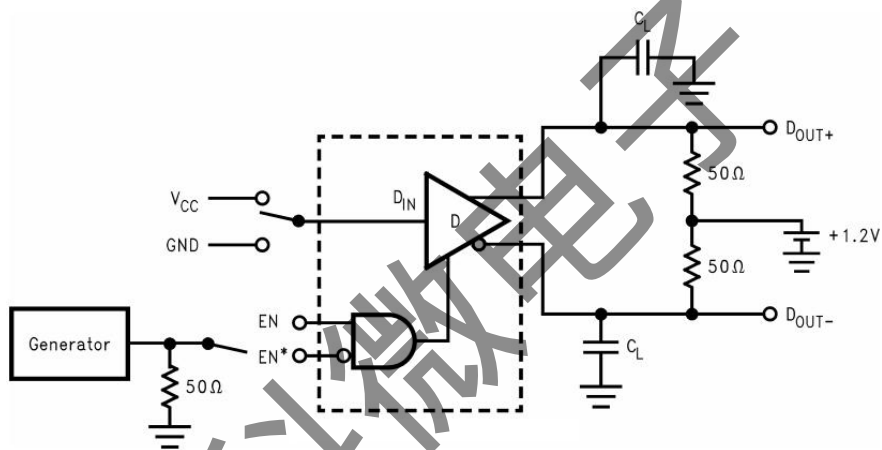


图 6 测试电路 3（三态延时）

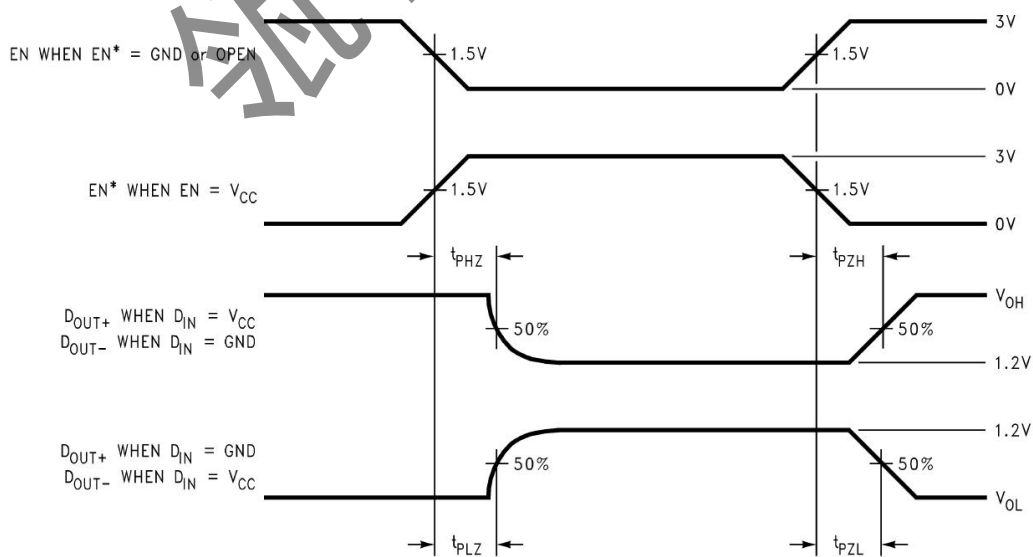


图 7 时序图（三态延时）

7 应用信息

7.1 功能说明

LKI89LV936S 是一款 LVDS 驱动器，对驱动器输出添加终端电阻来产生差分电压，电阻典型范围为(90Ω到 130Ω)，不允许进行交流或无终止配置，如下图所示。

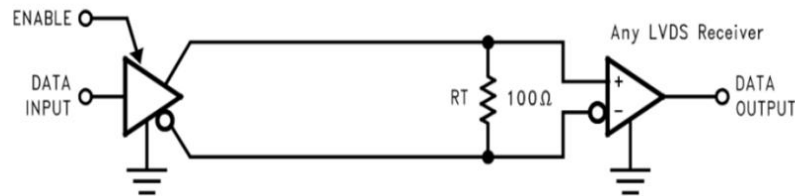
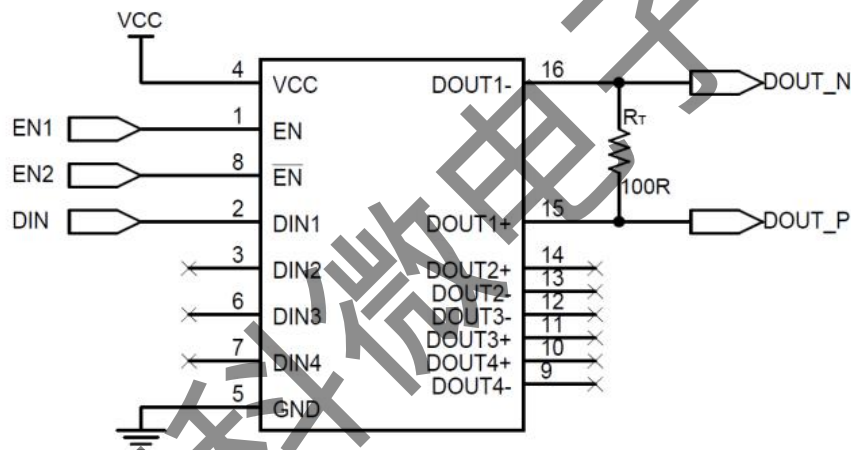


图 8 驱动器应用图

7.2 典型应用



注：RT 必须在 90Ω~130Ω内。

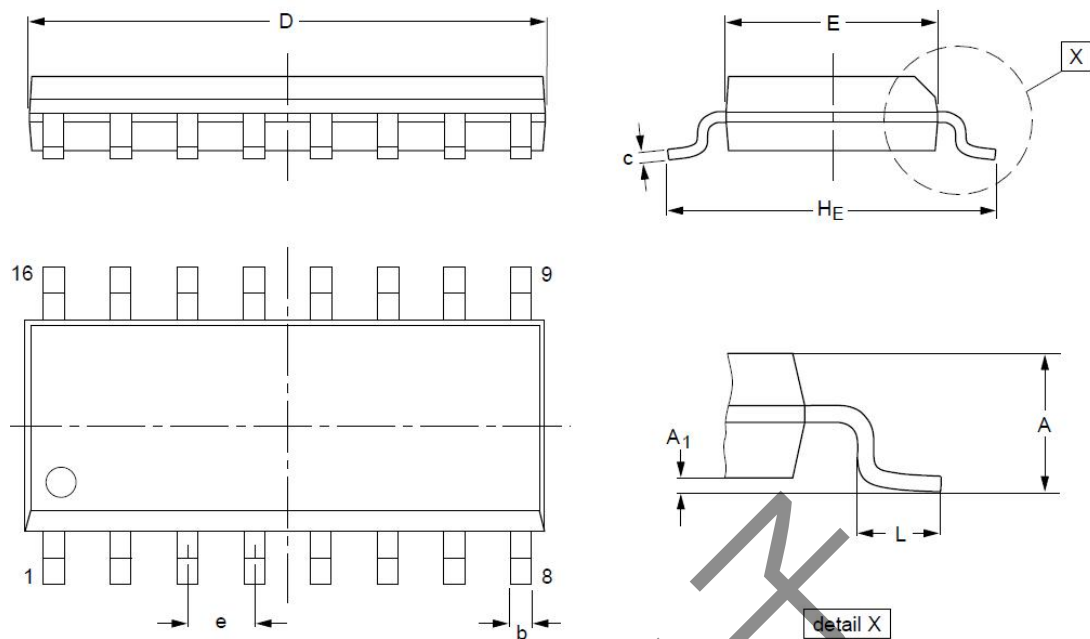
图 9 典型应用图

7.3 布局注意事项

为确保设备的可靠性，建议采用以下通用的印刷电路板布局指南：

- 1) 供电电源处应放置旁路电容，并尽可能靠近 V_{CCA} 和 GND 引脚；
- 2) 走线长度应尽可能短，以减少负载损耗；
- 3) PCB 中信号的走线长度必须保持足够短，以确保任何反射在源端处的阻抗较低，从而降低负载端反射；
- 4) 使用至少 4 个 PCB 层（从上到下）；LVDS 信号、接地、电源、TTL 信号；
- 5) 将 TTL 信号与 LVDS 信号分离，否则 TTL 可能会耦合到 LVDS 线上。最好将 TTL 和 LVDS 信号放在不同的层上，这些层被功率/地平面隔离。

8 封装形式



尺寸符号	数值 (单位: mm)		
	最小	公称	最大
A	-	-	1.75
A ₁	0.10	-	0.25
b	0.33	0.43	0.53
c	0.13	0.19	0.25
D	9.70	9.90	10.10
E	3.70	3.90	4.10
e	1.27bsc		
H _E	5.70	6.00	6.30
L	0.40	-	1.27

9 订货信息

LK

①

I

②

89LV936

③

S

④

① 产品系列代号

② 分类标识

③ 产品代号

④ 封装类型

表 2 订货信息表

型号	封装	质量等级	工作温度
LKI89LV936S	SOP16, 塑封	工业级	-40°C~+85°C

10 版本信息

版本号	日期	版本说明	更改说明
REV 1.00	2024-05-07	更新版本	—