



HK32F005 数据手册

版本：1.9

发布日期：2026-05-07

深圳市航顺芯片技术研发有限公司

<http://www.hsxp-hk.com>

前言

编写目的

本文档介绍了 HK32F005 系列芯片的功能框图、存储器映射、外设接口、电气特性、管脚封装等，旨在帮助用户快速了解该系列芯片的特点及功能。

读者对象

本文适用于以下读者：

- 开发工程师
- 芯片测试工程师
- 芯片选型工程师

版本说明

本文档对应的产品系列为 HK32F005 系列芯片。

修订记录

版本	日期	修订内容
0.99	2025/04/17	Alpha 版本 0.99 发布。
0.991	2025/04/21	Alpha 版本 0.991 发布。
0.992	2025/05/12	Alpha 版本发布（添加了“4.1 工作电流特性”）。
1.0	2025/05/26	官网首次发布。
1.1	2025/05/30	1. 更新了“4.2.7 工作电流特性”。 2. 更新了“表 4-6 PVD 特性”“表 4-7 BOR 特性”“表 4-26 ADC 特性”。
1.2	2025/06/04	更新了“表 3-3 I2C 特性”。
1.3	2025/07/09	1. 全文新增了新型号 HK32L005F6N6（QFN20）和 HK32F005D6Y6（WLCSP16 封装）的相关信息。 2. 更新了“2.1 产品特性”“2.2 器件一览表”“3.9 时钟和时钟树”中片内高速时钟的时钟源频率。 3. 区分了“2.2 器件一览表”中 ADC 外部和内部通道数。 4. 删除了“图 3-1 HK32F005 功能框图”中的 8MHz HSI。 5. 更新了“3.4 CRC 计算单元”中产生 CRC 的数据字数。 6. 在“3.6 电源监控器”中添加了 PVD 监测外部输入电压的描述。 7. 更新了“表 3-1 各低功耗模式的特性一览表”。 8. 更新了“图 3-3 复位电路”：增加了 GPIO 的信息。 9. 更新了“4.2.7 工作电流特性”。

版本	日期	修订内容
		10. 更新了“图 4-2 推荐复位电路”：增加了系统复位前取反的信息。 11. 更新了“图 5-1 电源框图”，并添加了该图说明。 12. 更新了“表 7-1 TSSOP20 封装尺寸参数”中 A 的最小值。
1.4	2025/07/09	更新了“6.3 WLCSP16 封装”中的图。
1.5	2025/09/26	1. 更新了“图 3-1 HK32F005 功能框图”。 2. 更新了“表 4-1 极限电压特性”：删除了“所有管脚不支持 5V 耐压”。 3. 更新了“表 4-14 工作电流特性（Stop 模式）”：修改“MBGP”为“VREFINT”。 4. 更新了“表 4-27 ADC 特性”：更新了 VDDA=2.0V 条件下的 RADC 的值为“24.247”（原为 14.827）。 5. 更新了“表 4-39”、“表 4-40”和“表 4-41”的值。 6. 更新了“表 4-43 温度传感器特性”：增加了 TS_temp 和 tSTART 这两行。 7. 更新了章节“4.2.20 串行外设接口（SPI）特性”：增加表格下面的三个时序图。 8. 更新了“图 8-1 HK32F005 订货代码”：增加了“编带（WLCSP）”。
1.6	2025/11/28	1. 更新了“图 4-2 推荐复位电路”。 2. 更新了“4.2.9 内部高速（HSI）时钟特性”和“4.2.10 内部低速（LSI）时钟特性”：修改和增加了 ACC 的值。 3. 更新了“4.2.12 Flash 存储器特性”：更新了字写入时间。 4. 更新了“表 4-22 IO 输入引脚直流特性”的值。 5. 更新了“表 4-42 ADC 精度”：修改了参数“ED”的值。 6. 更新了“表 8-1 产品订货包装”。
1.7	2025/03/31	更新了章节“4.2.14 IO 输出引脚特性”：修改了“表 4-24 IO 引脚输出交流特性”条件中的电容值。
1.8	2026/04/22	更新了“图 5-1 电源框图”，为图中的电源 VDD 所带电容的数值添加上了标。
1.9	2026/05/07	更新了“表 4-45 SPI 特性”。

目录

1 简介	1
2 产品概述.....	2
2.1 产品特性.....	2
2.2 器件一览表.....	4
3 功能介绍.....	6
3.1 结构框图.....	6
3.2 存储器映射.....	7
3.3 存储器.....	7
3.3.1 Flash	7
3.3.2 内置 SRAM.....	7
3.4 CRC 计算单元	7
3.5 供电方案.....	8
3.6 电源监控器.....	8
3.7 低功耗模式.....	8
3.8 复位	9
3.8.1 系统复位.....	9
3.8.2 电源复位.....	9
3.9 时钟和时钟树.....	10
3.10 SYSCFG.....	10
3.11 GPIO	10
3.12 中断与事件.....	11
3.12.1 NVIC.....	11
3.12.2 EXTI.....	11
3.13 定时器.....	11
3.13.1 通用定时器.....	12
3.13.2 基本定时器.....	12
3.13.3 低功耗定时器（LPTIM）	12
3.13.4 System Tick 定时器.....	12
3.14 独立看门狗（IWDG）	13
3.15 窗口看门狗（WWDG）	13

3.16 ADC.....	13
3.16.1 内部参考电压.....	13
3.16.2 温度传感器.....	13
3.17 电压比较器（COMP）	13
3.18 I2C 总线	13
3.19 通用异步收发器（UART）	14
3.20 串行外设接口（SPI）	14
3.21 调试接口（DBG）	15
3.22 96 位 UID.....	15
4 电气性能指标.....	16
4.1 最大绝对额定值.....	16
4.1.1 极限电压特性.....	16
4.1.2 极限电流特性.....	16
4.1.3 极限温度特性.....	16
4.2 工作参数.....	17
4.2.1 推荐工作条件.....	17
4.2.2 上/下电速度工作条件	17
4.2.3 可编程电压检测器特性.....	17
4.2.4 BOR 特性.....	17
4.2.5 上/下电复位特性	18
4.2.6 内部参考电压.....	18
4.2.7 工作电流特性.....	18
4.2.8 外部低速（LSE）时钟特性	21
4.2.9 内部高速（HSI）时钟特性	22
4.2.10 内部低速（LSI）时钟特性	23
4.2.11 GPIO 输入时钟	23
4.2.12 Flash 存储器特性	23
4.2.13 IO 输入引脚特性.....	23
4.2.14 IO 输出引脚特性.....	24
4.2.15 NRST 复位管脚特性	24
4.2.16 TIMC 计数器特性	25

4.2.17 ADC 特性.....	25
4.2.18 温度传感器特性.....	31
4.2.19 电压比较器（COMP）特性	32
4.2.20 串行外设接口（SPI）特性.....	32
5 典型电路.....	35
5.1 电源供电.....	35
6 引脚定义.....	36
6.1 TSSOP20 封装	36
6.2 QFN20 封装	37
6.3 WLCSP16 封装	38
6.4 引脚定义.....	38
6.5 引脚复用（AF）功能表.....	41
7 封装参数.....	42
7.1 封装尺寸.....	42
7.1.1 TSSOP20 封装	42
7.1.2 QFN20 封装.....	43
7.1.3 WLCSP16 封装	44
7.2 丝印信息.....	45
7.2.1 TSSOP20 封装丝印	45
7.2.2 QFN20 3*3 封装丝印.....	45
7.2.3 WLCSP16 封装丝印	46
8 订货信息.....	47
8.1 订货代码.....	47
8.2 订货包装.....	47
9 缩略语与术语.....	48
9.1 缩略语.....	48
9.2 术语	48
10 重要提示.....	49

1 简介

本文档为 HK32F005 系列芯片的数据手册。HK32F005 是由深圳市航顺芯片技术研发有限公司研发的主流型 MCU 芯片，包括以下系列：

- HK32F005F6P6（TSSOP20 封装）
- HK32F005F6N6（QFN20 封装）
- HK32F005D6Y6（WLCSP16 封装）

用户可以查看《HK32F005 用户手册》，进一步了解该系列芯片的功能。

2 产品概述

HK32F005 使用 ARM® Cortex®-M0 内核，最高工作频率 48MHz，内置 32Kbyte Flash、4Kbyte SRAM。

HK32F005 内置多种通信接口：2 路 UART、1 路高速 SPI 和 1 路高速 I2C。

HK32F005 内置 2 个通用定时器(TIMC5/TIMC11)，1 个基本定时器(TIM6)，1 个低功耗定时器(LPTIM)。

HK32F005 内置的模拟电路包括：1 个 12 位 ADC（14 个内外部通道）、2 个模拟比较器、1 个上电/掉电/欠压复位电路（POR/PDR/BOR）、1 个温度传感器和 1 个内部参考电压（供片内 ADC 采样）。

HK32F005 除电源、地以外的所有引脚都可以作为 GPIO、外设 IO 或外部中断输入；在引脚数量受限应用场景中，提供尽可能多的引脚数量。

HK32F005 支持丰富的低功耗模式。该芯片具有低功耗运行（Low-power Run）模式、睡眠（Sleep）模式、低功耗睡眠（Low-power Sleep）模式、停机（Stop）模式和低功耗停机（Low-power Stop）模式。

由于拥有丰富的外设配置，HK32F005 可适用于多种应用场景：

- 可编程控制器、打印机、扫描仪
- 无人机飞控、云台控制
- 玩具产品
- 家用电器
- 智能机器人
- 智能手表、运动手环

2.1 产品特性

- CPU 内核
 - ARM® Cortex®-M0
 - 最高时钟频率：48MHz
 - 24 位 System Tick 定时器
 - 支持中断向量重映射（通过 Flash 控制器的寄存器配置）
- 工作电压范围
 - V_{DD}: 2.0V~5.5V
- 工作温度范围：-40°C~+105°C
- 典型工作电流
 - 运行（Run）模式：235.936μA @40kHz@3.3V
 - 睡眠（Sleep）模式：228.8μA @40kHz@3.3V
 - 停机（Stop）模式：68.3μA @3.3V
 - 低功耗运行（LP-Run）模式：75.213μA @40kHz@3.3V
 - 低功耗睡眠（LP-Sleep）模式：67.799μA @40kHz@3.3V
 - 低功耗停机（LP-Stop）模式：2.5μA @3.3V
- 存储器
 - 32Kbyte Flash
 - CPU 主频不高于 24MHz 时，支持 0 等待总线周期访问 Flash。
 - Flash 具有数据安全保护功能，可分别设置读保护和写保护。
 - 4Kbyte SRAM

- 时钟
 - 外部低速时钟 (LSE): 32.768kHz
 - 片内高速时钟 (HSI): 32MHz/40MHz/48MHz
 - 片内低速时钟 (LSI): 40kHz
 - GPIO 外部输入时钟 (EXTCLK): 30MHz (最大值)
- 复位
 - NRST 引脚外部复位
 - 窗口看门狗计数终止 (WWDG 复位)
 - 独立看门狗计数终止 (IWDG 复位)
 - 电源复位 (POR/PDR/BOR)
 - 软件复位 (SW 复位)
- 可编程电压监测器 (PVD)
 - 多级检测电压门限可调
 - 上升沿或下降沿检测可配置
- GPIO 端口
 - 最多支持 17 个 GPIO 端口
- 数据通信接口
 - 2 路 UART
 - RX/TX 引脚位置可通过软件互换
 - 1 路 I2C
 - 1Mbps (使用条件: $V_{DD}=3.3V$ 且 I2C 总线负载 $\leq 30pF$)、400kbps 或 100kbps 传输速率
 - 1 路高速 SPI
 - 最高 24Mbps 传输速率
- 定时器
 - 2 个通用定时器 (TIMC5、TIMC11)
 - 1 个基本定时器 (TIM6)
 - 1 个低功耗定时器 (LPTIM)
- 数据安全
 - CRC 校验硬件单元
- 片内模拟电路
 - 1 个 12 位 SAR ADC (最多 14 路模拟信号输入通道)
 - 最高转换频率: 1.6 MSPS (12 位)
 - 支持自动连续转换、扫描转换功能
 - 内部参考电压
 - 温度传感器
 - 模拟输出连接到 ADC 的独立通道
 - 2 个电压比较器
 - 在模拟信号的触发下从低功耗模式唤醒 MCU。
 - 与内部电阻分压电路和定时器的 PWM 输出结合使用时, 构成逐周期电流控制环路。

- 两个比较器联合工作，作为窗口比较器。
- 96 位芯片 UID 标识
 - 用作序列号和安全密钥
 - 激活安全自举过程
- CPU 跟踪与调试
 - SWD 调试接口
 - ARM®CoreSight™ 调试组件（ROM-Table、DWT 和 BPU）
 - 自定义 DBGMCU 调试控制器（低功耗模式仿真控制、调试外设时钟控制、调试及跟踪接口分配）
- 可靠性
 - 通过 HBM5500V/CDM2000V 测试

2.2 器件一览表

表 2-1 HK32F005 芯片特性

产品特性		HK32F005F6P6	HK32F005F6N6	HK32F005D6Y6
GPIO		17	17	13
封装		TSSOP20	QFN20	WLCSP16
工作电压		2.0V~5.5V		
工作温度		-40°C~+105°C		
存储器	Flash (Kbyte)	32		
	SRAM (Kbyte)	4		
CPU	内核	Cortex®-M0		
	工作频率	48MHz		
时钟	内部 LSI	40kHz		
	内部 HSI	32MHz/40MHz/48MHz		
	外部 LSE	32.768kHz		
	GPIO 外部输入时钟 EXTCLK	≤ 30 MHz		
定时器	基本定时器	1 个（16 位）：TIM6		
	通用定时器	2 个（16 位）：TIMC5, TIMC11		
	低功耗定时器	1 个（16 位）：LPTIM		
	System Tick 定时器	1		
	独立看门狗（IWDG）	1		
	窗口看门狗（WWDG）	1		
通信接口	UART	2		
	I2C	1		
	SPI	1		

产品特性		HK32F005F6P6	HK32F005F6N6	HK32F005D6Y6
ADC	ADC 个数（通道数）	1（11 个外部通道+3 个内部通道）	1（11 个外部通道+3 个内部通道）	1（7 个外部通道+3 个内部通道）
	基准选择	内部参考电压		
	ADC 采样速率	1.6 MSPS（12 位）		
	ADC 精度	12 位		
温度传感器（TS）		1		
电压比较器（COMP）		2		
可编程电压检测器（PVD）		1		
CRC		1		
96 位 UID		1		

3 功能介绍

3.1 结构框图

HK32F005 内部集成了 32Kbyte 的 Flash 存储器，用于存放程序和数据。

ARM®Cortex®-M0 处理器是嵌入式 32 位 RISC 处理器，它是一个低成本、低功耗的 MCU 平台，同时提供卓越的计算性能和先进的中断系统响应。HK32F005 拥有内置的 Cortex®-M0 核心，因此它与所有的 ARM 工具和软件兼容。

以 HK32F005F6P6 为例，HK32F005 的功能框图如下：

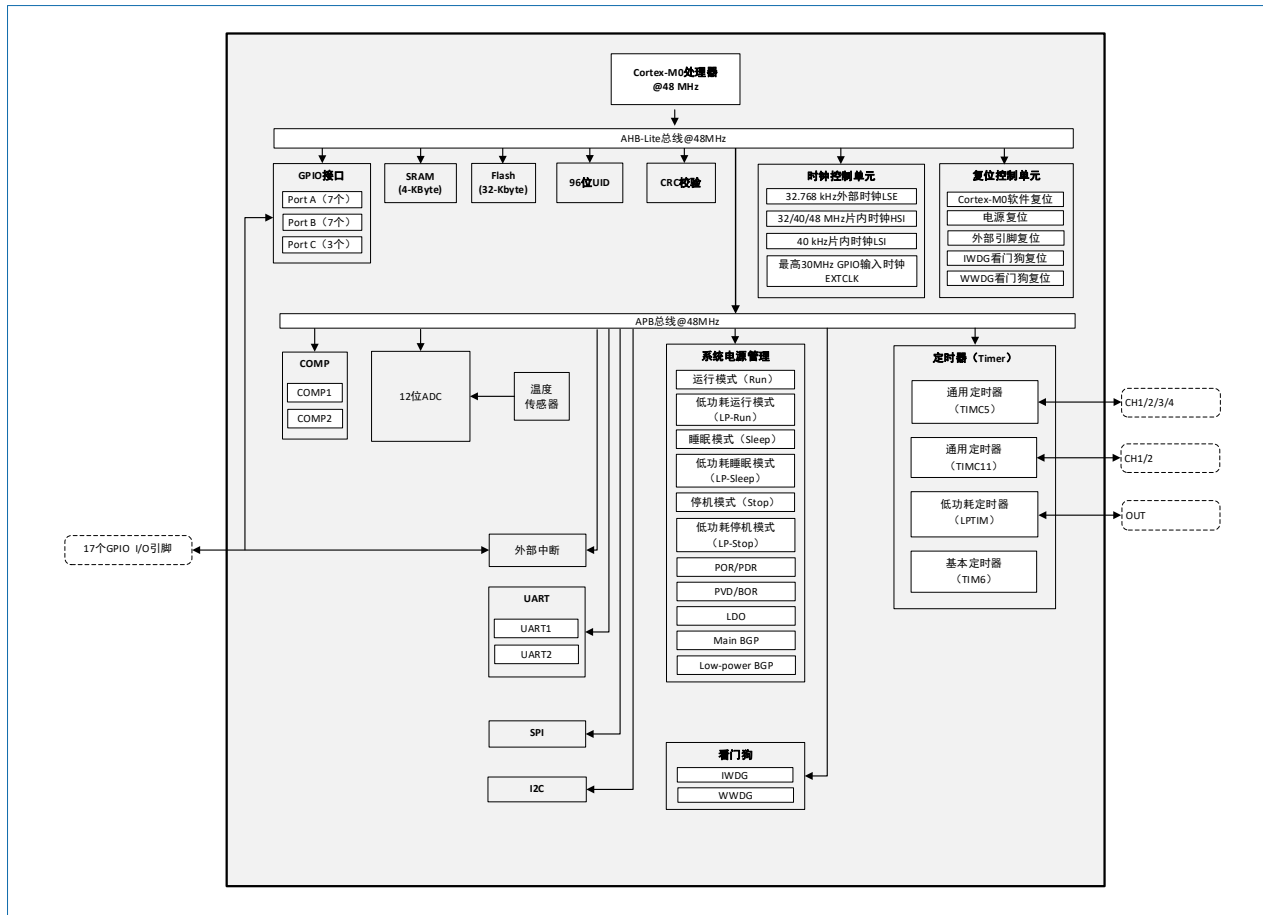


图 3-1 HK32F005 功能框图

3.2 存储器映射

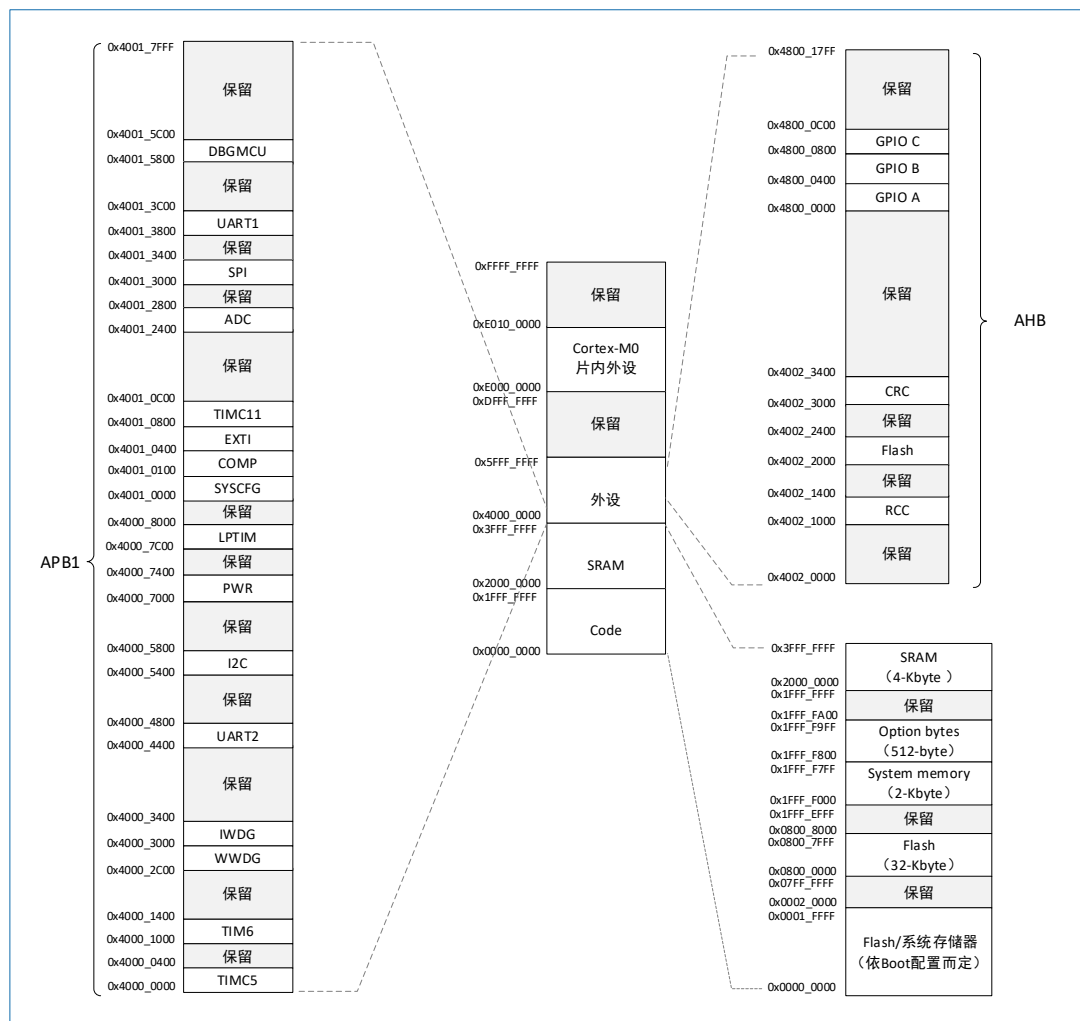


图 3-2 HK32F005 存储器映射

3.3 存储器

3.3.1 Flash

该系列芯片内部集成 32 Kbyte 的 Flash，用于存放程序和数据。

通过配置 Flash 中断向量表偏移寄存器，可实现中断向量表重映射。

3.3.2 内置 SRAM

该系列芯片内部集成 4Kbyte SRAM，支持字、半字和字节读写访问。CPU 能以零等待周期进行读写访问，能够满足大多数应用的需求。

3.4 CRC 计算单元

循环冗余校验 (Cyclic Redundancy Check, CRC) 用于验证数据传输或数据存储的完整性。器件内部集成了一个独立的 CRC 硬件计算单元。它使用多项式发生器从一个 32 位的数据字中产生 CRC 码。

CRC 计算单元在运行期间计算出软件的签名，并将其和链接时所产生并存储于指定存储地址的参考签名进行比较。

3.5 供电方案

$V_{DD}=2.0V\sim 5.5V$: 外部单电源供电（无 V_{BAT} ）， V_{DD} 引脚为芯片的数字电路、I/O 引脚和内部电压调节器供电； V_{DD} 引脚也为 ADC、电压比较器等模拟部分供电。

注意： V_{DD} 和 V_{SS} 在内部分别连接至了 V_{DDA} 和 V_{SSA} 。

3.6 电源监控器

该器件有一个集成的零功率上电复位（POR）/掉电复位（PDR）电路，与欠压复位（BOR）电路耦合。当 V_{DD} 低于指定阈值 V_{POR} 、 V_{PDR} 或 V_{BOR} 时，器件无需任何外部复位电路便可保持复位模式。

器件还带一个可编程电压监测器（PVD），用于监测 V_{DD} 供电电压，在该电压低于或高于 PVD 阈值时可触发中断。PVD 除了监测 V_{DD} 外，还可通过修改配置，监测外部输入电压（来自 PC0、PB6 或 PB4）。

说明：

- BOR 和 PVD 功能在同一时间只能择一使用，需通过程序开启。
- 关闭 BOR，会影响 PDR 功能。

3.7 低功耗模式

器件支持以下几种低功耗模式。

- 低功耗运行模式（Low-power Run）
- 睡眠模式（Sleep）
- 低功耗睡眠模式（Low-power Sleep）
- 停机模式（Stop）
- 低功耗停机模式（Low-power Stop）

各低功耗模式的特性如下表所示。

表 3-1 各低功耗模式的特性一览表

模式		低功耗运行 (LP-Run)	睡眠 (Sleep)	低功耗睡眠 (LP-Sleep)	停机 (Stop)	低功耗停机 (LP-Stop)
时钟	系统时钟频率(Hz)	$\leq 128k$	$\leq 48M$	$\leq 128k$	关闭	关闭
	HSI	可关闭 ⁽¹⁾	● ⁽³⁾	可关闭 ⁽¹⁾	关闭 ⁽²⁾	关闭 ⁽²⁾
	LSE	●	●	●	●	●
	LSI	●	●	●	●	●
	EXTCLK	●	●	●	●	●
CPU 和外设	CPU	●	停止	停止	停止	停止
	数字外设	●(可时钟门控)	●(可时钟门控)	●(可时钟门控)	停止	停止
	SRAM	可读写	可读写	可读写	仅保持数据，不能读写	仅保持数据，不能读写
	Flash	可读写/ 可关闭	仅保持数据，不能读写	仅保持数据，不能读写	仅保持数据，不能读写	仅保持数据，不能读写
LDO		L ⁽³⁾	M ⁽³⁾	L	L	L

(1). LP-run/LP-Sleep 模式下的 HSI 是否关闭可选，通过软件实现。

(2). Stop/LP-Stop 模式下的 HSI 的关闭，是通过硬件实现。

(3). “●”代表可工作，“L”代表 LDO 低功耗模式，“M”代表 LDO 主模式。

3.8 复位

3.8.1 系统复位

除了 RCC_CSR 寄存器中的复位标志位以外，系统复位将复位所有寄存器。用户可通过查看 RCC_CSR 控制状态寄存器中的复位状态标志位识别复位事件来源。

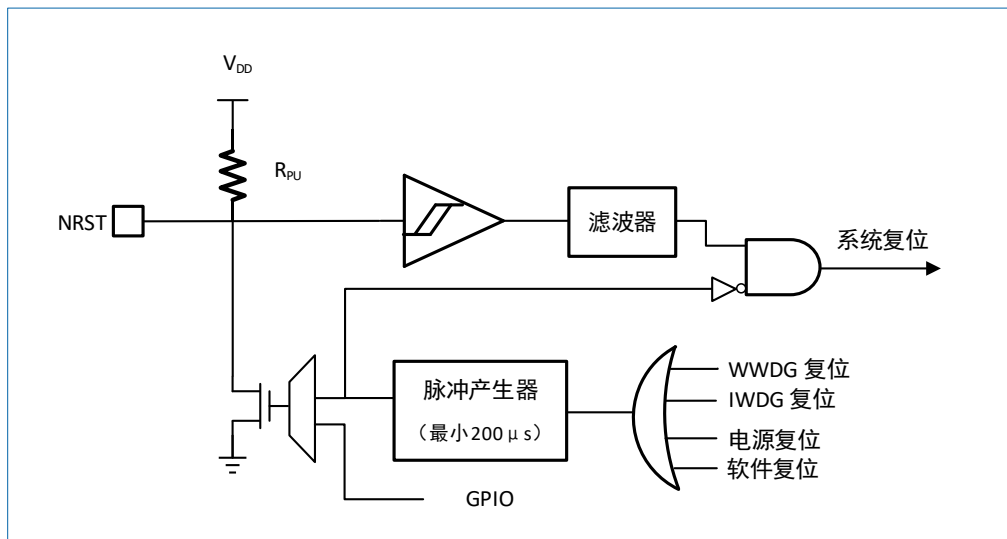


图 3-3 复位电路

当发生以下任一事件时，将产生一个系统复位：

- NRST 引脚上的低电平（外部复位）
- 窗口看门狗事件（WWDG 复位）
- 独立看门狗事件（IWDG 复位）
- 电源复位
- 软件复位（SW 复位）：通过将 Cortex®-M0 中断使能和复位控制寄存器中的 SYSRESETREQ 位置‘1’，可实现软件复位。

所有的复位源将最终作用于 NRST 引脚，并在复位过程中保持低电平。复位入口矢量被固定在地址 0x0000 0004。芯片内部的复位信号会在 NRST 引脚上输出。脉冲发生器保证每一个内部复位源都能有至少 200μs 的脉冲延时。当 NRST 引脚被拉低产生外部复位时，将产生复位脉冲。

3.8.2 电源复位

当以下任一事件发生时，会产生电源复位：

- 上电/掉电复位（POR/PDR）
- 欠压复位（BOR）

该器件有一个集成的零功率上电复位（POR）/掉电复位（PDR）电路，与欠压复位（BOR）电路耦合。该电路始终处于工作状态，以保证系统在供电超过 2.0V 时正常工作。当 V_{DD} 小于 POR/PDR 阈值时，MCU 将被复位，无需使用外部复位电路。

BOR 选项默认开启。用户可以配置 MCU 选项字节进行编程以使能和禁止 BOR 功能。

3.9 时钟和时钟树

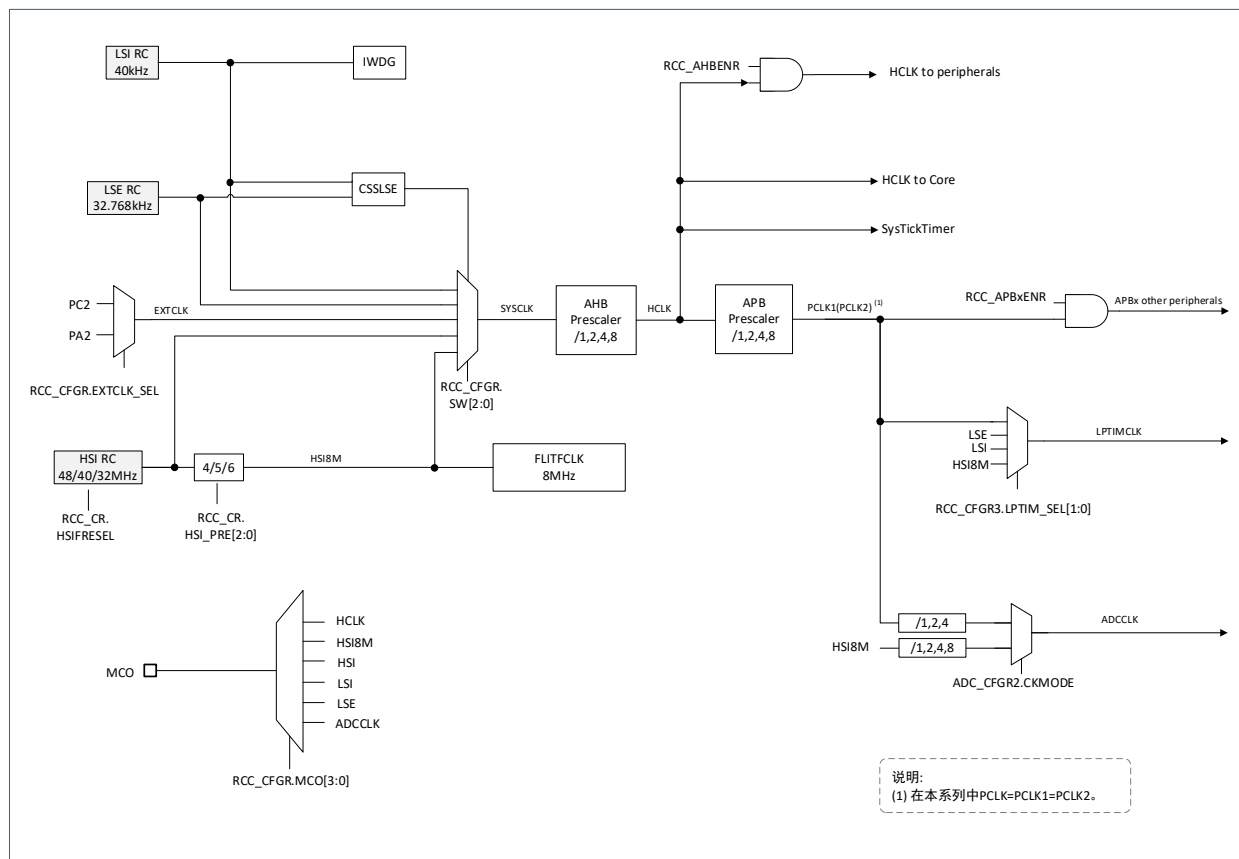


图 3-4 时钟树

器件在启动时选择系统时钟 (SYSCCLK) 作为 CPU 工作时钟。器件启动后，内部振荡器 (HSI) 默认输出 48MHz 时钟，随后，可以通过修改寄存器配置使其输出 32MHz 或 40MHz 时钟；该时钟随后经过分频处理后，输出 HSI8M 作为芯片上电后的默认系统时钟 (SYSCCLK)。

器件为系统时钟提供了更多的时钟源，也为客户提供了轻便、灵活、多样的工作模式，以下时钟均可作为系统时钟：

- 片内高速时钟 (HSI)：32MHz/40MHz/48MHz
- 片内低速时钟 (LSI)：40kHz
- 片外低速时钟 (LSE)：32.768kHz
- GPIO 外部输入时钟：≤ 30MHz

AHB 总线、APB 域的时钟频率可通过几个分频器来配置。AHB 总线的最高时钟频率可达 48MHz。APB 域的最高时钟频率可达 48MHz。

3.10 SYSCFG

芯片有一组配置寄存器，系统配置控制器的主要功能如下：

- 重映射存储器到代码起始区域。
- 管理连接到 GPIO 口的外部中断。
- NRST 脚功能切换。

3.11 GPIO

每个 GPIO 引脚都可以由软件配置成输出（推挽或开漏）、输入（浮空、上拉或下拉）或其它的外设功能端口。多数 GPIO 引脚都与数字或模拟的外设共用。在需要的情况下，I/O 引脚的外设功能可以通过

一个特定的操作锁定，以避免意外情况下发生对 I/O 寄存器的写操作。每个 IO 都单独拥有一个 32 位端口控制寄存器用于配置其功能。

3.12 中断与事件

3.12.1 NVIC

HK32F005 内置嵌套向量中断控制器（NVIC），能够处理 17 个可屏蔽中断通道（不包括 16 个 Cortex®-M0 的中断线）和 4 个中断优先级。该模块以最小的中断延迟提供灵活的中断管理功能。

- 紧耦合的 NVIC 能够实现低延迟的中断响应处理。
- 中断向量入口地址直接进入内核。
- 允许中断的早期处理。
- 处理晚到的较高优先级中断。
- 支持中断尾部链接功能。
- 自动保存处理器状态。
- 中断返回时自动恢复，无需额外指令开销。

3.12.2 EXTI

扩展中断及事件控制器（EXTI）负责管理内、外异步中断和事件：向 CPU 输出事件请求，向中断控制器（NVIC）输出中断请求，向电源管理模块输出唤醒请求。

根据中断/事件触发沿是否可配置，可将 EXTI 分为两类：触发沿可配 EXTI（简称可配 EXTI）和触发沿固定 EXTI（简称固定 EXTI）。固定 EXTI 采用上升沿触发，仅工作在停止模式，用于从停止模式唤醒内核。

- 支持多达 12 个事件/中断请求
 - 11 根可配置 EXTI 线
 - 触发沿上升沿或下降沿可选
 - 有专用的中断状态位标记
 - 可通过软件方式触发中断、事件
 - 1 根固定 EXTI 线
- 每根中断/事件线都可单独被触发和屏蔽。
- 可检测脉冲宽度低于 APB 时钟宽度的外部信号。

3.13 定时器

该系列 MCU 包括两个通用定时器，一个基本定时器和一个低功耗定时器，定时器功能定义如下表所示。

表 3-2 定时器功能定义

定时器类型	定时器名称	计数器分辨率	计数器类型	预分频系数	DMA 请求	紧急刹车输入	捕获/比较通道	互补输出
通用定时器	TIMC5	16 位	递增	$2^n (n=0..7)$	无	有	4	无
	TIMC11	16 位	递增	$2^n (n=0..7)$	无	有	2	无
基本定时器	TIM6	16 位	递增	1~65536	无	无	0	无
低功耗定时器	LPTIM	16 位	递增	$2^n (n=0..7)$	无	无	1	无

3.13.1 通用定时器

该系列 MCU 集成了两个通用定时器 TIMC5 和 TIMC11，两者除通道数目不同外，功能相同。

通用 TIMC5/TIMC11 定时器功能包括：

- 16 位向上自动装载计数器
- 可实时编程的预分频器，可供编程的计数器时钟频率的分频系数为 2^n ($n=0..7$)。
- 支持输入捕获和输出比较两种功能，TIMC5 支持四路捕获/比较通道，TIMC11 支持两路捕获/比较通道。
- 输入捕获特性：
 - 具备输入滤波功能，滤波长度可设置。
 - 支持上升沿触发、下降沿触发和双沿触发。
 - 支持单通道周期捕获。
 - 支持双通道 PWM 周期和占空比捕获。
- 比较输出特性：
 - 支持两路/四路独立 PWM 输出模式。
 - 支持脉冲输出模式（占空比固定 50%）。
 - 支持单周期输出模式，该模式可软件触发，亦可由另外一个通用定时器触发。
 - 支持输出保护功能，触发保护信号的极性、长度及默认保护输出极性均可设置。
 - 支持调试模式（Halt）输出保护。
 - 支持计时周期结束后，输出保护自动取消功能。
- 同步控制其他外设
 - 支持单次触发另外一个通用定时器。
 - 支持周期触发 ADC 采样。

3.13.2 基本定时器

该系列 MCU 集成了一个基本定时器 TIM6，TIM6 可以作为通用定时器提供时间基准。

- 16 位自动重装载累加计数器
- 16 位可编程预分频器，用于对输入的时钟按 1~65536 之间的任意数值分频。
- 在更新事件（计数器溢出）时产生中断请求。

3.13.3 低功耗定时器（LPTIM）

该系列 MCU 集成了一个 16 位低功耗定时器 LPTIM。

在没有内部时钟源时，LPTIM 能提供脉冲计数功能。LPTIM 能将系统从低功耗模式中唤醒。

LPTIM 提供了更灵活的时钟方案（LSE/LSI/HSI8M/PCLK1 可选），可进一步降低系统的功耗。

LPTIM 低功耗定时器均基于一个 16 位自动重载递增计数器和可编程的预分频器。

3.13.4 System Tick 定时器

System Tick 定时器专用于操作系统，可作为一个标准的递减计数器。它具有以下特性：

- 24 位的递减计数器
- 重加载功能

- 当计数器为 0 时，能产生一个可屏蔽中断
- 可编程时钟源

3.14 独立看门狗（IWDG）

独立看门狗由一个内部独立的 40 kHz 的 RC 振荡器提供时钟，带一个 12 位的递减计数器和一个 8 位的预分频器。由于该 RC 振荡器独立于主时钟，所以它可在停机模式下运行。IWDG 用于在发生问题时复位整个系统或作为自由定时器为应用程序提供超时管理。通过选项字节，可将其配置为软件或硬件启动看门狗。在调试模式，该计数器可以被冻结。

通过配置 IWDG_WINR 寄存器，IWDG 可工作在窗口模式。

3.15 窗口看门狗（WWDG）

窗口看门狗内部带一个 7 位的递减计数器。该计数器可设置成自由运行模式，或作为看门狗用于系统崩溃时复位整个系统。窗口看门狗由主时钟驱动，具有提前预警中断功能。在调试模式，该计数器可以被冻结。

3.16 ADC

内置一个 12 位的模拟/数字转换器（ADC）模块，具有多达 11 个外部通道和 3 个内部通道。不同通道的 A/D 转换可在单次、连续、不连续或扫描采样模式下进行，具有过采样功能，可处理多个转换，并计算多个转换结果的平均值，以减轻 CPU 的负担，得到数据宽度增大（高达 16 位）的单个数据。

- ADC 时钟为 32MHz 时，ADC 转换速率可达 1.6 MSPS（12 位采样）。
- 由通用定时器（TIMC5/C11）、基本定时器（TIM6）和低功耗定时器（LPTIM）产生的事件可以在内部连接到 ADC 的启动触发器，以触发 A/D 转换。同时也可通过外部触发事件（EXTIO~EXTI6）来触发 A/D 转换。

3.16.1 内部参考电压

内部参考电压（V_{REFINT}）为 ADC 提供了一个稳定的（带隙基准）电压输出。

3.16.2 温度传感器

温度传感器可以用来测量器件周围的温度。

3.17 电压比较器（COMP）

器件内置两个比较器 COMP1、COMP2，可分别独立使用。这两个比较器具有以下用途，包括：

- 在模拟信号的触发下从低功耗模式唤醒 MCU。
- 调理模拟信号。
- 与内部电阻分压电路和定时器的 PWM 输出结合使用时，构成逐周期电流控制环路。
- 两个比较器联合工作，作为窗口比较器。

3.18 I2C 总线

芯片拥有一个 I2C 总线接口（I2C1），能够工作于多主和从模式，支持标准模式（最高 100kHz）、快速模式（最高 400kHz）或超快速模式⁽¹⁾（最高 1MHz）。

I2C 提供了 SMBUS2.0 和 PMBUS1.1 的硬件支持：ARP 能力、主机通知协议、硬件 CRC（PEC）生成/验证、超时验证、ALERT 协议管理。

I2C 的时钟仅由 PCLK1 提供。

表 3-3 I2C 特性

I2C 特性	I2C1
主/从模式	支持
多主机模式	支持
标准/快速/超快速模式 ⁽¹⁾	支持
7/10 位寻址模式	支持
广播呼叫	支持
事件管理	支持
时钟延展	支持
软件复位	支持
数字滤波器	支持
SMBUS2.0	支持
PMBUS1.1	支持

(1). 要实现超快速模式，需满足条件： $V_{DD}=3.3V$ 且 I2C 总线负载 $\leq 30pF$ 。

3.19 通用异步收发器（UART）

器件内置有两个通用异步收发器（UART1/UART2），其通信速率最高可达 6Mbps。支持单线半双工通信、多处理器通信等功能；同时还可以通过噪声滤波消除信号毛刺，通过重同步支持更大的时钟偏差容忍度。

表 3-4 UART 特性

UART 模式/特性	UART1/UART2
数据字长	8/9 位
多处理器通信	支持
单线半双工通信	支持
LIN 模式	支持
噪声滤波	支持
重同步	支持

3.20 串行外设接口（SPI）

- 主模式或从模式操作
- 基于三条线的全双工同步传输
- 具有一条双向数据线的双线半双工同步传输
- 具有一条单向数据线的双线单工同步传输
- 4 位到 16 位传输帧格式选择
- 多主模式功能
- 8 个主模式波特率预分频系数，最高可达 24 Mbps
- 从模式频率最高可达 24 Mbps
- 对于主模式和从模式都可通过硬件或软件进行 NSS 管理：动态切换主/从操作
- 主模式支持重复发送
- 可编程的时钟极性和相位

- 可编程的数据顺序，最先移位 MSB 或 LSB
- 可触发中断的专用发送和接收标志
- SPI 总线忙状态标志
- 支持 SPI Motorola 模式
- 可触发中断的主模式故障和上溢标志
- RX 和 TX 各一个 32 位的嵌入式 FIFO

表 3-5 SPI 实现

SPI 特性	SPI1
硬件 CRC 计算	不支持
RX/TX FIFO	支持
TI 模式	不支持
I2S 模式	不支持

3.21 调试接口（DBG）

内嵌 ARM 的 SWJ-DP 接口，可以实现串行线 SWDIO/SWCLK 调试接口。

3.22 96 位 UID

96 位的产品唯一身份标识（UID）所提供的参考号码对于任意一颗航顺芯片，在任何情况下都是唯一的。用户不能修改这个身份标识。按照不同的用法，该 96 位 UID 可以以字节（8 位）、半字（16 位）或者全字（32 位）为单位进行读取。96 位 UID 适合于：

- 用来作为序列号（例如 USB 字符序列号或者其他的终端应用）。
- 用来作为密码。在编写闪存时，将此 UID 与软件加解密算法结合使用，提高代码在闪存存储器内的安全性。
- 用来激活带安全机制的自举过程。

4 电气性能指标

4.1 最大绝对额定值

最大额定值只是短时间的压力值。

注意：

- 请勿将芯片在该值或者其他任何超出该推荐值的条件下使用。
- 芯片的最大额定值请参考表 4-1 至表 4-3，超出最大额定值可能导致芯片永久性的损坏。
- 长时间工作在最大额定值下可能影响芯片的可靠性。

4.1.1 极限电压特性

表 4-1 极限电压特性

符号	描述	最小值	最大值	单位
$V_{DD}-V_{SS}^{(1)}$	外部主供电电压（包含 V_{DDA} 和 V_{DD} ）	-0.3	5.8	V
$V_{IN}^{(1)}$	引脚上的输入电压	-0.3	$V_{DD}+0.3$	

(1). 工艺保证。

4.1.2 极限电流特性

表 4-2 极限电流特性

符号	描述	最大值	单位
$I_{VDD}^{(1)}$	经过 V_{DD}/V_{DDA} 电源线的总电流（供应电流） ⁽²⁾	105	mA
$I_{VSS}^{(1)}$	经过 V_{SS} 地线的总电流（流出电流） ⁽²⁾	105	
I_{IO}	任意 I/O 和控制引脚上的输出灌电流， $V_{DD}=5V$	25	
	任意 I/O 和控制引脚上的输出拉电流， $V_{DD}=5V$	25	
$I_{INJ(PIN)}^{(1)}$	引脚上的注入电流 ^{(3) (4)}	-3/+3	
$\Sigma I_{INJ(PIN)}^{(1)}$	所有 I/O 和控制引脚上的总注入电流 ⁽⁵⁾	-30/+30	

(1). 设计保证。

(2). 所有的电源引脚（ V_{DD} ， V_{DDA} ）和地引脚（ V_{SS} ， V_{SSA} ）必须始终连接到外部允许范围内的供电系统上。

(3). 反向注入电流会干扰器件的模拟性能。

(4). 当 $V_{IN} > V_{DD}$ 时，有一个正向注入电流；当 $V_{IN} < V_{SS}$ 时，有一个反向注入电流，注入电流绝对不能超过规定范围。

(5). 当几个 I/O 口同时有注入电流时， $\Sigma I_{INJ(PIN)}$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。

4.1.3 极限温度特性

表 4-3 极限温度特性

符号	描述	最小值	最大值	单位
$T_{STG}^{(1)}$	储存温度范围	-65	150	°C
$T_J^{(1)}$	最大结温度	-40	125	°C

(1). 设计保证。

4.2 工作参数

4.2.1 推荐工作条件

表 4-4 推荐工作条件

符号	描述	最小值	最大值	单位
$f_{HCLK}^{(1)}$	内部 AHB 时钟频率	-	48	MHz
$f_{PCLK}^{(1)}$	内部 APB1/APB2 时钟频率	-	48	
V_{DD}	标准工作电压	2.0	5.5	V
$T^{(1)}$	工作温度	-40	105	°C

(1). 设计保证。

4.2.2 上/下电速度工作条件

表 4-5 推荐上/下电速度工作条件

符号	参数	条件	最小值	最大值	单位
$t_{VDD}^{(1)}$	V_{DD} 上升速度	-	2	1000	$\mu s/V$
	V_{DD} 下降速度	-	150	1000	$\mu s/V$

(1). 设计保证。

4.2.3 可编程电压检测器特性

表 4-6 PVD 特性

符号	参数	挡位	最小值	典型值	最大值	单位
V_{PVD}	可编程电压检测器的检测电平选择 (V_{DD} 上升沿) (-40°C ~85°C)	V_{PVD1}	-	2.36	-	V
		V_{PVD2}	-	2.79	-	
		V_{PVD3}	-	3.22	-	
		V_{PVD4}	-	3.64	-	
		V_{PVD5}	-	4.07	-	
		V_{PVD6}	-	4.48	-	
	可编程电压检测器的检测电平选择 (V_{DD} 下降沿) (-40°C ~85°C)	V_{PVD1}	-	2.12	-	
		V_{PVD2}	-	2.52	-	
		V_{PVD3}	-	2.93	-	
		V_{PVD4}	-	3.32	-	
		V_{PVD5}	-	3.72	-	
		V_{PVD6}	-	4.13	-	

4.2.4 BOR 特性

表 4-7 BOR 特性

符号	参数	挡位	最小值	典型值	最大值	单位
V_{BOR}	BOR 的检测电平选择 (V_{DD} 上升沿) (-40°C ~85°C) ⁽¹⁾	V_{BOR1}	-	2.36	-	V
		V_{BOR2}	-	2.79	-	
		V_{BOR3}	-	3.22	-	
		V_{BOR4}	-	3.64	-	

符号	参数	档位	最小值	典型值	最大值	单位
	BOR 的检测电平选择 (V_{DD} 下降沿) (-40°C~85°C)	V_{BOR5}	-	4.07	-	
		V_{BOR6}	-	4.48	-	
		V_{BOR1}	-	2.12	-	
		V_{BOR2}	-	2.52	-	
		V_{BOR3}	-	2.93	-	
		V_{BOR4}	-	3.32	-	
		V_{BOR5}	-	3.72	-	
		V_{BOR6}	-	4.13	-	
$V_{BORhyst}$	BOR 滞回	-	20	100	350	mV
$t_{BORRST}^{(2)}$	生效时间	-	-	3	-	μs

(1). BOR 仅监控 V_{DD} 。

(2). 设计保证。

4.2.5 上/下电复位特性

表 4-8 上/下电复位特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{POR/PDR}$	上下电复位阈值 ⁽¹⁾	下降沿	-	1.75	-	V
		上升沿	-	1.94	-	V
$V_{PDRhyst}$	PDR 滞回	-	-	190	-	mV
$t_{RSTTEMPO}^{(2)}$	复位时间	-	-	4	-	ms

(1). PDR 和 POR 仅监控 V_{DD} 。

(2). 设计保证。

4.2.6 内部参考电压

表 4-9 内部参考电压特性

符号	参数	条件	最小值	典型值 ⁽²⁾	最大值	单位
$V_{REFINT}^{(1)}$	内部参考电压	-40 ~ 85°C; V_{DD} 或 $V_{DDA}=5V$	-	TBD	-	V
$Ripple_{REFINT}^{(3)}$	参考电压全温度范围波动	-40 ~ 85°C; V_{DD} 或 $V_{DDA}=5V$	-	TBD	-	%

(1). Trimming 完成后, 多个样品实际测试结果。

(2). Trimming 的目标值。

(3). 对于 20°C 时的温度系数, 多个样品实际测试结果。

4.2.7 工作电流特性

表 4-10 工作电流特性 (Run 模式)

符号	取指	外设状态	条件 (25° C)	$V_{DD}=3.3V$	$V_{DD}=5V$	单位
	Flash	APB 时钟	HSI 48MHz;	5507	5510.857	μA

符号	取指	外设状态	条件 (25° C)	V _{DD} =3.3V	V _{DD} =5V	单位
I _{DD}		开启	Flash 读取 1 个等待周期。			
			HSI 24MHz; Flash 读取 0 个等待周期。	3933.1	3939.6	
			HSI 8MHz; Flash 读取 0 个等待周期。	2101.586	2106.071	
			LSI 40kHz; Flash 读取 0 个等待周期。	236.9	243.3	
		APB 时钟 全关闭	HSI 48MHz; Flash 读取 1 个等待周期。	4288	4292.286	
			HSI 24MHz; Flash 读取 0 个等待周期。	3323.286	3328.786	
			HSI 8MHz; Flash 读取 0 个等待周期。	1897.9	1903.043	
			LSI 40kHz; Flash 读取 0 个等待周期。	235.936	241.366	
	RAM	APB 时钟 开启	HSI 48MHz	4852.714	4856.143	
			HSI 24MHz	2926.386	2930.743	
			HSI 8MHz	1483.471	1488.914	
			LSI 40kHz	231.26	236.649	
	RAM	APB 时钟 全关闭	HSI 48MHz	3629.171	3634.429	
			HSI 24MHz	2315.043	2319.657	
			HSI 8MHz	1279.7	1284.957	
			LSI 40kHz	230.244	235.623	

表 4-11 工作电流特性(Sleep 模式)

符号	取指	外设状态	条件 (25° C)	V _{DD} =3.3V	V _{DD} =5V	单位
I _{sleep}	Flash	APB 时钟开启	HSI 48MHz; Flash 读取 1 个等待周期。	3247.529	3252.643	μA
			HSI 24MHz; Flash 读取 0 个等待周期。	2119.386	2124.843	
			HSI 8MHz; Flash 读取 0 个等待周期。	1208.243	1214	
			LSI 40kHz; Flash 读取 0 个等待周期。	229.899	235.303	
		APB 时钟全关闭	HSI 48MHz; Flash 读取 1 个等待周期。	1892.6	1897.6	
			HSI 24MHz; Flash 读取 0 个等待周期。	1440.371	1445.386	
			HSI 8MHz; Flash 读取 0 个等待周期。	981.671	987.086	
			LSI 40kHz; Flash 读取 0 个等待周期。	228.8	234.221	

表 4-12 工作电流特性 (LP-Run 模式)

符号	取指	外设状态	条件 (25° C)	V _{DD} =3.3V	V _{DD} =5V	单位
I _{LP-Run}	Flash	全开	LSI 40kHz; Flash 读取 0 个等待周期; ULP=1; BOR 关闭。	76.197	76.107	μA
		全关闭	LSI 40kHz; Flash 读取 0 个等待周期; ULP=1 ; BOR 关闭。	75.213	75.099	
I _{LP-Run}	RAM	全开	LSI 40kHz; Flash 关闭; ULP=1 ; BOR 关闭。	4.57	4.69	
		全关闭	LSI 40kHz; Flash 关闭; ULP=1 ; BOR 关闭。	3.58	3.68	

表 4-13 工作电流特性 (LP-Sleep 模式)

符号	取指	外设状态	条件 (25° C)	V _{DD} =3.3V	V _{DD} =5V	单位
I _{LP-Sleep}	Flash	全开	LSI 40kHz; Flash 读取 0 个等待周期; ULP=1 ; BOR 关闭。	68.943	68.821	μA
		全关闭	LSI 40kHz; Flash 读取 0 个等待周期; ULP=1 ; BOR 关闭。	67.799	67.699	
I _{LP-Sleep}	RAM	全开	LSI 40kHz; Flash 关闭; ULP=1 ; VOS=0; BOR 关闭。	3.23	3.32	
		全关闭	LSI 40kHz; Flash 关闭; ULP=1 ; VOS=0; BOR 关闭。	2.18	2.18	

表 4-14 工作电流特性 (Stop 模式)

符号	取指	外设状态	条件 (25° C)	V _{DD} =3.3V	V _{DD} =5V	单位
I _{stop}	-	全关闭	ULP= 1; 其它关闭。	68.3	68.3	μA
	-	V _{REFINT} +COMP 开启 (高功耗模式)	ULP= 0; 其它关闭。	139.2	139.1	
	-	BOR 开启	ULP= 1;	70.3	71.4	

符号	取指	外设状态	条件 (25° C)	V _{DD} =3.3V	V _{DD} =5V	单位
			其它关闭。			

表 4-15 工作电流特性 (LP-Stop 模式)

符号	取指	外设状态	条件 (25° C)	V _{DD} =3.3V	V _{DD} =5V	单位
I _{LP-Stop}	-	全关闭	ULP=1; BOR 关闭; LSI 关闭; VOS=0; 其它关闭。	2.5	2.6	μA
	-	V _{REFINT} +COMP 开启 (低功耗模式)	ULP=0; BOR 关闭; LSI 关闭; 其它 关闭。	72.5	72.6	
	-	COMP 开启 (低功耗模式)	ULP=1 ; BOR 关闭; LSI 关闭; 其它关闭。	3.5	3.6	
	-	BOR 开启	ULP=1 ; LSI 关闭; 其它关闭。	4.7	5.8	
	-	LSI+IWDG 开启	ULP=1 ; BOR 关闭; LSI 开启; 其它关闭。	3.2	3.3	

4.2.8 外部低速 (LSE) 时钟特性

表 4-16 LSE 振荡电路特性

符号	参数	条件	最小值	典型值	最大值	单位
f _{crystal} ⁽¹⁾	振荡电路支持的晶体振荡器频率范围	-	-	32.768	-	kHz
R _F ⁽¹⁾	反馈电阻	-	-	10	-	MΩ
T _{stb} ⁽¹⁾	振荡器启动时间 ⁽²⁾	-	-	1000	-	ms
G _m	振荡电路的跨导	启动时, LSEDRV[1:0] 配置	00	4.57	-	μA/V
			01	6.51	-	
			10	8.08	-	
			11	11.69	-	
G _{mcrit}	实际振荡环路的临界增益	工作时, LSEDRV[1:0] 配置	00	-	-	μA/V
			01	-	-	
			10	-	-	
			11	-	-	
I _{DD} (LSE) ⁽¹⁾	LSE 振荡器功耗	正常工作: V _{DD} =5V, CL=12pF, LSEDRV[1:0]=00	-	950	-	nA
		正常工作: V _{DD} =5V, CL=12pF, LSEDRV[1:0]=01	-	1000	-	nA
		正常工作: V _{DD} =5V,	-	1150	-	nA

符号	参数	条件	最小值	典型值	最大值	单位
		CL=12pF, LSEDRV[1:0]=10				
		正常工作: $V_{DD}=5V$, CL=12pF, LSEDRV[1:0]=11	-	1510	-	nA
$C_{L1}/C_{L2}^{(3)}$	推荐起振电容	-	8	12.5	15	pF

(1). 设计保证;

(2). T_{stb} 指从 LSE 启动到输出稳定频率信号的时间;

(3). C_{L1}/C_{L2} 起振电容与晶体负载电容 CL 和 PCB 寄生电容相关;

MCU 内部集成了一个 LSE 负反馈晶体振荡电路, 芯片外的起振推荐电路如下图。芯片内部振荡电路集成了 R_F 。

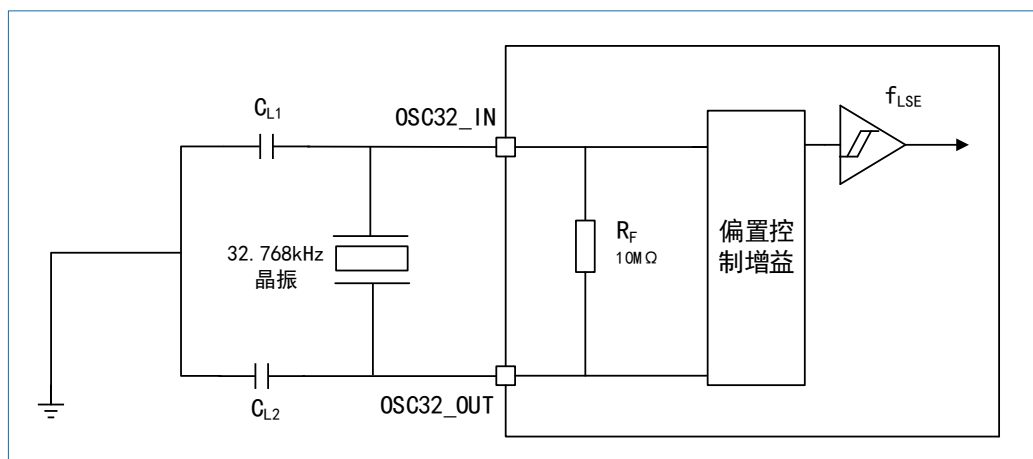


图 4-1 LSE 负反馈晶体振荡电路

LSE 被配置为 Bypass 模式后, LSE 振荡电路关闭, OSC32_IN 引脚可以当作时钟输入管脚, 外部直接输入一个时钟信号, 时钟信号要求如下。

表 4-17 LSE_OSC32_IN 引脚外部时钟输入特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{LSE_OSC32_IN}^{(1)}$	外部时钟源频率	-	-	32.768	-	kHz
DuCy ⁽¹⁾	占空比	-	45	-	55	%

(1). 设计保证。

4.2.9 内部高速 (HSI) 时钟特性

表 4-18 HSI 时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{HSI}^{(1)}$	出厂校准目标频率	-	-	48	-	MHz
DuCy ⁽¹⁾	占空比	-	45	-	55	%
ACC	振荡器精度	出厂校准, 常温	-1	-	1	%
		出厂校准, $T_A = 0 \sim +70^{\circ}C$	-2	-	2	
		出厂校准, $T_A = -40 \sim +85^{\circ}C$	-4	-	4	
$T_{stb}^{(1)}$	振荡器启动时间	-	6.05	6.8	8.13	μs
$I_{DD}^{(1)}$	振荡器功耗	48MHz, $V_{DD}=5V$	-	590	-	μA

(1). 设计保证。

4.2.10 内部低速（LSI）时钟特性

表 4-19 LSI 时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{LSI}^{(1)}$	出厂校准目标频率	-	-	40	-	kHz
ACC	振荡器精度	出厂校准, 常温	-1	-	1	%
		出厂校准, $T_A = -40 \sim +85^{\circ}\text{C}$	-6	-	5	%
$T_{stb}^{(1)}$	振荡器启动时间	-	94	110	473	μs
$I_{DD}^{(1)}$	振荡器功耗	-	-	830	-	nA

(1). 设计保证。

4.2.11 GPIO 输入时钟

支持从 PA2、PC2 输入时钟，波形要求如下：

表 4-20 GPIO 输入时钟特性

符号	参数	最小值	典型值	最大值	单位
F_{Ext}	输入时钟频率	-	-	30	MHz
	输入时钟占空比	45	-	55	%

4.2.12 Flash 存储器特性

表 4-21 Flash 存储器特性^{(1) (2)}

符号	参数	最小值	典型值	最大值	单位
T_{PROG}	字写入时间	83	-	93	μs
T_{ERASE}	页擦除时间	2	-	3	ms
	整片擦除时间	30	-	40	ms
I_{DDPROG}	编程电流	-	1.5	2	mA
$I_{DDERASE}$	页/片擦除电流	-	0.8	1	mA
I_{DDREAD}	读电流	-	-	3.8 (@33.3MHz)	mA
N_{END}	擦写寿命	10	-	-	万次
t_{RET}	数据保存时间	25	-	-	年

(1). 典型值是在 1.5V TT 工艺和温度 25°C 的条件下测得。

(2). 设计保证。

4.2.13 IO 输入引脚特性

表 4-22 IO 输入引脚直流特性⁽¹⁾

符号	参数	条件	最小值	典型值	最大值	单位
V_{IHys}	输入高电平	$V_{DD}=2.0\text{V} \sim 5.5\text{V}$	$0.527 \cdot V_{DD} + 0.232$	-	-	V
V_{ILys}	输入低电平	$V_{DD}=2.0\text{V} \sim 5.5\text{V}$	-	-	$0.43 \cdot V_{DD} - 0.154$	V
V_{hys}	施密特触发器电压迟滞	$V_{DD}=2.0\text{V} \sim 5.5\text{V}$	-	$0.072 \cdot V_{DD} + 0.283$	-	V
I_{lkg}	输入漏电流	$V_{DD}=2.0\text{V} \sim 5.5\text{V}$	-1	-	1	μA

符号	参数	条件	最小值	典型值	最大值	单位
R _{PU}	上拉电阻	V _{DD} =2.0V~5.5V	33.09	39.3	48.45	kΩ
R _{PD}	下拉电阻	V _{DD} =2.0V~5.5V	33.11	39.33	49.14	kΩ
C _{IO}	I/O 引脚电容	V _{DD} =2.0V~5.5V	-	5	-	pF

(1). 设计保证。

4.2.14 IO 输出引脚特性

表 4-23 IO 引脚输出直流特性⁽¹⁾

符号	参数	条件		最小值 (mA)	典型值 (mA)	最大值 (mA)
		V _{DD} 电压 (V)	V _{OH} (min) / V _{OL} (max) 电压值 (V)			
I _{OH}	拉电流	2.0	1.827	2	3.8	5.6
		3.30	3.063	5	8.3	11.5
		5.0	4.459	15	24.8	31.5
I _{OL}	灌电流	2.0	0.147	2	3.8	5.8
		3.30	0.187	5	8.4	11.6
		5.0	0.433	15	25.6	31.5

(1). 设计保证。

表 4-24 IO 引脚输出交流特性⁽¹⁾

符号	参数	条件		最小值 (ns)	典型值 (ns)	最大值 (ns)
		C _L 电容 (pF)	V _{DD} 电压 (V)			
t _r	输出低到高电平的上升时间	30	3.3	2.03	3.25	5.69
		35	5	1.78	2.71	4.6
t _f	输出高到低电平的下降时间	30	3.3	1.72	2.77	4.97
		35	5	1.55	2.34	4.1

(1). 设计保证。

4.2.15 NRST 复位管脚特性

NRST 管脚内部集成了一个上拉电阻，外围可以不接任何电路，也可以外接 RC 电路。

表 4-25 NRST 引脚输入特性

符号	参数	最小值	最大值	单位
T _{Noise}	低电平被忽略	-	260	ns

NRST 管脚外接滤波电容是为了抗干扰，避免一些噪声造成芯片复位。用户必须确保 NRST 管脚能够低于 V_{IL} 最大值，否则复位将会被忽略。

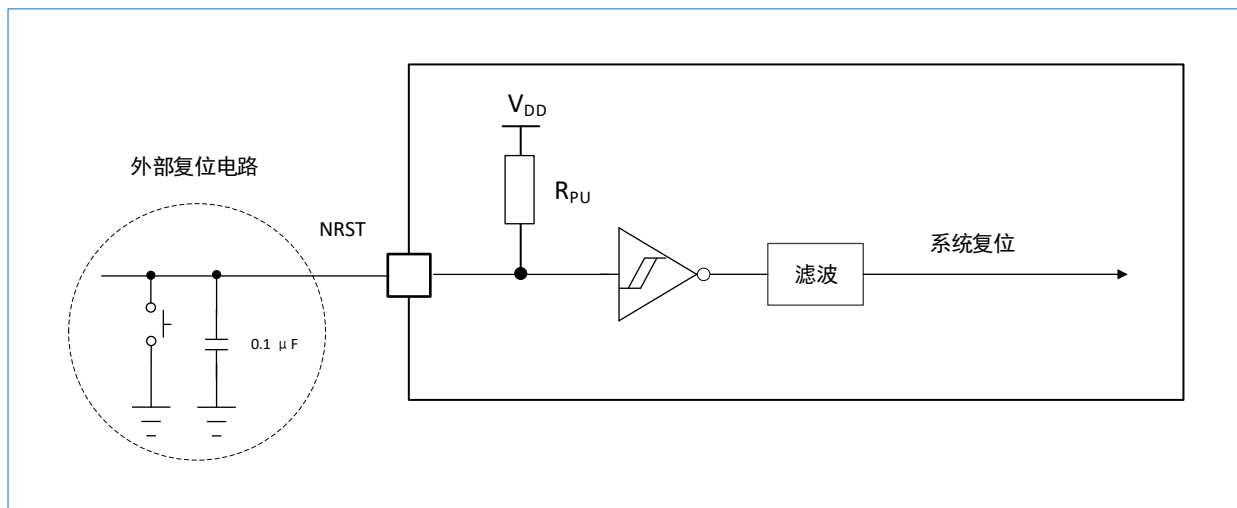


图 4-2 推荐复位电路

4.2.16 TIMC 计数器特性

表 4-26 TIM 特性

符号	参数	条件	最小值	最大值	单位
$f_{EXT}^{(1)}$	CH1 至 CH4 的定时器输出频率	PCLK ⁽²⁾	-	PCLK/2	MHz

(1). 设计保证。

(2). f_{TIMCLK} 的最大值为 48MHz。

4.2.17 ADC 特性

表 4-27 ADC 特性

符号	描述	条件	最小值	典型值	最大值	单位
V_{DDA}	ADC 开启时的模拟电源电压	-	2	-	5.5	V
V_{REFP}	正参考电压	-	2	-	5.5	V
V_{REFN}	负参考电压	-	0	0	0.1	V
f_{ADC}	ADC 时钟频率	$2.0V \leq V_{DDA} < 2.7V$	-	-	16	MHz
		$2.7V \leq V_{DDA} \leq 5.5V$	-	-	32	
$f_s^{(1)}$	采样频率	$f_{ADC} = 32 \text{ MHz}$	-	-	1.6	MSPS
$f_{TRIG}^{(1)}$	外部触发频率	$f_{ADC} = 32 \text{ MHz}$	-	-	1.39	MHz
		$f_{ADC} = 32 \text{ MHz}$	-	-	23	Cycles
$V_{AIN}^{(1)}$	转换电压范围	-	V_{REFN}	-	V_{REFP}	V
$R_{AIN}^{(1)}$	外部输入阻抗	-	-	-	参见表 4-28	kΩ
$R_{ADC}^{(1)}$	采样开关电阻	$V_{DDA}=2.0V$	-	-	24.247	kΩ
		$V_{DDA}=3.3V$	-	-	5.034	kΩ
		$V_{DDA}=5.0V$	-	-	3.204	kΩ
$C_{ADC}^{(1)}$	采样保持电容	-	-	4	5	pF
$Jitter_{ADC}^{(1)}$	ADC 触发抖动	HSI 作为 f_{ADC} 的时钟源（异步时钟模式）	-	1	-	Cycles
$t_{STAB}^{(1)}$	启动时间	-	0.8	-	-	μs

符号	描述	条件	最小值	典型值	最大值	单位
$t_{\text{LATENCY}}^{(1)}$	触发转换延迟时间	HSI 为 f_{ADC} 的时钟源（异步时钟模式）	-	$1 \cdot t_{\text{PCLK}} + 3 \cdot t_{\text{ADCCLK}}$	-	μs
		HSI 作为 f_{ADC} 的时钟源（同步时钟模式）	-	$1 \cdot t_{\text{PCLK}} + 1 \cdot t_{\text{ADCCLK}}$	-	μs
$t_s^{(1)}$	采样时间	$f_{\text{ADC}} = 28 \text{ MHz}$	1.5	-	160.5	Cycles
$t_{\text{conv}}^{(1)}$	总转换时间(包括采样时间)	12 位分辨率	14	-	173	Cycles
$W_{\text{LATENCY}}^{(1)}$	数据寄存器就绪时间	HSI 为 f_{ADC} 的时钟源（异步时钟模式）	-	$4 \cdot t_{\text{PCLK}}$	-	μs
		HSI 为 f_{ADC} 的时钟源（同步时钟模式）	-	$2 \cdot t_{\text{PCLK}}$	-	μs

(1). 设计保证。

最大的输入阻抗 R_{AIN} 的计算公式需满足：

$$R_{\text{AIN}} < \frac{T_s}{f_{\text{ADC}} \times C_{\text{ADC}} \times \ln(2^{N+2})} - R_{\text{ADC}}$$

其中，N（分辨率）取值为 12， T_s 是 ADC 的采样周期数。

允许误差低于 1/4LSB（Least Significant Bit，LSB）。

表 4-28 输入阻抗最大值列表

工作频率（ f_{ADC} ）	模拟供电电压（ V_{DDA} ）	输入阻抗最大值表格链接
32 MHz	5V	表 4-29
24 MHz	5V	表 4-30
16 MHz	5V	表 4-31
12 MHz	5V	表 4-32
8 MHz	5V	表 4-33
32 MHz	3.3V	表 4-34
24 MHz	3.3V	表 4-35
16 MHz	3.3V	表 4-36
12 MHz	3.3V	表 4-37
8 MHz	3.3V	表 4-38
16 MHz	2V	表 4-39
12 MHz	2V	表 4-40
8 MHz	2V	表 4-41

表 4-29 $f_{\text{ADC}}=32\text{MHz}$ ， $V_{\text{DDA}}=5\text{V}$ 时输入阻抗最大值

采样周期 $T_s(\text{Cycles})$	采样时间 $t_s(\mu\text{s})$	输入阻抗最大值(k Ω)
1.5	0.05	不支持
3.5	0.11	不支持
7.5	0.23	1.63
12.5	0.39	4.85
19.5	0.61	9.36

采样周期 Ts(Cycles)	采样时间 t_s (μs)	输入阻抗最大值(k Ω)
39.5	1.23	22.24
79.5	2.48	48
160.5	5.02	100.17

 表 4-30 $f_{ADC}=24MHz$, $V_{DDA}=5V$ 时输入阻抗最大值

采样周期 Ts(Cycles)	采样时间 t_s (μs)	输入阻抗最大值(k Ω)
1.5	0.06	不支持
3.5	0.15	不支持
7.5	0.31	3.24
12.5	0.52	7.53
19.5	0.81	13.54
39.5	1.65	30.72
79.5	3.31	65.07
160.5	6.69	134.62

 表 4-31 $f_{ADC}=16MHz$, $V_{DDA}=5V$ 时输入阻抗最大值

采样周期 Ts(Cycles)	采样时间 t_s (μs)	输入阻抗最大值(k Ω)
1.5	0.09	不支持
3.5	0.22	1.3
7.5	0.47	6.46
12.5	0.78	12.9
19.5	1.22	21.91
39.5	2.47	47.68
79.5	4.97	99.2
160.5	10.03	203.54

 表 4-32 $f_{ADC}=12MHz$, $V_{DDA}=5V$ 时输入阻抗最大值

采样周期 Ts(Cycles)	采样时间 t_s (μs)	输入阻抗最大值(k Ω)
1.5	0.13	不支持
3.5	0.29	2.81
7.5	0.63	9.68
12.5	1.04	18.26
19.5	1.63	30.29
39.5	3.29	64.64
79.5	6.63	133.34
160.5	13.38	272.45

 表 4-33 $f_{ADC}=8MHz$, $V_{DDA}=5V$ 时输入阻抗最大值

采样周期 Ts(Cycles)	采样时间 t_s (μs)	输入阻抗最大值(k Ω)
1.5	0.19	0.66
3.5	0.44	5.81
7.5	0.94	16.12
12.5	1.56	29

采样周期 Ts(Cycles)	采样时间 t_s (μ s)	输入阻抗最大值(k Ω)
19.5	2.44	47.03
39.5	4.94	98.56
79.5	9.94	201.61
160.5	20.06	410.28

表 4-34 $f_{ADC}=32\text{MHz}$, $V_{DDA}=3.3\text{V}$ 时输入阻抗最大值

采样周期 Ts(Cycles)	采样时间 t_s (μ s)	输入阻抗最大值(k Ω)
1.5	0.05	不支持
3.5	0.11	不支持
7.5	0.23	不支持
12.5	0.39	3.02
19.5	0.61	7.53
39.5	1.23	20.41
79.5	2.48	46.17
160.5	5.02	98.34

表 4-35 $f_{ADC}=24\text{MHz}$, $V_{DDA}=3.3\text{V}$ 时输入阻抗最大值

采样周期 Ts(Cycles)	采样时间 t_s (μ s)	输入阻抗最大值(k Ω)
1.5	0.06	不支持
3.5	0.15	不支持
7.5	0.31	1.41
12.5	0.52	5.7
19.5	0.81	11.71
39.5	1.65	28.89
79.5	3.31	63.24
160.5	6.69	132.79

表 4-36 $f_{ADC}=16\text{MHz}$, $V_{DDA}=3.3\text{V}$ 时输入阻抗最大值

采样周期 Ts(Cycles)	采样时间 t_s (μ s)	输入阻抗最大值(k Ω)
1.5	0.09	不支持
3.5	0.22	不支持
7.5	0.47	4.63
12.5	0.78	11.07
19.5	1.22	20.08
39.5	2.47	45.85
79.5	4.97	97.37
160.5	10.03	201.71

表 4-37 $f_{ADC}=12\text{MHz}$, $V_{DDA}=3.3\text{V}$ 时输入阻抗最大值

采样周期 Ts(Cycles)	采样时间 t_s (μ s)	输入阻抗最大值(k Ω)
1.5	0.13	不支持
3.5	0.29	0.98
7.5	0.63	7.85

采样周期 Ts(Cycles)	采样时间 t_s (μ s)	输入阻抗最大值(k Ω)
12.5	1.04	16.43
19.5	1.63	28.46
39.5	3.29	62.81
79.5	6.63	131.51
160.5	13.38	270.62

表 4-38 $f_{ADC}=8\text{MHz}$, $V_{DDA}=3.3\text{V}$ 时输入阻抗最大值

采样周期 Ts(Cycles)	采样时间 t_s (μ s)	输入阻抗最大值(k Ω)
1.5	0.19	不支持
3.5	0.44	3.98
7.5	0.94	14.29
12.5	1.56	27.17
19.5	2.44	45.2
39.5	4.94	96.73
79.5	9.94	199.78
160.5	20.06	408.45

表 4-39 $f_{ADC}=16\text{MHz}$, $V_{DDA}=2.0\text{V}$ 时输入阻抗最大值

采样周期 Ts(Cycles)	采样时间 t_s (μ s)	输入阻抗最大值(k Ω)
1.5	0.09	不支持
3.5	0.22	不支持
7.5	0.47	不支持
12.5	0.78	不支持
19.5	1.22	0.87
39.5	2.47	26.63
79.5	4.97	78.16
160.5	10.03	182.5

表 4-40 $f_{ADC}=12\text{MHz}$, $V_{DDA}=2.0\text{V}$ 时输入阻抗最大值

采样周期 Ts(Cycles)	采样时间 t_s (μ s)	输入阻抗最大值(k Ω)
1.5	0.13	不支持
3.5	0.29	不支持
7.5	0.63	不支持
12.5	1.04	不支持
19.5	1.63	9.24
39.5	3.29	43.59
79.5	6.63	112.29
160.5	13.38	251.41

表 4-41 $f_{ADC}=8\text{MHz}$, $V_{DDA}=2.0\text{V}$ 时输入阻抗最大值

采样周期 Ts(Cycles)	采样时间 t_s (μ s)	输入阻抗最大值(k Ω)
1.5	0.19	不支持
3.5	0.44	不支持

采样周期 T_s (Cycles)	采样时间 t_s (μs)	输入阻抗最大值(k Ω)
7.5	0.94	不支持
12.5	1.56	7.96
19.5	2.44	25.99
39.5	4.94	77.51
79.5	9.94	180.56
160.5	20.06	389.24

表 4-42 ADC 精度

符号	参数 ⁽³⁾	测试条件 ⁽²⁾	最小值	最大值	单位
ET	总不可调整误差	$f_{ADC}=24MHz$	-4	6	LSB
EO	偏移误差	$SYSCLK=48MHz$	-1	5	
EG	增益误差	$V_{DD}=V_{DDA}=5V$	-3	1	
ED	微分线性误差 ⁽¹⁾	输入阻抗 $<1k\Omega$	-1	2	
EL	积分线性误差 ⁽¹⁾	ADC 校准后测试	-3	3	

(1). 设计保证。

(2). 全温度多样品测试结果。

(3). 参数说明如下：

- 总不可调整误差：实际传递曲线与理想传递曲线之间的最大偏差。
- 偏移误差：第一次实际转换与第一次理想转换之间的偏差。
- 增益误差：最后一次理想转变与最后一次实际转变之间的偏差。
- 微分线性误差：实际步距与理想步距之间的最大偏差。
- 积分线性误差：任何实际过渡与终点相关线之间的最大偏差。

说明：

- ADC 直流精度值在内部校准后测量。
- ADC 精度与负注入电流：应避免在任何标准（非鲁棒）模拟输入引脚上注入负电流，因为这会显著降低在另一个模拟输入引脚上执行转换的精度。建议在可能注入负电流的标准模拟引脚上加一个肖特基二极管（引脚对地）。
- 在有限的 V_{DDA} 、频率和温度范围内可以获得更好的 ADC 性能。
- 数据基于表征结果，未在生产中测试。

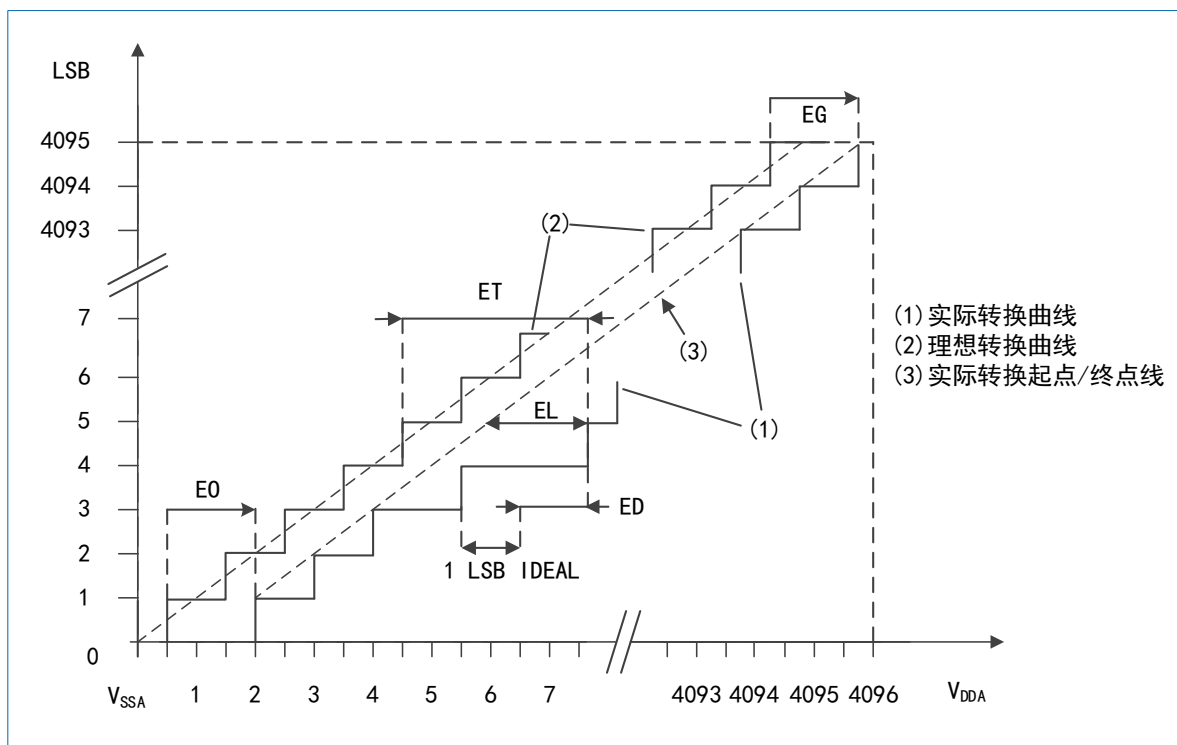


图 4-3 ADC 精度特征

说明：EO、ET、EG、EL、ED 所表示的参数描述，请参见表 4-42。

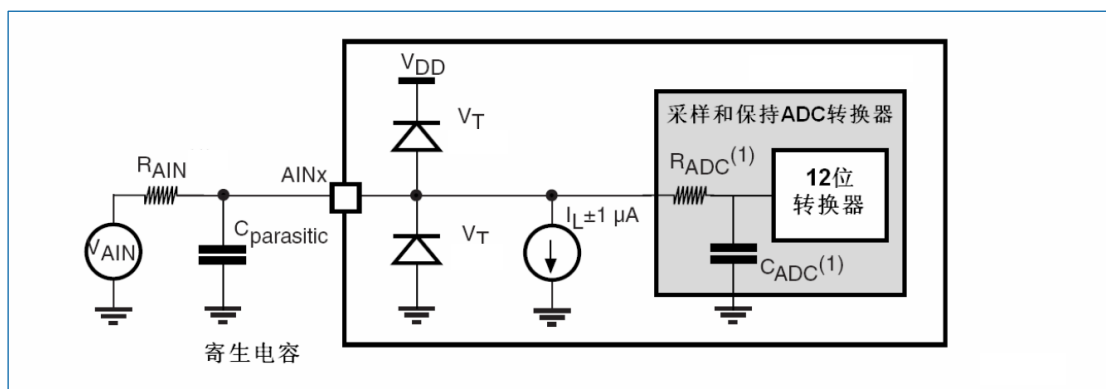


图 4-4 ADC 的典型连接图

(1) R_{ADC} 和 C_{ADC} 值的 ADC 特征见表 4-27。

$C_{parasitic}$ 等于 PCB 电容（取决于焊接和 PCB 布局质量）加上 pad 电容（大约 7 pF）。切向值过高会降低转换精度。为了弥补这一点，应尽量减少 f_{ADC} 。

ADC 采样的 PCB 设计推荐：电源去耦应按图 5-1 进行。为了保证 ADC 转换精度，10 nF 电容器推荐使用陶瓷电容，并尽可能靠近芯片放置。

4.2.18 温度传感器特性

表 4-43 温度传感器特性

符号	参数	条件	最小值	典型值	最大值	单位
T_{S_temp}	温度传感器最小采样时间	-	-	5	-	μs
t_{START}	温度传感器掉电后再重新上电，需等待的启动时间	-	-	5	-	μs
T_L	温度传感器线性误差	-40°C~+85°C	-	-	± 9	°C

符号	参数	条件	最小值	典型值	最大值	单位
V ₂₀	输出电压	20°C	-	805.6	-	mV
Avg_Slope	温度传感器斜率	-	-	2.607	-	mV/°C

4.2.19 电压比较器（COMP）特性

表 4-44 COMP 特性

符号	描述	条件	最小值	典型值	最大值	单位
V _{DD} ⁽¹⁾	模拟电源电压	-	2.0	5	5.5	V
V _{com} ⁽¹⁾	输入共模电压	-	-0.3	-	5.5	V
V _{diff}	输入差模电压	V _{DDA} =5V, V _{com} =2.5V 无迟滞	-5	-	5.5	mV
V _{hy}	滞回电压	关闭	-	0	-	mV
		打开	14	20	30	
I _{OP} ⁽¹⁾	工作电流 (V _{DD} =5V)	低功耗模式	-	1	-	μA
		高功耗模式	-	5.05	-	
T _{dly} ⁽¹⁾	输出延迟 (无迟滞)	高功耗模式 上升沿	24	-	28	ns
		低功耗模式 上升沿	700	-	1310	
		高功耗模式 下降沿	56	-	65	
		低功耗模式 下降沿	2600	-	3300	

(1). 设计保证。

4.2.20 串行外设接口（SPI）特性

表 4-45 SPI 特性⁽¹⁾

符号	参数	条件	最小值	最大值	单位
f _{SCK} (1/t _{C(SCK)})	SPI 时钟频率	主模式	-	24	MHz
		从模式	-	24	
t _{r(SCK)}	SPI 时钟上升时间	V _{DD} =5V, V _{core} =1.5V, C _{LOAD} = 15 pF	-	1.78	ns
		V _{DD} =3.3V, V _{core} =1.5V, C _{LOAD} = 15 pF	-	2.42	ns
		V _{DD} =2.0V, V _{core} =1.5V, C _{LOAD} = 15 pF	-	4.06	ns
t _{f(SCK)}	SPI 时钟下降时间	V _{DD} =5V, V _{core} =1.5V, C _{LOAD} = 15 pF	-	1.78	ns
		V _{DD} =3.3V, V _{core} =1.5V, C _{LOAD} = 15 pF	-	2.42	ns
		V _{DD} =2.0V, V _{core} =1.5V, C _{LOAD} = 15 pF	-	4.06	ns
DuCy _(SCK)	SPI 从模式输入时钟占空比	-	30	70	%
t _{SU(NSS)}	NSS 建立时间	从模式	4t _{pclk}	-	ns
t _{H(NSS)}	NSS 保持时间	从模式	2t _{pclk} +10	-	ns
t _{w(SCKH)} t _{w(SCKL)}	SCK 高和低的时间	主模式, PCLK=48MHz, 预分频系数=2	2t _{pclk} -2	2t _{pclk} +1	ns
t _{SU(MI)}	数据输入建立时	V _{DD} =5V, V _{core} =1.5V, C _{LOAD} = 15 pF	3.811	-	ns

符号	参数	条件		最小值	最大值	单位
	间	主模式	V _{DD} =3.3V, V _{core} =1.5V, C _{LOAD} = 15 pF	4.178	-	ns
			V _{DD} =2.0V, V _{core} =1.5V, C _{LOAD} = 15 pF	5.449	-	ns
t _{h(MI)}	数据输入保持时间	主模式	V _{DD} =5V, V _{core} =1.5V, C _{LOAD} = 15 pF	1.383	-	ns
			V _{DD} =3.3V, V _{core} =1.5V, C _{LOAD} = 15 pF	1.224	-	ns
			V _{DD} =2.0V, V _{core} =1.5V, C _{LOAD} = 15 pF	0.658	-	ns
t _{su(SI)}	数据输入建立时间	从模式	V _{DD} =5V, V _{core} =1.5V, C _{LOAD} = 15 pF	2.969	-	ns
			V _{DD} =3.3V, V _{core} =1.5V, C _{LOAD} = 15 pF	3.061	-	ns
			V _{DD} =2.0V, V _{core} =1.5V, C _{LOAD} = 15 pF	3.268	-	ns
t _{h(SI)}	数据输入保持时间	从模式	V _{DD} =5V, V _{core} =1.5V, C _{LOAD} = 15 pF	0.578	-	ns
			V _{DD} =3.3V, V _{core} =1.5V, C _{LOAD} = 15 pF	0.604	-	ns
			V _{DD} =2.0V, V _{core} =1.5V, C _{LOAD} = 15 pF	0.541	-	ns
t _{v(MO)}	数据输出有效时间	主模式（使能边沿之后）	V _{DD} =5V, V _{core} =1.5V, C _{LOAD} = 15 pF	-	5.162	ns
			V _{DD} =3.3V, V _{core} =1.5V, C _{LOAD} = 15 pF	-	5.446	ns
			V _{DD} =2.0V, V _{core} =1.5V, C _{LOAD} = 15 pF	-	6.786	ns
t _{h(MO)}	数据输出保持时间	主模式（使能边沿之后）	V _{DD} =5V, V _{core} =1.5V, C _{LOAD} = 15 pF	0.458	-	ns
			V _{DD} =3.3V, V _{core} =1.5V, C _{LOAD} = 15 pF	0.288	-	ns
			V _{DD} =2.0V, V _{core} =1.5V, C _{LOAD} = 15 pF	-0.341	-	ns
t _{v(SO)}	数据输出有效时间	从模式（使能边沿之后）	V _{DD} =5V, V _{core} =1.5V, C _{LOAD} = 15 pF	-	13.991	ns
			V _{DD} =3.3V, V _{core} =1.5V, C _{LOAD} = 15 pF	-	15.207	ns
			V _{DD} =2.0V, V _{core} =1.5V, C _{LOAD} = 15 pF	-	20.558	ns
t _{h(SO)}	数据输出保持时间	从模式（使能边沿之后）	V _{DD} =5V, V _{core} =1.5V, C _{LOAD} = 15 pF	10.072	-	ns
			V _{DD} =3.3V, V _{core} =1.5V, C _{LOAD} = 15 pF	11.002	-	ns
			V _{DD} =2.0V, V _{core} =1.5V, C _{LOAD} = 15 pF	15	-	ns

(1). 设计保证。

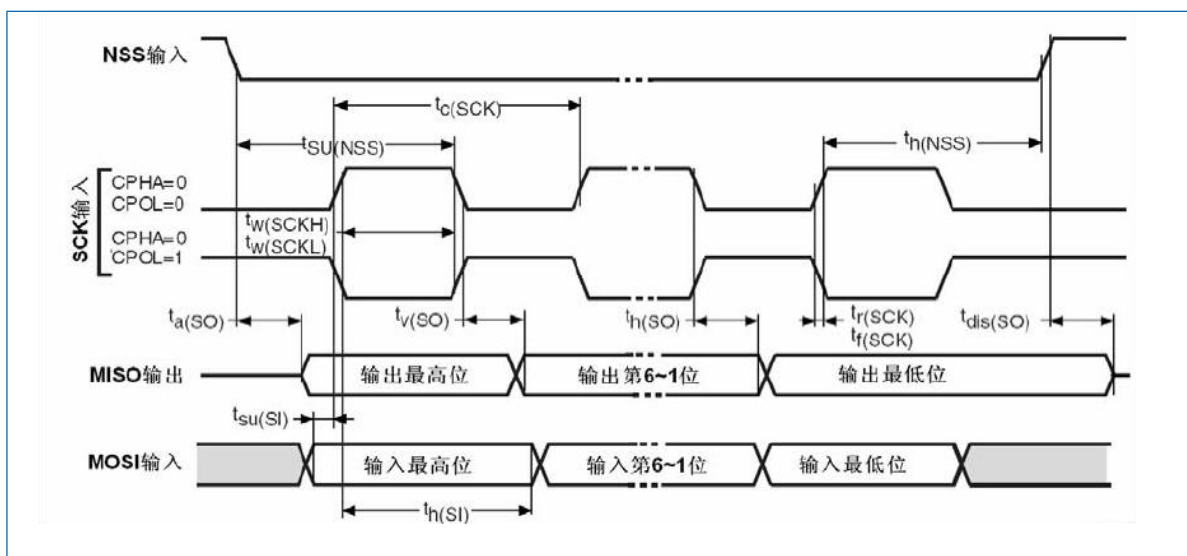


图 4-5 SPI 时序图（从模式和 CPHA=0）

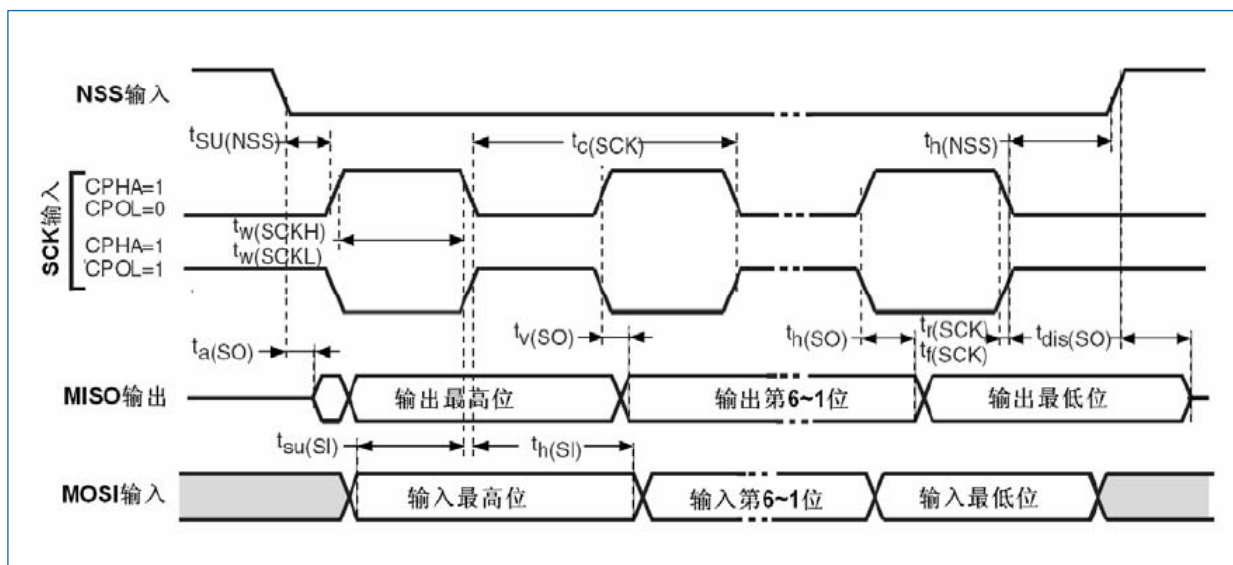


图 4-6 SPI 时序图（从模式和 CPHA=1）

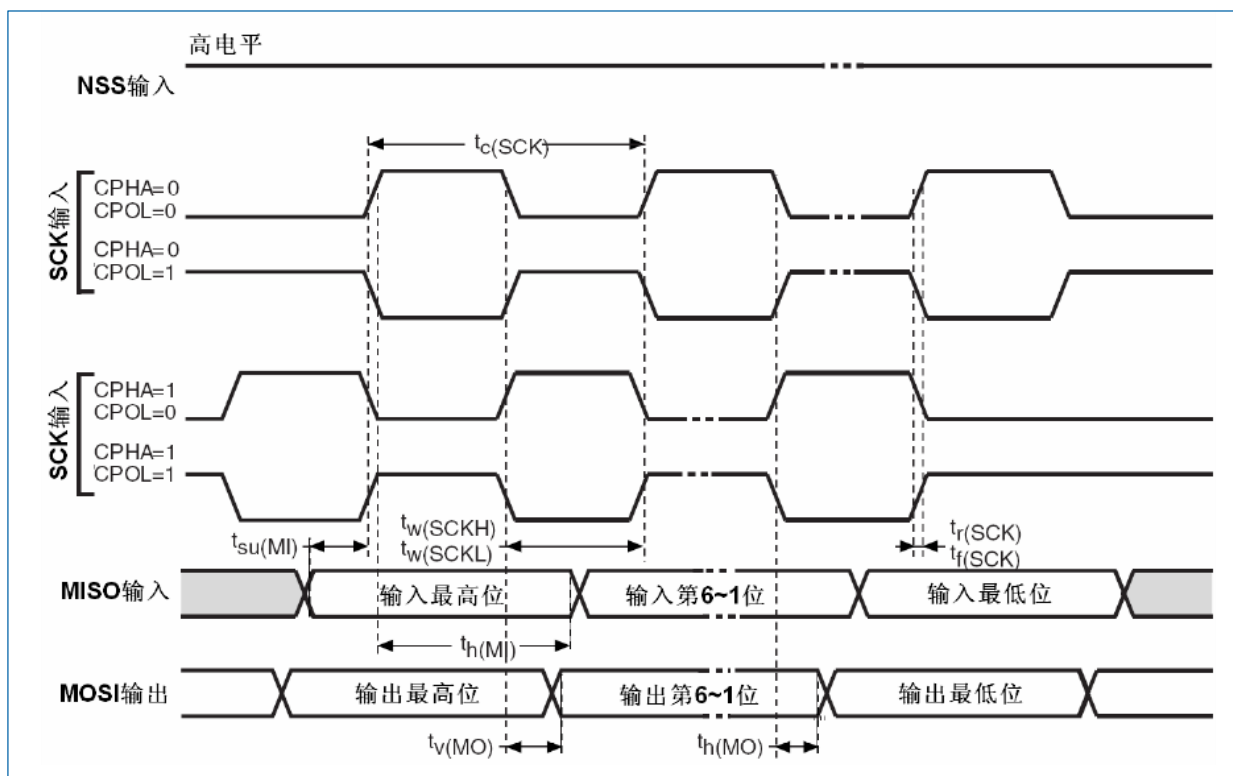


图 4-7 SPI 时序图（主模式）

5 典型电路

5.1 电源供电

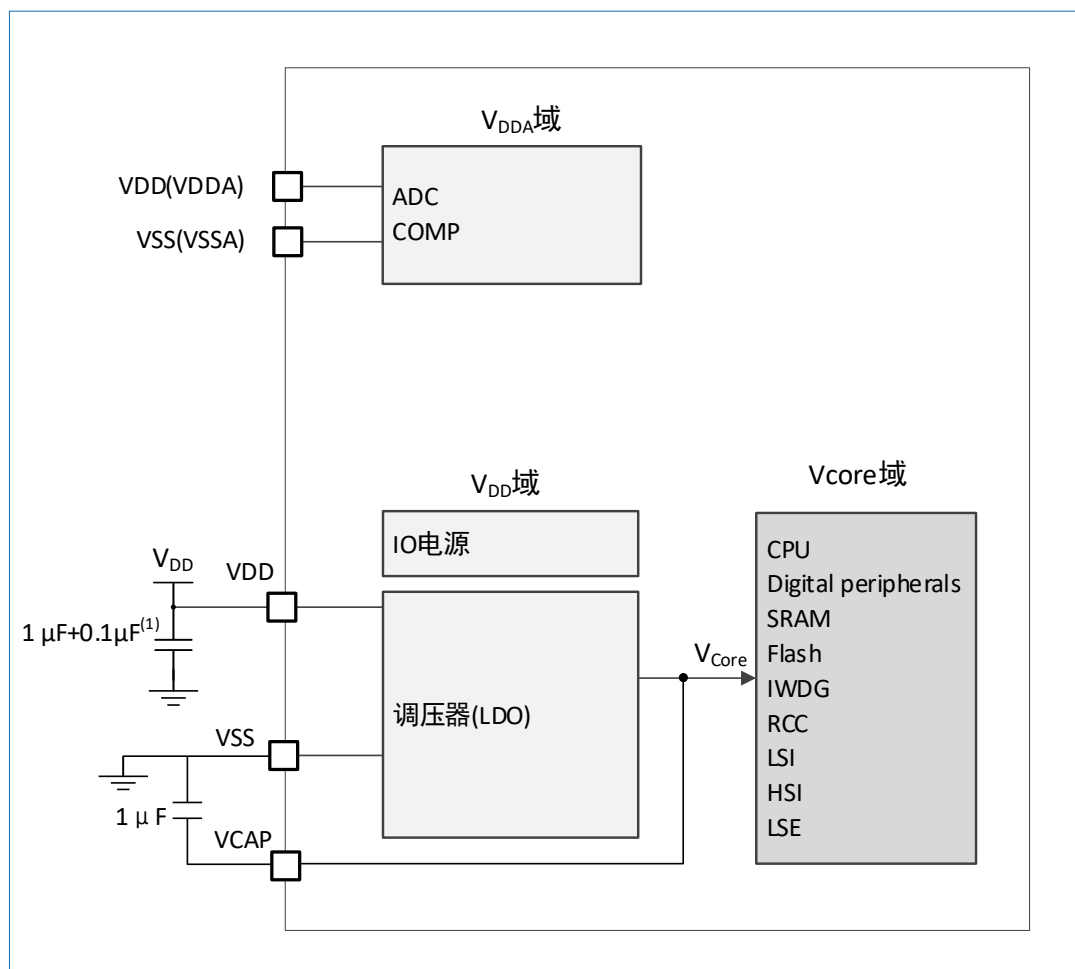


图 5-1 电源框图

上图说明：

- (1). 电源处需外接滤波电容，滤波电容尽量靠近相应电源管脚。

6 引脚定义

本章介绍了 HK32F005 的 TSSOP20、QFN20 及 WLCSP16 封装及其引脚定义。

6.1 TSSOP20 封装

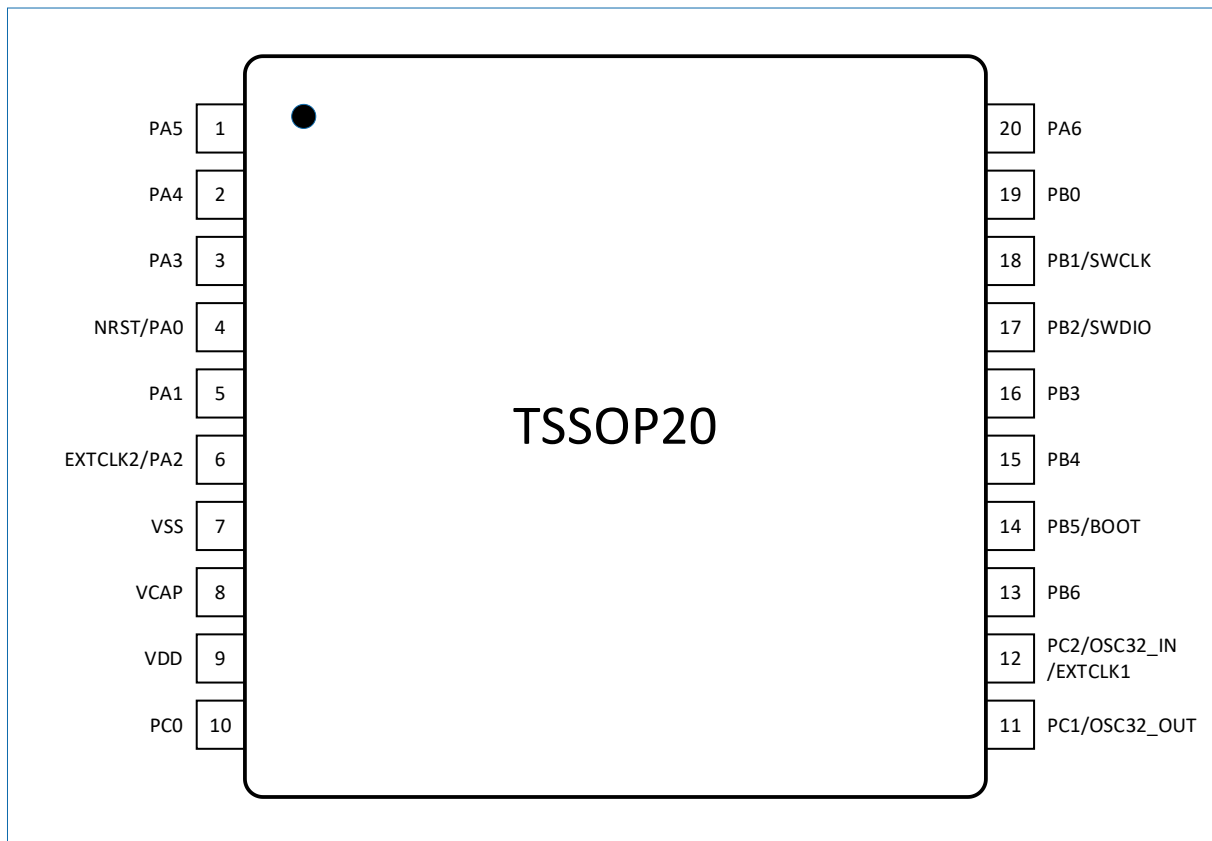


图 6-1 TSSOP20 封装引脚排列

6.2 QFN20 封装

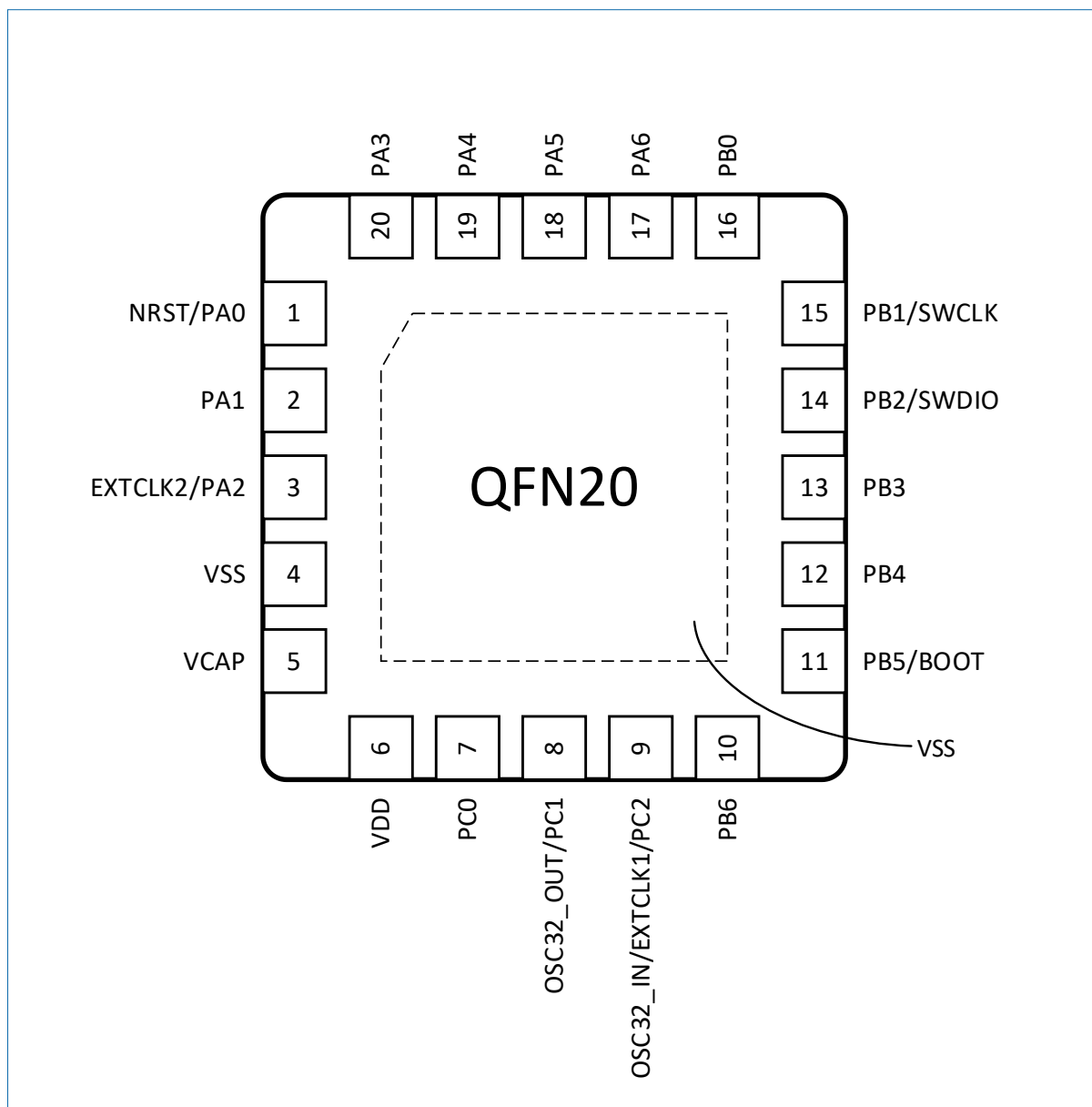


图 6-2 QFN20 封装引脚排列

6.3 WLCSP16 封装

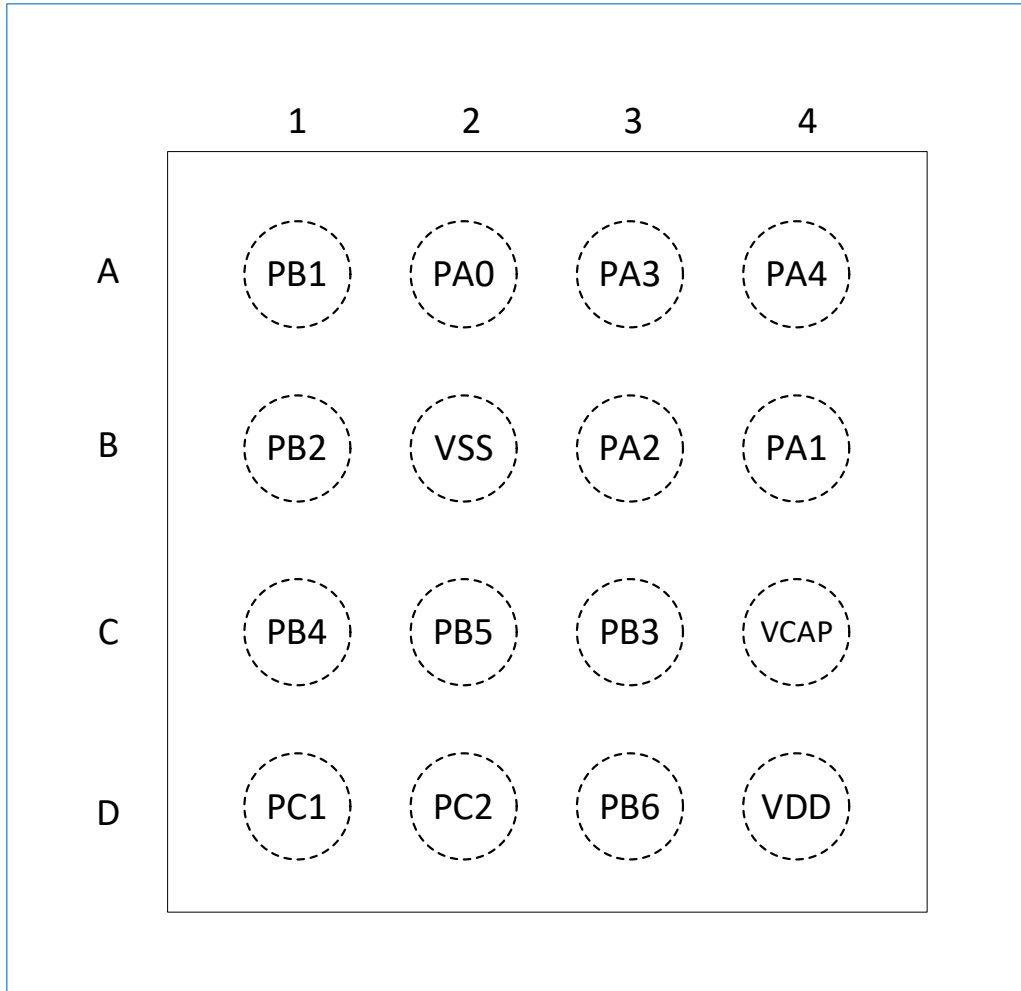


图 6-3 WLCSP16 封装引脚排列

6.4 引脚定义

表 6-1 HK32F005 引脚定义

TSSOP20	QFN20	WLCSP16	引脚名称 (复位后默认功能)	引脚 类型 ⁽¹⁾	是否 支持 5V 耐	引脚复用功能	引脚附加功能
-	0	-	VSS	S	-	数字地（引脚 0 为 QFN 封装底部的散热焊盘）	
1	18	-	PA5	I/O	-	SPI1_SCK I2C1_SMBA TIMC5_CH1 TIMC5_CH3	ADC_AIN4 COMP2_IN3
2	19	A4	PA4	I/O	-	UART1_TX UART2_TX SPI1_MISO I2C1_SDA TIMC5_CH3 TIMC11_CH2	ADC_AIN5 COMP1_IN0
3	20	A3	PA3	I/O	-	UART1_RX ⁽²⁾ UART2_RX ⁽²⁾ SPI1_MOSI I2C1_SCL	ADC_AIN6 COMP2_IN0

TSSOP20	QFN20	WLCSP16	引脚名称 (复位后默认功能)	引脚 类型 ⁽¹⁾	是否 支持 5V 受	引脚复用功能	引脚附加功能
						TIMC5_CH2 TIMC11_CH1	
4	1	A2	PA0	I/O	-	SPI1_NSS LPTIM1_OUT	NRST
5	2	B4	PA1	I/O	-	COMP1_OUT UART1_RX UART2_TX SPI1_SCK I2C1_SDA LPTIM1_IN1 TIMC5_CH4	COMP1_IN1
6	3	B3	PA2	I/O	-	RCC_EXTCLK2 COMP2_OUT UART1_TX UART2_RX SPI1_NSS I2C1_SCL LPTIM1_IN2 TIMC11_CH1	ADC_AIN7
7	4	B2	VSS	S	-	地	
8	5	C4	VCAP	S	-	需外接电容，容值 1μF。	
9	6	D4	VDD	S	-	数字电源供电	
10	7	-	PC0	I/O	-	COMP1_OUT UART1_RX UART2_RX SPI1_NSS LPTIM1_IN1 TIMC11_CH2	ADC_AIN8 PVDIN1
11	8	D1	PC1	I/O	-	UART1_RX SPI1_SCK I2C1_SDA LPTIM1_IN2 TIMC5_CH3	OSC32_OUT
12	9	D2	PC2	I/O	-	RCC_EXTCLK1 UART1_TX SPI1_NSS I2C1_SCL	OSC32_IN
13	10	D3	PB6	I/O	-	UART2_TX SPI1_MISO I2C1_SMBA TIMC5_CH1 TIMC5_CH3 TIMC11_CH1	ADC_AIN9 PVDIN2 COMP1_IN2
14	11	C2	PB5	I/O	-	RCC_MCO COMP2_OUT UART2_RX SPI1_MOSI I2C1_SMBA TIMC5_CH1 TIMC5_CH4	BOOT ADC_AIN0
15	12	C1	PB4	I/O	-	SPI1_SCK	ADC_AIN10

TSSOP20	QFN20	WLCSP16	引脚名称 (复位后默认功能)	引脚 类型 ⁽¹⁾	是否 支持 5V 耐 受	引脚复用功能	引脚附加功能
						I2C1_SDA LPTIM1_ETR TIMC5_CH2	PVDIN3 COMP2_IN1
16	13	C3	PB3	I/O	-	RCC_MCO SPI1_MOSI I2C1_SCL TIMC5_CH1 TIMC5_CH4	ADC_AIN1
17	14	B1	PB2 (SWDIO)	I/O	-	SWDIO UART1_RX SPI1_MISO TIMC5_CH2 TIMC11_CH1	
18	15	A1	PB1 (SWCLK)	I/O	-	RCC_MCO SWCLK COMP1_OUT UART1_TX LPTIM1_ETR	
19	16	-	PB0	I/O	-	COMP2_OUT UART2_TX LPTIM1_OUT TIMC11_CH2	ADC_AIN2 COMP2_IN2
20	17	-	PA6	I/O	-	UART2_RX SPI1_NSS LPTIM1_OUT TIMC5_CH4	ADC_AIN3 COMP1_IN3

(1). I 表示输入，O 表示输出，I/O 表示输入/输出，S 表示电源供电。

(2). 本系列 UART 支持 TX 和 RX 的引脚功能互换，通过设置 SWAP 寄存器位实现。注意，此引脚互换功能是和其他引脚的功能互换；因此需要同步配置一个目标引脚。例：已通过 GPIO 的 AF 寄存器配置了 PA2 为 UART1_TX 功能，现需将其换为 UART1_RX 功能，则需将另一个引脚（如 PA3）的 AF 功能配置为 UART1_RX；最后设置 UART1_CR2.SWAP 寄存器位，PA2 的 UART1_TX 将和 PA3 的 UART1_RX 互换。

说明：

- 除非特别说明，否则复位期间和复位后，所有 I/O 都设为模拟输入。
- 引脚复用功能，请参考“6.5 引脚复用 (AF) 功能表”。

6.5 引脚复用（AF）功能表

表 6-2 HK32F005 引脚复用功能表

引脚	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PA0	-	-	SPI1_NSS	-	LPTIM1_OUT	-	-	-
PA1	UART1_RX	UART2_TX	SPI1_SCK	I2C1_SDA	LPTIM1_IN1	TIMC5_CH4	-	COMP1_OUT
PA2	UART1_TX	UART2_RX	SPI1_NSS	I2C1_SCL	LPTIM1_IN2	TIMC11_CH1	RCC_EXTCLK2	COMP2_OUT
PA3	UART1_RX	UART2_RX	SPI1_MOSI	I2C1_SCL	TIMC11_CH1	TIMC5_CH2	-	-
PA4	UART1_TX	UART2_TX	SPI1_MISO	I2C1_SDA	TIMC11_CH2	TIMC5_CH3	-	-
PA5	-	-	SPI1_SCK	I2C1_SMBA	TIMC5_CH3	TIMC5_CH1	-	-
PA6	-	UART2_RX	SPI1_NSS	-	LPTIM1_OUT	TIMC5_CH4	-	-
PB0	-	UART2_TX	-	-	LPTIM1_OUT	TIMC11_CH2	-	COMP2_OUT
PB1	SWCLK	UART1_TX	-	-	LPTIM1_ETR	-	RCC_MCO	COMP1_OUT
PB2	SWDIO	UART1_RX	SPI1_MISO	-	TIMC5_CH2	TIMC11_CH1	-	-
PB3	-	-	SPI1_MOSI	I2C1_SCL	TIMC5_CH1	TIMC5_CH4	RCC_MCO	-
PB4	-	-	SPI1_SCK	I2C1_SDA	LPTIM1_ETR	TIMC5_CH2	-	-
PB5	-	UART2_RX	SPI1_MOSI	I2C1_SMBA	TIMC5_CH4	TIMC5_CH1	RCC_MCO	COMP2_OUT
PB6	-	UART2_TX	SPI1_MISO	I2C1_SMBA	TIMC5_CH3	TIMC5_CH1	TIMC11_CH1	-
PC0	UART1_RX	UART2_RX	SPI1_NSS	-	LPTIM1_IN1	TIMC11_CH2	-	COMP1_OUT
PC1	UART1_RX	-	SPI1_SCK	I2C1_SDA	LPTIM1_IN2	TIMC5_CH3	-	-
PC2	UART1_TX	-	SPI1_NSS	I2C1_SCL	-	-	RCC_EXTCLK1	

7 封装参数

7.1 封装尺寸

7.1.1 TSSOP20 封装

TSSOP20 为 6.50 mm x 4.40 mm，0.65 mm 间距的封装。

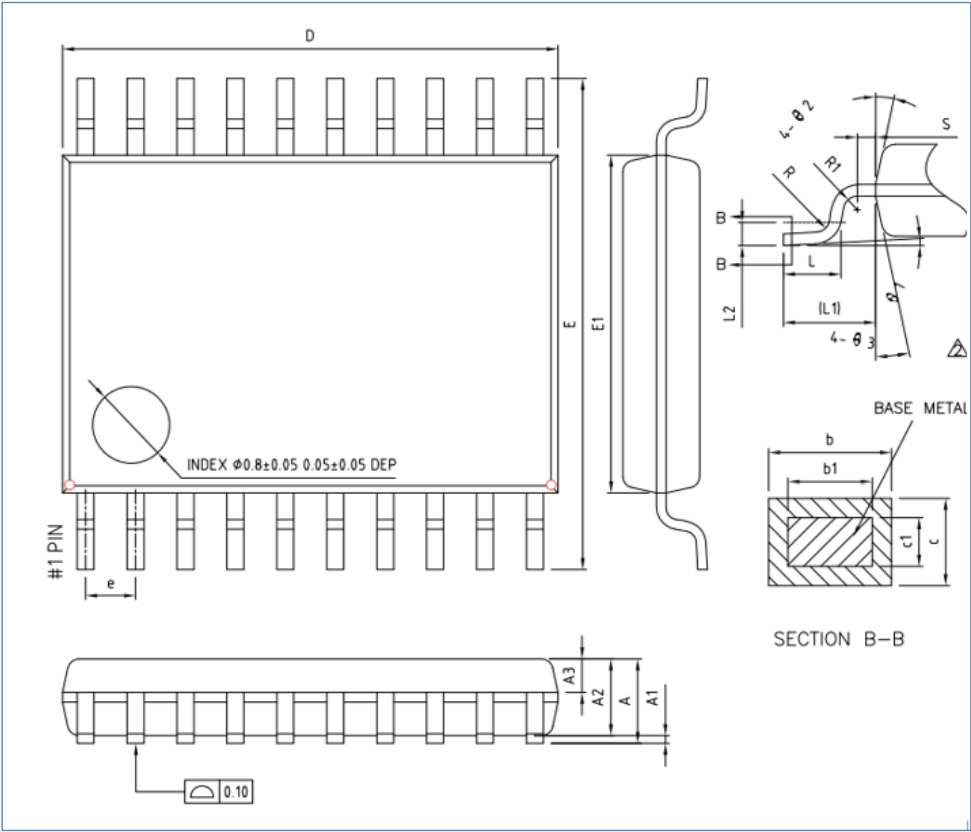


图 7-1 TSSOP20 封装尺寸图

表 7-1 TSSOP20 封装尺寸参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	-	-	1.20
A1	0.05	-	0.15
A2	0.90	1.00	1.05
A3	0.34	0.44	0.54
b	0.20	-	0.28
b1	0.20	0.22	0.24
c	0.10	-	0.19
c1	0.10	0.13	0.15
D	6.40	6.50	6.60
E	6.20	6.40	6.60
E1	4.30	4.40	4.50
L	0.45	0.60	0.75
e	0.65 BSC		
L2	0.25 BSC		

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
R	0.1REF		
L1	1.00 REF		
θ 1	0°	-	8°

7.1.2 QFN20 封装

QFN20 为 3.0 mm x 3.0 mm，0.40 mm 间距的封装。

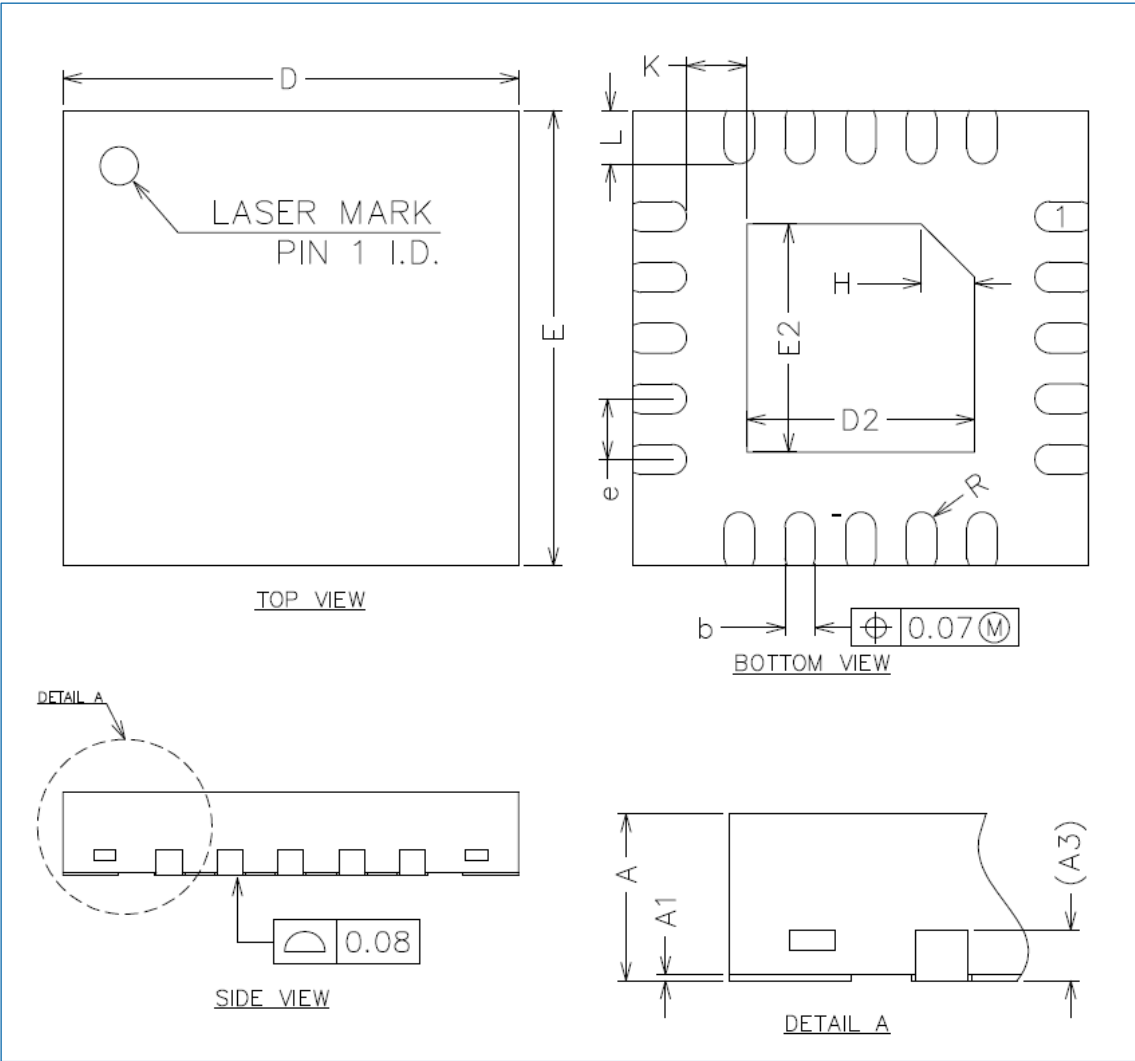


图 7-2 QFN20 封装尺寸图

表 7-2 QFN20 封装尺寸参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	0.50	0.55	0.60
A1	0.00	0.02	0.05
A3	0.152 REF		
b	0.15	0.20	0.25
D	2.90	3.00	3.10
E	2.90	3.00	3.10
D2	1.40	1.50	1.60
E2	1.40	1.50	1.60

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
L	0.275	0.35	0.425
e	0.325	0.40	0.475
R	0.075	-	-
H	0.35 REF		
K	0.40 REF		

7.1.3 WLCSP16 封装

WLCSP16 为 1089.5um X 994um，250 um 间距的封装。

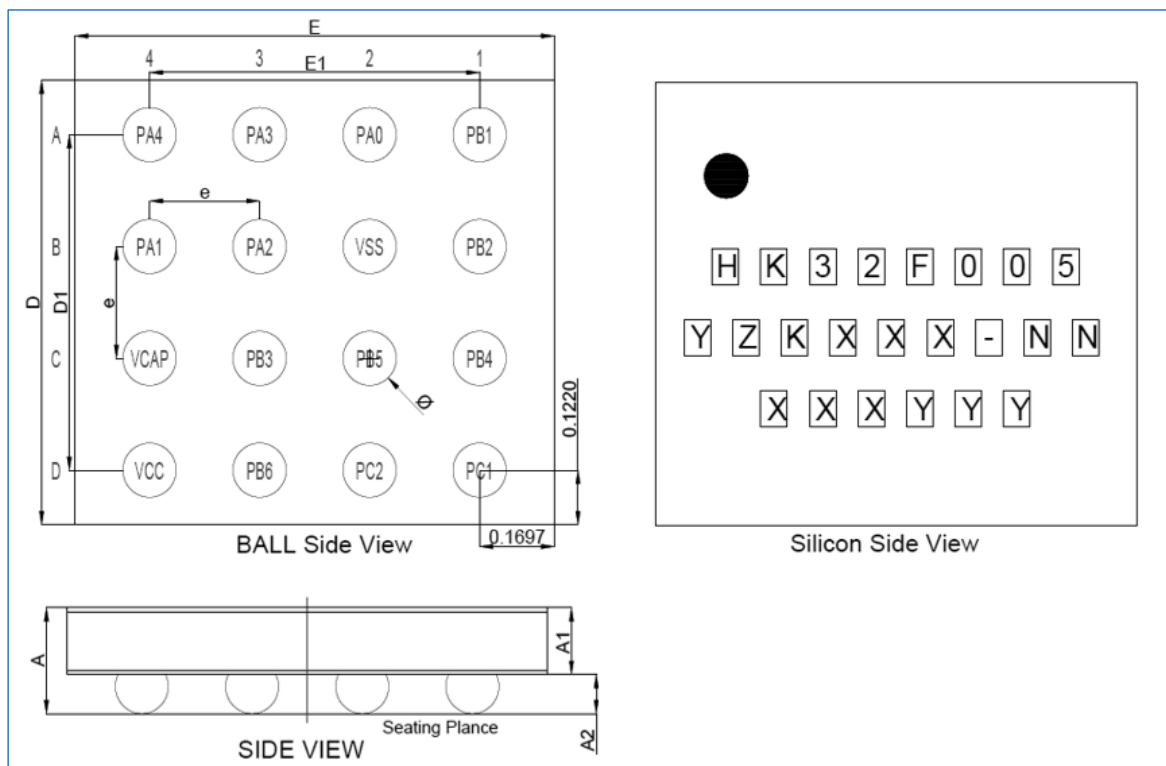


图 7-3 WLCSP16 封装尺寸图

表 7-3 WLCSP16 封装尺寸参数

符号	最小值 (um)	典型值 (um)	最大值 (um)
A	420	449	478
A1	346	366	386
A2	74	83	91
D	944	994	1044
E	1039.5	1089.5	1139.5
Ø	115	121	127
e	250 REF		
D1	750 REF		
E1	750 REF		

7.2 丝印信息

丝印信息包括了航顺 LOGO+ARM LOGO、产品型号和产品批号。其中，产品批号的说明如下表所示。

表 7-4 TSSOP20 及 QFN20 产品批号说明

产品批号	说明
第 1 位字符	代表年份，例如 1 是代表 21 年
第 2 和 3 位字符	代表封装厂
第 4 和 5 位字符	代表周期，例如 18 代表周期
第 6、7 和 8 位字符	代表晶圆批号的后三位

7.2.1 TSSOP20 封装丝印



图 7-4 TSSOP20 HK32F005F6P6 丝印示例

7.2.2 QFN20 3*3 封装丝印

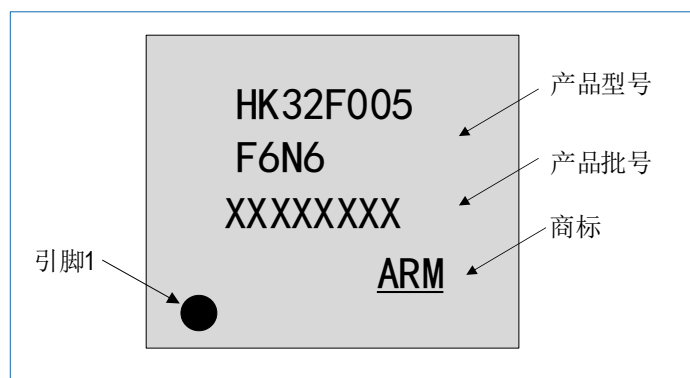


图 7-5 QFN20 HK32F005F6N6 丝印示例

7.2.3 WLCSP16 封装丝印

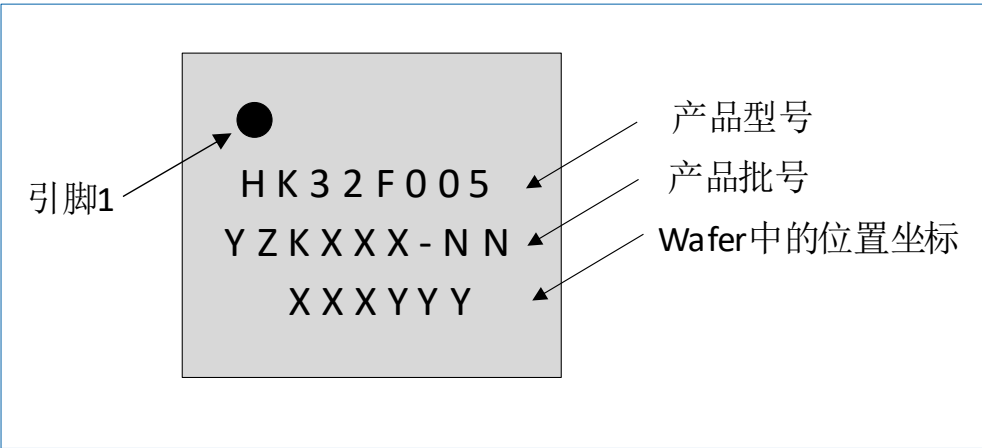


图 7-6 WLCSP16 HK32F005D6Y6 丝印示例

上图说明：图中的“XXXYYY”代表该芯片在 Wafer 中的位置坐标。“xxx”代表 3 位数的 x 坐标，“yyy”代表 3 位数的 y 坐标。

表 7-5 WLCSP 封装产品批号说明

产品批号	说明
第 1 位字符（Y）	代表年份，例如 1 是代表 21 年
第 2 和 3 位字符（ZK）	代表封装厂
第 4、5 和 6 位字符（XXX）	代表 Lot ID 的后三位，即晶圆批次号的后三位，例如 C150133，则 XXX=133
第 7、8 和 9 位字符（-NN）	代表晶圆片号

8 订货信息

8.1 订货代码

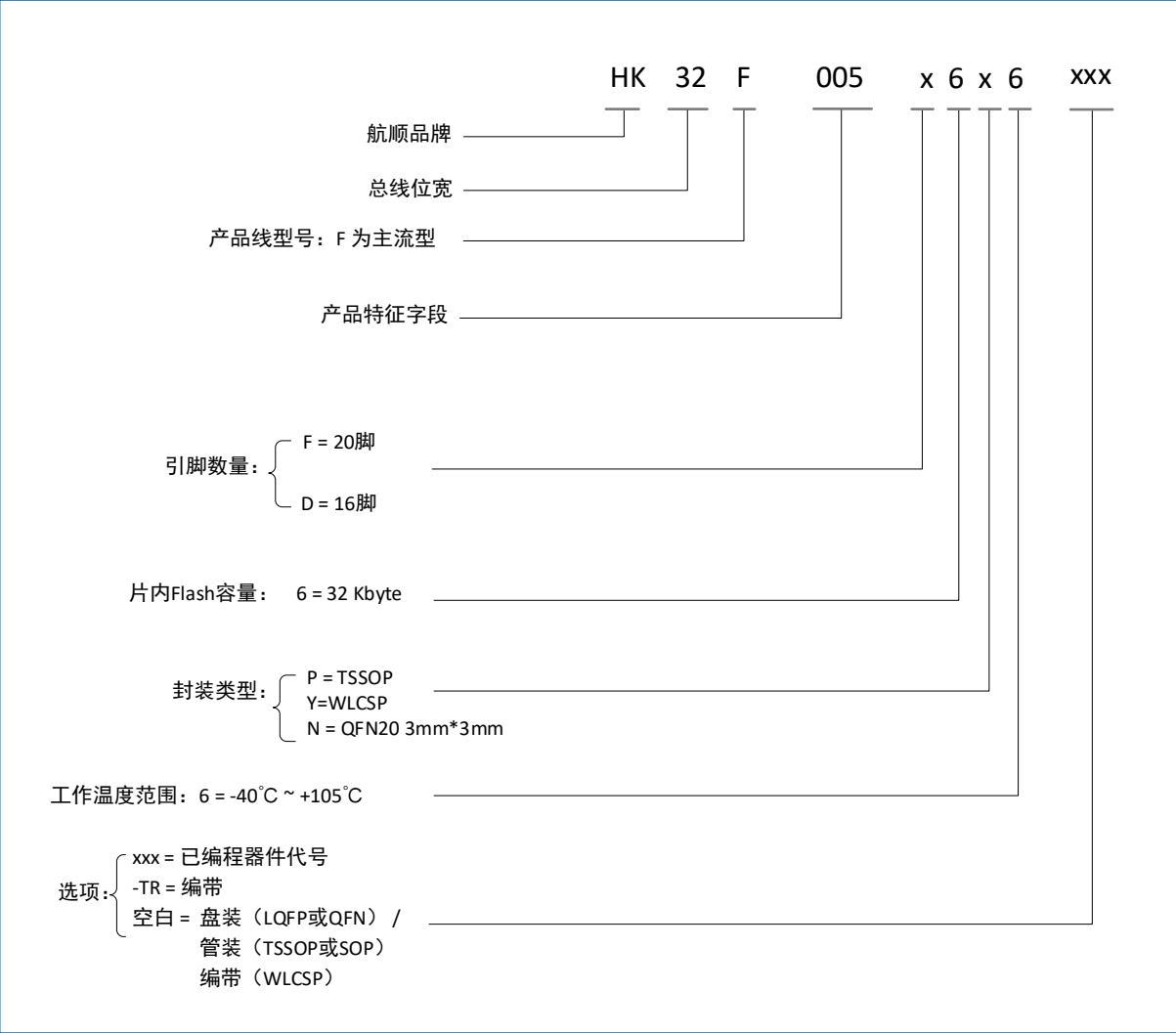


图 8-1 HK32F005 订货代码

8.2 订货包装

表 8-1 产品订货包装

封装	具体型号	包装	备注
TSSOP20	HK32F005F6P6	管装	-
TSSOP20	HK32F005F6P6-TR	编带	-
QFN20	HK32F005F6N6	盘装	-
QFN20	HK32F005F6N6-TR	编带	-
WLCSP16	HK32F005D6Y6	编带	-

9 缩略语与术语

9.1 缩略语

缩写	全称	中文描述
AHB	Advanced High-Performance Bus	高级高性能总线
APB	Advanced Peripheral Bus	外围总线
GPIO	General Purpose Input Output	通用输入输出
HSI	High-Speed Internal (Clock Signal)	高速内部 (时钟信号)
IAP	In-Application Programming	在线应用编程
ICP	In Circuit Programing	在电路编程
LSI	Low-Speed Internal (Clock Signal)	低速内部 (时钟信号)
MCU	Microcontroller Unit	微控制单元
OBL	Option Byte Loader	选项字节装载器
SWD	Serial Wire Debug	内核集成的调试口，它是基于SWD 协议的 2 线调试接口。

9.2 术语

名称	中文描述
Byte	字节，8 位数据长度。
Half word	半字，16 位的数据或指令长度。
Option byte	选项字节，保存在Flash 中的MCU 配置字节。
Word	字，32 位的数据或指令长度。

10 重要提示



航顺芯片和其他航顺商标均为深圳市航顺芯片技术研发有限公司的商标。本文档提及的其他商标或注册商标，由各自的所有人持有。

在未经深圳市航顺芯片技术研发有限公司同意下，不得以任何形式或途径修改本公司产品规格和数据表中的任何部分以及子部分。深圳市航顺芯片技术研发有限公司在以下方面保留权利：修改数据单和/或产品、停产任一产品或者终止服务不做通知；建议顾客获取最新版本的相关信息，在下定订单前进行核实以确保信息的及时性和完整性。所有的产品都依据订单确认时所提供的销售合同条款出售，条款内容包括保修范围、知识产权和责任范围。

深圳市航顺芯片技术研发有限公司保证在销售期间，产品的性能按照本公司的标准保修。公司认为有必要维持此项保修，会使用测试和其他质量控制技术。除了政府强制规定外，其他仪器的测量表没有 ([/p><div data-bbox="98 369 900 426" data-label="Text"><p>顾客认可本公司的产品的设计、生产的目的是不涉及与生命保障相关或者用于其他危险的活动或者环境的其他系统或产品中。出现故障的产品会导致人身伤亡、财产或环境的损伤（统称高危活动）。人为在 ([/p><div data-bbox="98 442 900 519" data-label="Text"><p>深圳市航顺芯片技术研发有限公司将会提供与现在一样的技术支持、帮助、建议和信息，（全部包括关于购买的电路板或其他应用程序的设计，开发或调试）。特此声明，对于所有的技术支持、可销性或针 ([/p><div data-bbox="133 535 572 551" data-label="Text"><p>所有版权©深圳市航顺芯片技术研发有限公司 2015-2026</p><div data-bbox="588 754 897 772" data-label="Text"><p>深圳市航顺芯片技术研发有限公司</p><div data-bbox="706 784 900 801" data-label="Text"><p>网址：www.hsxp-hk.com</p><div data-bbox="98 949 433 964" data-label="Page-Footer"><p>版权所有©2026 深圳市航顺芯片技术研发有限公司</p><div data-bbox="873 950 897 963" data-label="Page-Footer"><p>49</p></div>