

HWD7274 系列模数转换器

产品手册

V1.1.0

成都华微电子科技股份有限公司

2025 年 12 月 3 日

版本历史

版次	更改说明	更改人	更改日期	备注
V1.0.0	初始发行版本	谢烜浩	20240401	
V1.1.0	1、添加推荐焊接温度曲线。 2、添加焊盘推荐。	谢烜浩	20251203	

目 次

1 概述	1
2 产品特点	1
3 功能框图	1
4 封装信息	2
4.1 HWD7274EAA、HWD7274MSOP8I、HWD7274MSOP8M3 封装信息	2
4.2 HWD7274 封装信息	3
4.3 HWD7274 塑封系列焊盘推荐	4
4.4 HWD7274 陶封焊盘推荐	4
4.5 HWD7274 塑封系列焊接推荐	4
4.6 HWD7274 陶封焊接推荐	5
绝对最大额定值及推荐工作范围	7
4.7 绝对最大额定值	7
4.8 推荐工作范围	7
5 电特性参数	7
6 功能描述	8
6.1 转换控制	8
6.2 模拟输入	11
7 应用建议	12
8 使用注意事项	12
9 订货信息	13

1 概述

HWD7274全系列是一款12位高速低功耗的逐次逼近型模数转换器。它工作在2.97 V 至 3.63V 电源电压和3 MHz的吞吐率。HWD7274全系列包含一个低噪声宽带宽（超过55Mhz）的跟踪保持运放。

转换进程和数据处理通过串行时钟控制, 并允许器件和微处理机和DSP接口. 输入信号在CS的下降沿被采样, 同时转换进程进行初始化. 由于是逐次逼近型的转换, 因此不会产生流水线ADC的延迟. HWD7274全系列采用优化设计使得芯片在高速工作的情况下仍然能保持较低的功耗。芯片通过SCLK的速率来决定转换率。

2 产品特点

- 1) 吞吐率: 3 MSPS
- 2) VDD 电压: 2.97V to 3.63 V
- 3) 功耗: 12.6 mW （工作条件 3M 转换速率 3 V 电源电压）
- 4) 输入带宽范围广
- 5) 输出功率可变/串行时钟速率管理
- 6) 输出和输入之间没有流水线 ADC 产生的延迟。
- 7) 高速串行接口
- 8) 支持以下接口 SPI®-/QSPI™-/MICROWIRE™-/DSP-
- 9) 温度范围: -55°C to +125°C （工业温区级-40 °C to +85 °C）
- 10) 低功耗模式: 0.1 μ A typical
- 11) 8-脚 CSOP/MSOP 封装

3 功能框图

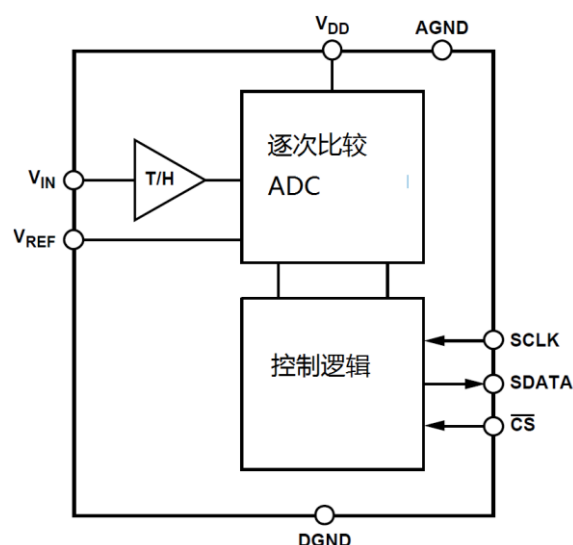
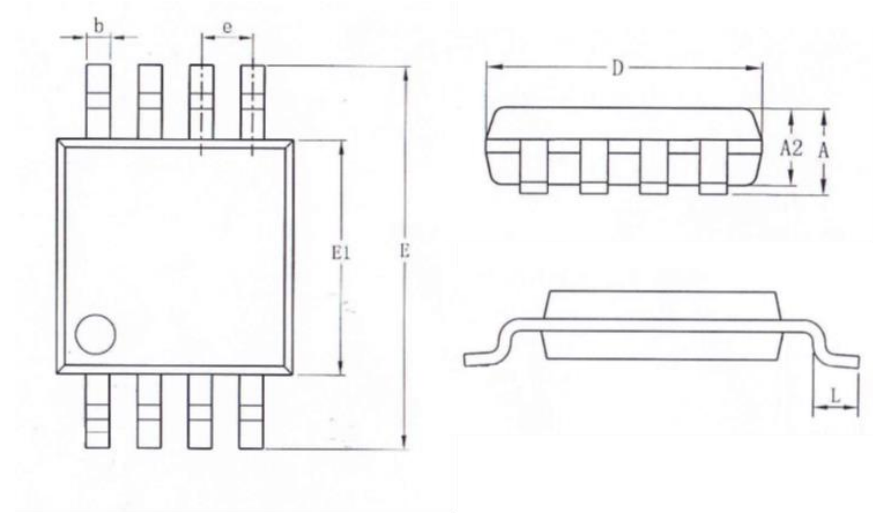


图1 功能框图

4 封装信息

4.1 HWD7274EAA、HWD7274MSOP8I、HWD7274MSOP8M3 封装信息

HWD7274塑封系列采用塑料MSOP8封装，外形及引脚排列图如下图所示。



单位为毫米

尺寸符号	数值		
	最小	公称	最大
L	0.4	—	0.7
A	—	—	1.3
A2	0.7	0.85	1
D	2.8	3	3.2
b	0.26	0.32	0.38
E1	2.8	3	3.2
E	4.6	4.9	5.2
e	—	0.65	—

图2 HWD7274 塑封封装外形图及引脚排列图

HWD7274塑封引脚描述如下表所示。

表 1 HWD7274 塑封引脚描述

引出端编号	功能符号	功能描述
1	VDD	电源电压
2	SDATA	数据输出
3	/CS	片选
4	AGND	模拟地
5	VREF	基准
6	SCLK	串行时钟
7	DGND	数字地
8	VIN	模拟输入

4.2 HWD7274 封装信息

HWD7274采用陶瓷CSOP8封装，外形及引脚排列图如下图所示。

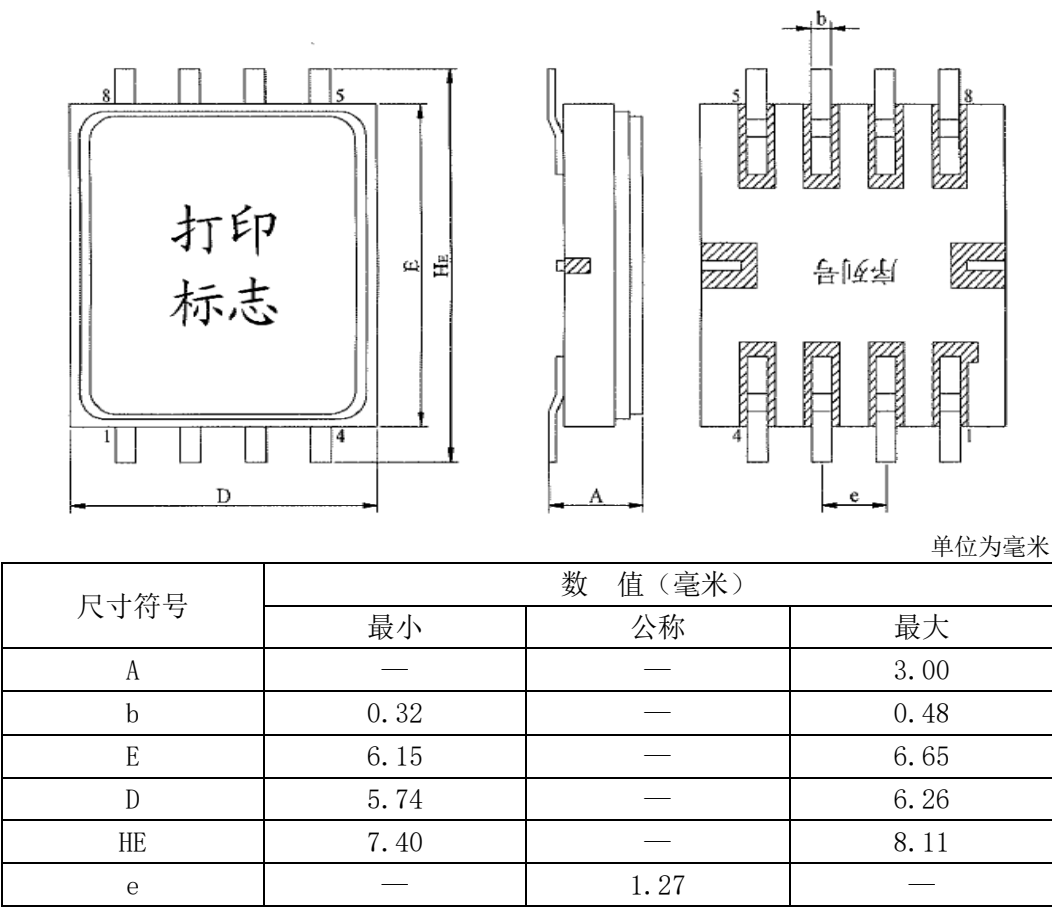


图3 HWD7274 封装外形图及引脚排列图

HWD7274引脚描述描述如下表所示。

表 2 HWD7274 塑封引脚描述

引出端编号	功能符号	功能描述
1	VDD	电源电压
2	SDATA	数据输出
3	/CS	片选
4	AGND	模拟地
5	VREF	基准
6	SCLK	串行时钟
7	DGND	数字地
8	VIN	模拟输入

4.3 HWD7274 塑封系列焊盘推荐

HWD7274塑封系列焊盘推荐如下图所示，用户可根据焊接要求进行调整。

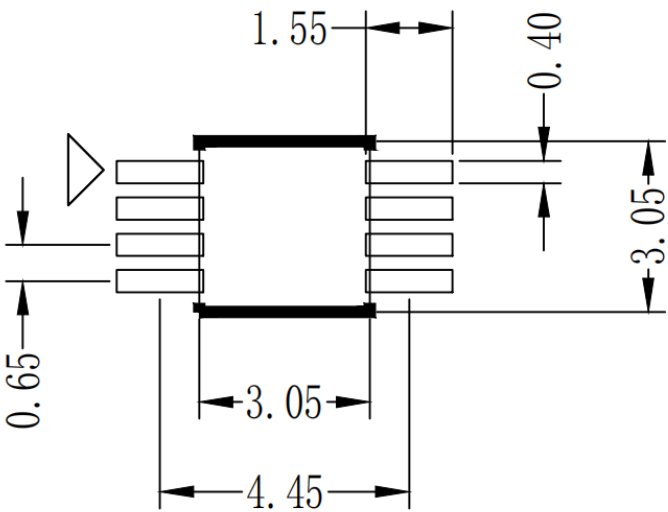


图4 HWD7274 塑封系列推荐焊盘图（单位为 mm）

4.4 HWD7274 陶封焊盘推荐

HWD7274陶封焊盘推荐如下图所示，用户可根据焊接要求进行调整。

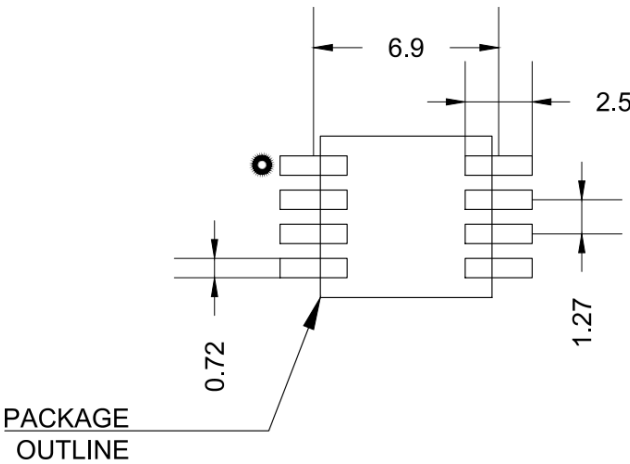


图5 HWD7274 陶封推荐焊盘图（单位为 mm）

4.5 HWD7274 塑封系列焊接推荐

回流加热方式	热风对流，红外/热风对流
加热速度	最大 3℃/s
预热温度 150℃～200℃	60s～120s
熔点以上温度保持时间（回流时间）	60s～120s

低于峰值温度 5℃ 以内的保持时间	最大 30s
引脚或焊球峰值温度	最低 235℃，典型温度 245℃，不超过 260℃
降温速度	最大 6℃/s
室温到峰值温度时间	最小 3.5 分钟，典型值 5 分钟，不超过 8 分钟
建议焊膏	ALPHA OM338 SAC305
备注	请根据选用的焊膏特性作相应的调整

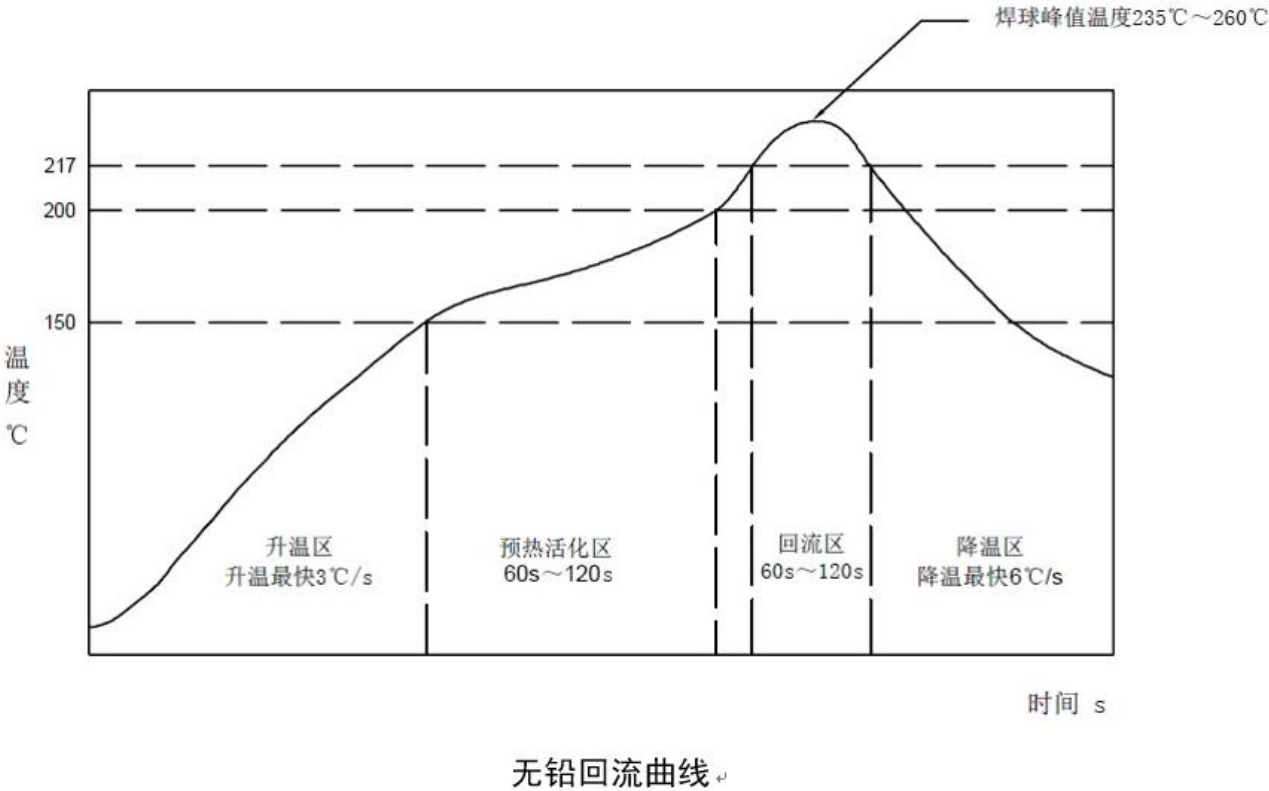
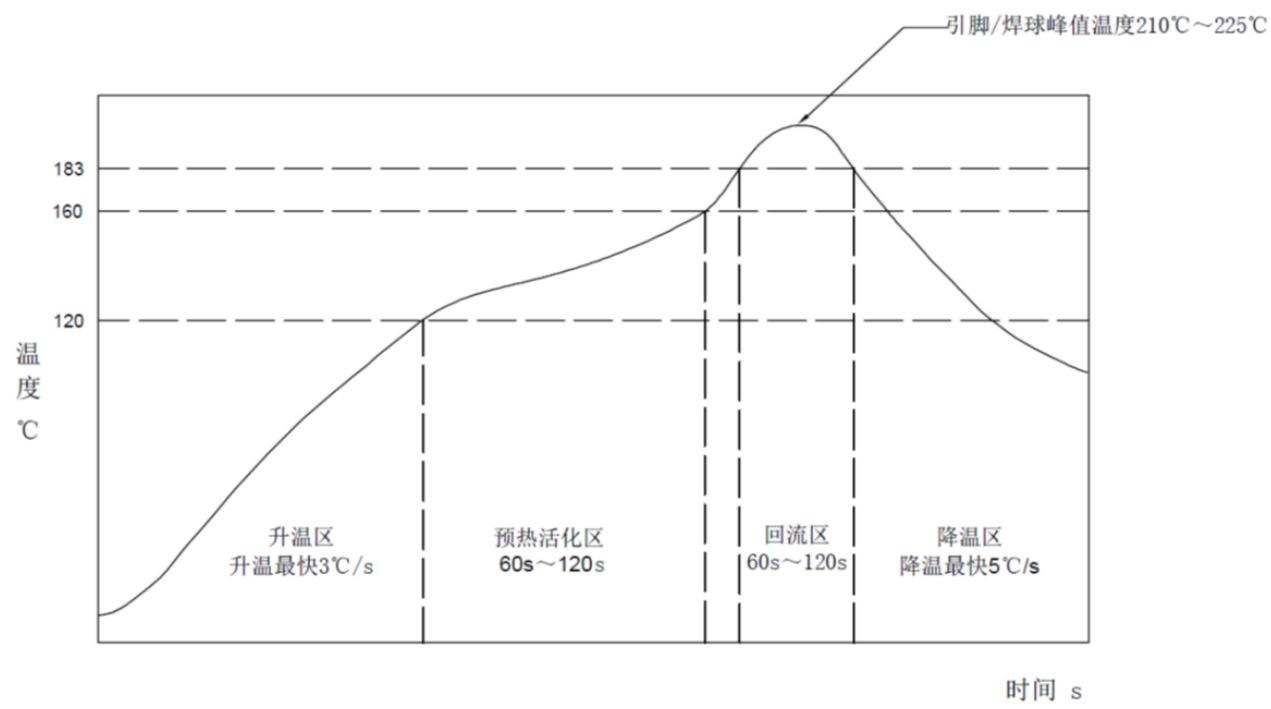


图6 HWD7274 塑封系列推荐焊接温度曲线

4.6 HWD7274 陶封焊接推荐

回流加热方式	热风对流，红外/热风对流
加热速度	最大 3℃/s
预热温度 120℃~160℃	60s~120s
熔点以上温度保持时间（回流时间）	60s~120s
低于峰值温度 5℃ 以内的保持时间	最大 30s
引脚/焊球峰值温度	最低 210℃，典型温度 218℃，不超过 225℃
降温速度	最大 5℃/s
室温到峰值温度时间	最小 3 分钟，典型值 4.5 分钟，不超过 8 分钟
备注	根据选择的焊膏特性作调整



有铅焊料 Sn63Pb37 回流曲线

图7 HWD7274 陶封推荐焊接温度曲线

绝对最大额定值及推荐工作范围

4.7 绝对最大额定值

序号	参数名称	参数值
1	电源电压 (V_{DD})	-0.3V~6.0V
2	模拟输入电压 (V_{AI})	-0.3V~VDD+0.3V
3	数字输入电压 (V_{DI})	-0.3V~6.0V
4	数字输出电压 (V_{DO})	-0.3V~VDD+0.3V
5	除电源引脚外输入电流 (I_{IO})	±10mA
6	储存时的环境温度 (T_{stg})	-65°C~+150°C
7	引线耐焊接温度 (T_h)	300°C
8	结温 (T_j)	175°C

注：器件在上述所列“绝对最大额定值”下工作，可能对该器件造成永久性损坏。

4.8 推荐工作范围

序号	参数名称	参数值
1	电源电压 (V_{DD})	2.97V~3.63V
2	工作温度 (T_A)	-55°C~+125°C (工业温 区级-40°C~+85°C)

5 电特性参数

该电特性指标为该系列产品能达到的最佳指标，不同的质量等级及封装形式略有不同，具体见对应的详细规范。

表 3 电特性

特性	符号	条 件 除另有规定外 VDD=3.3×(1±10%)V -55°C≤T _A ≤125°C	极 限 值		单位
			最小	最大	
分辨率	RES	VDD=3.3V	12	—	Bits
积分非线性	INL	VDD=3.3V	-2	+2	LSB
微分非线性	DNL	VDD=3.3V	-1	+1.5	LSB
失调误差	EOE	VDD=3.3V	-5	+5	LSB
增益误差	EGE	VDD=3.3V	-6	+6	LSB
输入信号幅度范围	VIN	VDD=3.6V	0	3.6	V
逻辑输入					
输入高电平电压	VIH	VDD=3.63V	2.0	—	V
输入低电平电压	VIL	VDD=3.63V	—	0.8	V
输入电流	IIN	VIN=0V或 VDD=3.63V	—	±5	μA
逻辑输出					

输出高电平电压	VOH	ISOURCE=200 μ A, VDD=3.3V	2.8	—	V
输出低电平电压	VOL	ISINK=200 μ A, VDD=3.3V	—	0.4	V
电源					
电源电流	IDDOP	VDD =3.0V到3.6V, fSAMPLE=3 MSPS	—	8	mA
全断电模式电源电流	IS	VDD=3.6V	—	20	μ A
功耗	PD	VDD=3.0V, fSAMPLE=3 MSPS	—	24	mW
全断电模式功耗	PS	VDD=3.6V	—	72	μ W
信噪比	SINAD	VDD=3.3V	65	—	dB
总谐波失真	THD	VDD=3.3V	—	-65	dB
转换速率	fTR	VDD=2.97V	—	3.00	MSPS
时钟频率	fSCLK	VDD=2.97V	—	48	MHz

6 功能描述

6.1 转换控制

HWD7274 全系列是一款高速、低功耗的 12 位单电源模数转换器,在 48MHz 的时钟频率下能提供 3MSPS 的吞吐率。HWD7274 全系列提供了一个片上跟踪保持 ADC 和串口输出。HWD7274 全系列的串口时钟输入给片内的逐次逼近转换提供时钟,同时也为数据读取提供时钟。HWD7274 全系列的模拟输入范围为 0 至 V_{ref} 。外部基准的输入范围为 1.4V 至 VDD 电源电压。HWD7274 全系列还提供了一个关断模式来在转换之间降低功耗。

HWD7274 全系列是一款基于电荷充分配电容阵列的逐次逼近模数转换器,下图为 HWD7274 全系列采样和转换模式的结构简图。

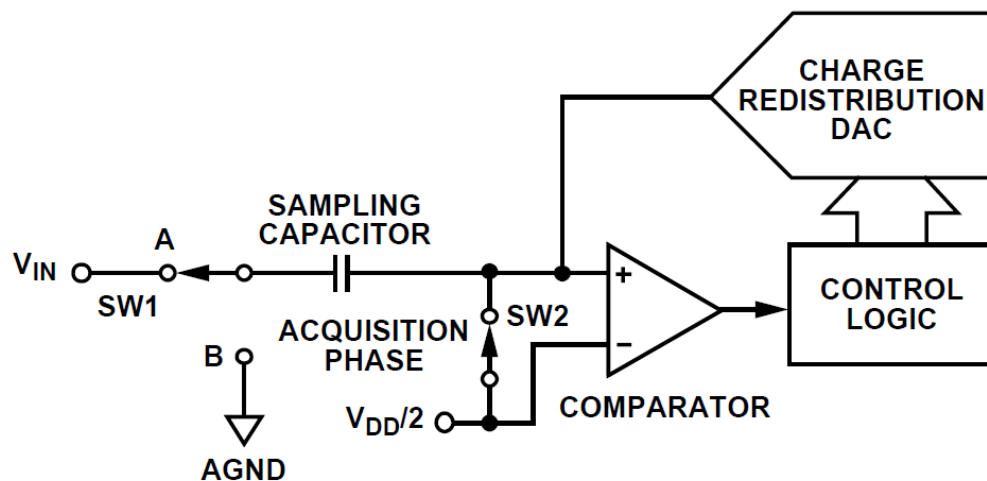


图8 采样模式图

上图是 HWD7274 全系列的采样模式简图,在该图中 SW 开关关闭,SW1 开关连接 A 位置进行 V_{IN} 信号采样。比较器的正负输入短接。

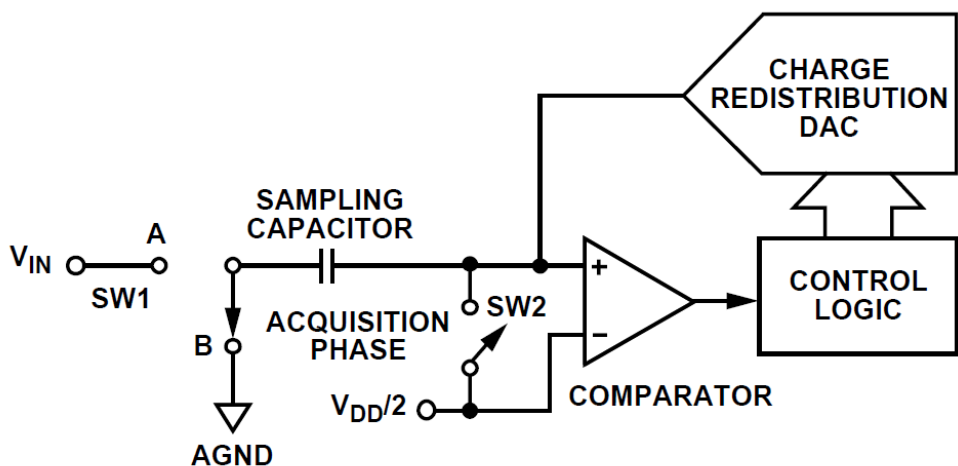


图9 保持模式图

上图是 HWD7274 全系列的采样模式简图，在该图中 SW 开关关断，SW1 开关连接 B 位置接地。采样电容上的下极板电荷进行重分配，导致比较器的输入变为非平衡状态。控制逻辑和电荷重分配 DAC 会在比较器的输入端加上或减去一个变化量来使比较器重新回到平衡状态。控制逻辑电路会将逐次比较的结果保存并输出。HWD7274 全系列的传输曲线如下图。

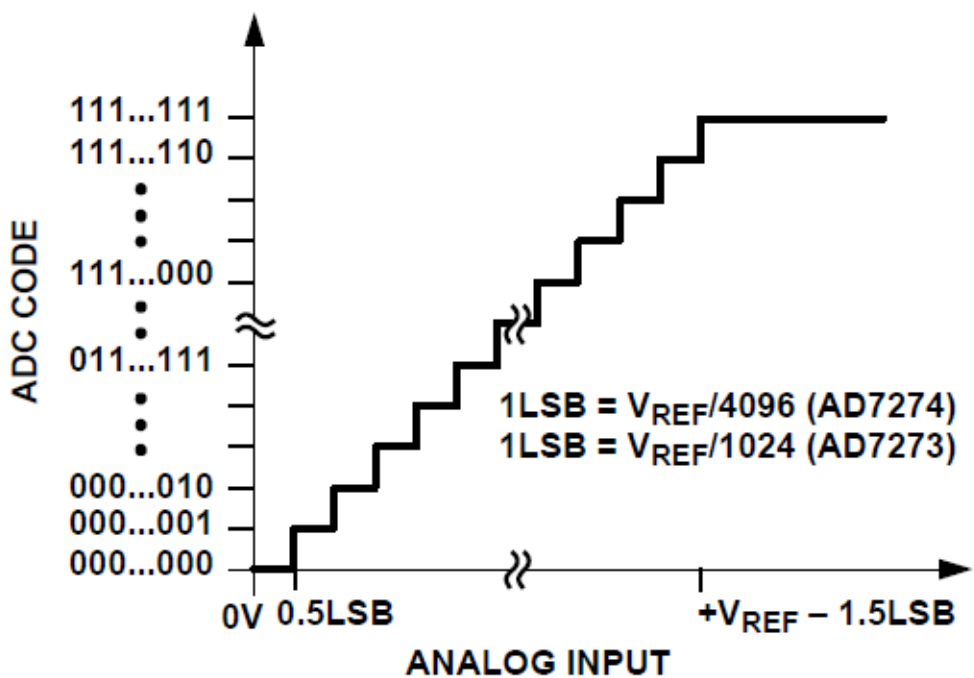


图10 转换曲线图

HWD7274 全系列有三种主要的工艺模式，分别为普通模式，部分关断模式，全关断模式。

工作模式的选取是通过在转换过程中控制 CS 信号的逻辑电平来实现工作模式的切换。转换初始化后 CS 电平马上跳变为高电平，芯片进入全关断模式。当进入关断模式后，可控制 CS 信号使芯片跳转为普通模式或继续保持关断模式。这增加系统设计的灵活性，特别是对于功耗比较敏感的设计。

普通模式

普通模式适用于采样率比较高的情况，在这种模式下芯片一直处于工作状态。普通模式下因为芯片内部电路一直处于上电状态也不会受上电时间的限制。图 2-8 为其典型应用时序。

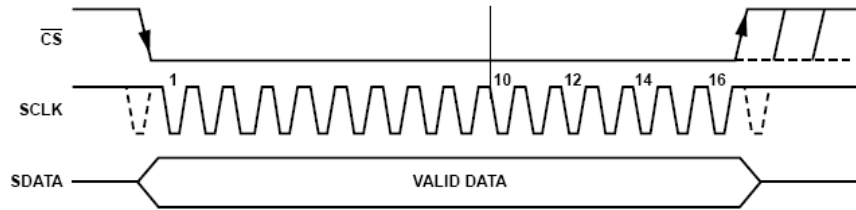


图11 普通模式时序图

HWD7274 全系列的转换开始于 CS 的下降沿。在普通模式下工作，CS 电平在前 10 个 SCLK 上升沿前必须保持低电平，否则芯片进入其它模式。如果 CS 电平在 SCLK 第 10 个和第 16 个上升沿之间变高，则在转换在 CS 电平变高以后终止，同时 SDATA 数据进入三态，但芯片仍然工作在普通模式。对于 HWD7274 全系列来说最少需要 14 个 SCLK 周期才能完成转换并读取转换结果。在转换结束后 CS 在下次转换之前可以一直保持为高电平或低电平。当 SDATA 数据读取完后可通过在一定的总线等待时间后将 CS 信号设置下降沿从而开始下一次转换。

部分关断模式

部分关断模式是使用在低采样率的情况下。使用方式为每采样一次然后关断然后再上电或是连续采样多次后再进行关断。在部分关断模式除了偏置生成电路所有的模拟电路都处于关断状态。在第二至第十个 SCLK 下降沿之间将 CS 电平拉高可以控制芯片进入部分关断模式。如图所示。

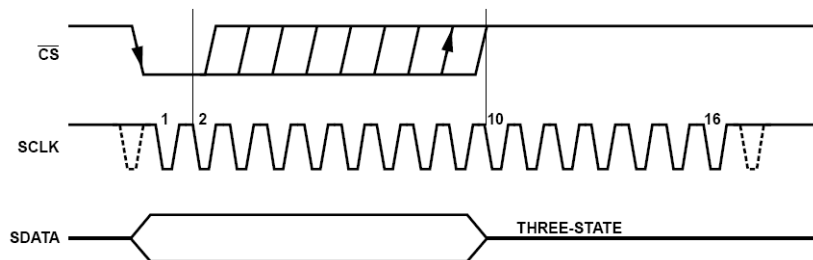


图12 部分关断模式时序图

一旦 CS 在这段时间内变高，则转换终止，SDATA 输出数据返回三态状态。但如果 CS 在第二个 SCLK 下降沿之间被拉高，则转换不会停止，输出数据也不受影响。这样设计的目的在于防止 CS 信号受到干扰信号的影响，从而导致芯片错误工作。芯片从关断模式跳转到正常模式需要一次额外的空转换，在这次空转换过程中 CS 的下降沿后芯片进入上电恢复，如果 CS 在第 10 个 SCLK 下降沿之前一直保持为低，则芯片保持上电恢复状态。芯片完全上电恢复的时间需要 16 个 SCLK 周期。如果 CS 在第 10 个 SCLK 下降沿前变高，则芯片进入全关断模式。如果芯片在 CS 下降沿的时候开始上电恢复，但芯片在第 10 个 SCLK 下降沿之间上升则会导致芯片进入全关断模式。关于部分关断模式的上电恢复时间请参见上电时间恢复部分。

全关断模式

全关断模式的上电恢复时间要长于部分关断模式的上电恢复时间。全关断模式适用于在一定时间内高速采样，然后在很长时间内关断的系统应用。当 HWD7274 全系列进入全关断模式，所有的模拟电路关断。进入全关断模式需要先进入部分关断模式，然后再次将 CS 在第 10 个 SCLK 下降沿前变高，需要进行两次操作。芯片进入全关断模式后，属于彻底关断了。需要注意的是当进入全关断模式后芯片的抗干扰模式失效。

和部分关断模式类似，芯片要想跳出全关断模式进入普通模式需要进行一次额外的转换操作。CS 的下降沿触发芯片上电，如果 CS 在第 10 个 SCLK 的下降沿之前都保持为低，则上电过程将一直持续直到下次转换开始。

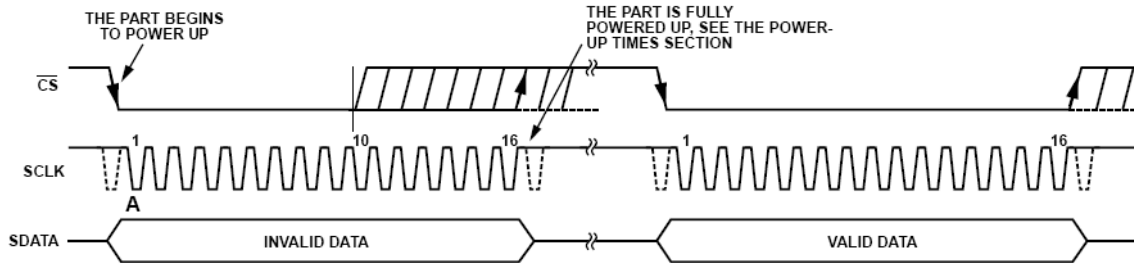


图13 部分关断模式上电时序图

下图为 HWD7274 全系列的典型连接图。HWD7274 全系列必须连接到一个外部基准。这个基准的输入范围为 1.4V 至 VDD 电压。转换的结果通过一个 16 位的数据输出。这个 16 位数据的前两位为 0 后 12 位为输出数据，最后两位为 0。

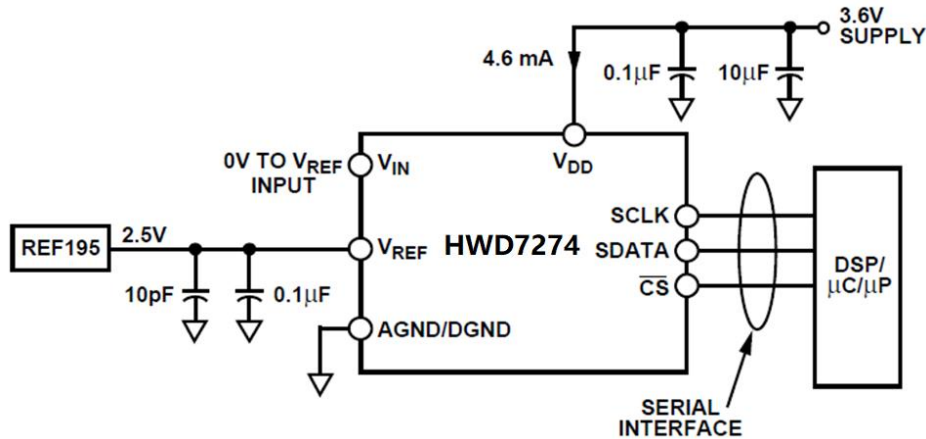


图14 典型应用图

6.2 模拟输入

下图为 HWD7274 全系列的模拟输入等效电路图。两个二极管 D1 和 D2，为模拟输入提供 ESD 保护。必须保证模拟输入信号不能超过电源轨 300mV，电压超过这个值会导致二极管正向导通，从而将大电流导向芯片衬底。这些二极管可以流过 10mA 左右的电流。电容 C1 的典型值为 4pF，主要由管脚和绑线还有 PAD 的寄生电容构成。R1 主要由采样开关的导通电阻构成。电容 C2 是 ADC 的采样电容。

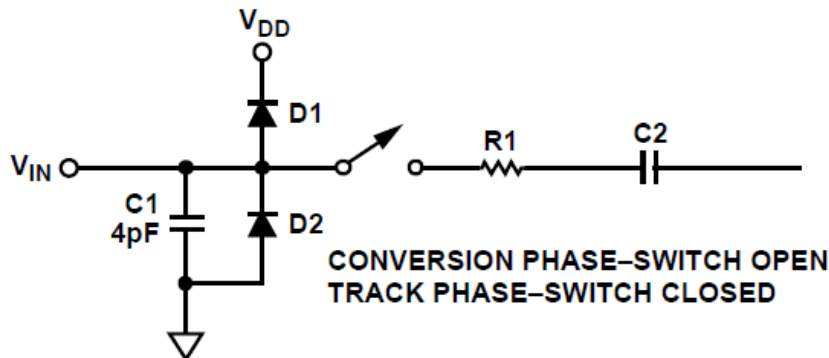


图15 典型应用图

7 应用建议

HWD7274 全系列都有两个地输入端。AGND 和 DGND 分别向模拟部分和数字部分提供地。

模拟地是高性能的地，是整个系统模拟部分的公共端。DGND 是 HWD7274 全系列所有数字部分的接地参考点。数字地引脚 DGND 就和系统的数字地连在一起，并和 AGND 引脚分开。

电源的去耦也需要重点考虑。芯片的电源应该通过 10 μ F 电容和 0.1 μ F 电容连接到地。这两个电容应该尽可能的靠近芯片。0.1 μ F 电容应该选用低 ESR 和低 ESI 的电容，这样的电容能够更好的过滤掉由于芯片内部数字电路开关引入的电源噪声。

设计高分辨率的 ADC 需要仔细考虑印制板布局。路径阻抗是很重要的一点。一个 1.22mA 的电流流过一个阻抗为 0.5 Ω 的路径会产生 0.6mV 的电压降。地线阻抗必须得尽可能减小，否则在信号线和 ADC 之间的地线上任何两点的电位差都会成为与输入信号相串的误差电压。除了地线上电压降外，感性和容性耦合也需要考虑。在高精度的模拟输入信号和数字信号都用同一块板时，这个问题特别突出。为了减小输入噪声耦合，到 VIN 的输入信号线和 AGND 的信号返回线应该尽可能的短。另外，电源要尽可能去耦，滤掉交流噪声。

模拟信号和数字信号不要公用一条通路。每种信号各自使用模拟或数字回路，以减小面积和降低感性耦合噪声。在宽的 PC 数据线、大的信号线和地线上，推荐使用低阻通路。同时，最好也把模拟地和数字地分开。模拟信号线应该远离高速数字信号线，如果必须要与数字信号线相跨，模拟信号线必须得选择一个合适的角度。

另外，我们也推荐使用多层 PCB 板布线以分离不同的电源和地。在设计多层 PCB 板时，一定要注意 PCB 板的布局。

8 使用注意事项

器件必须采取防静电措施进行操作。

该器件操作注意事项如下：

- a) 器件应在防静电的工作台上操作；
- b) 试验设备和器具应接地；
- c) 不能触摸器件引线；
- d) 器件应存放在导电材料制成的容器中；
- e) MOS 区域内避免使用能引起静电的塑料、橡胶或丝织物；
- f) 若可行，相对湿度保持在 50% 以上。

9 订货信息

表 2 产品订货信息

序号	产品型号	封装形式	封装材料	质量保证等级	引脚材料	重量（g）	详细规范
1	HWD7274	CSOP8	陶瓷	B 级	可伐合金镀镍金	0.3g	Q/HWD 20411-2018
2	HWD7274MSOP8I	PMSOP8	塑料	工业温区级	铜合金	0.02g	Q/HWD 50391-2023
3	HWD7274MSOP8M3	PMSOP8	塑料	N1 级	铜合金	0.02g	Q/HWD 50209-2022
4	HWD7274EAA	PMSOP8	塑料	军温级	铜合金	0.02g	Q/HWD 20418-2018

注1:

- a) B级器件满足GJB 597A-1996或GJB 597B-2012 《半导体集成电路通用规范》B级的筛选要求。
- b) N1级器件满足GJB 7400 《合格制造厂认证用半导体集成电路通用规范》N1级的筛选要求
- c) 工业温区级器件满足Q/HWD40022-2021 《华微工业温区级产品通用规范》的筛选要求，其工作环境温度范围应为-40℃～+85℃。
- d) 军温级器件满足Q/HWD40020-2018 《华微军温级产品通用规范》的筛选要求，其工作环境温度范围应为-55℃～+125℃。

注2: 产品订货信息为我司已有产品或确定研制的器件，可根据用户需求研制其他封装形式的器件。