

HWD88E1111PBGA117E 型

MAC PHY

产品手册

V0.0.3

成都华微电子科技有限公司

2025 年 12 月 29 日

版本历史

版次	更改说明	更改人	更改日期	备注
V0.0.1	初始发行版本	何佳旺	20251011	
V0.0.2	更新典型应用场景图示，章节 6.2 更新部分表格参数和描述	何佳旺	20251204	
V0.0.3	1. 更新电气参数信息，修改 7.7 节 VDD 相关描述 2. 修改表 6-5 的值新增 VIL_VDDOH 最大值 0.8V	黄周行	20251229	

目 次

1 概述	1
2 产品特点	1
3 功能框图	2
4 封装信息	3
4.1 HWD88E1111PBGA117E 封装信息	3
4.2 HWD88E1111PBGA117E 焊盘推荐	9
4.3 HWD88E1111PBGA117E 焊接推荐	10
5 绝对最大额定值及推荐工作范围	11
5.1 绝对最大额定值	11
5.2 推荐工作范围	11
6 电特性参数	11
6.1 直流电气特性	11
6.2 直流操作条件	14
6.3 直流操作条件	15
6.4 2.5V 供电时数字 IO 的并口协议	20
6.5 交流电气特性	21
6.6 GMII 接口时序	23
6.7 MII 接口时序	25
6.8 RGMII 接口时序	27
6.9 串行接口时序	30
6.10 延迟时序	31
6.11 串行接口，双绞线串行接口和 JTAG 时序	41
7 功能描述	45
7.1 芯片接口描述	45
7.2 MAC 接口	46
7.3 工作模式	51
7.4 硬件配置	56
7.5 同步 FIFO	61

7.6 铜线媒介发送和接收功能	61
7.7 电源	63
7.8 电源管理	64
7.9 控制接口	66
7.10 两线串行控制接口	68
7.11 自动协商	71
7.12 光纤/铜缆自动选择	75
7.13 降档功能	76
7.14 TRR 字节填充阻止功能	77
7.15 环回模式	78
7.16 虚拟电缆测试器(VCT™)功能	82
7.17 MDI/MDIX 交叉	83
7.18 极性校正	84
7.19 数据终端设备(DTE)检测	84
7.20 自动和手动阻抗校准	85
7.21 数据包生成器	89
7.22 CRC 错误计数器和帧计数器	89
7.23 LED 接口	90
7.24 IEEE1149.1 控制器	94
7.25 HWD88E1111 边界扫描链顺序	95
7.26 IDCODE 指令	98
7.27 寄存器描述	98
8 应用建议	152
9 使用注意事项	152
10 订货信息	153

1 概述

HWD88E1111单芯片集成十百千兆位以太网物理层收发器，支持网络设备运行在 1000Mb/s、100 Mb/s 以及 10 Mb/s 数据速率。

HWD88E1111 具有丰富的接口种类，包括千兆介质独立接口(GMII)，精简 GMII(RGMII)，串行千兆介质独立接口(SGMII)，可以直接连接至 MAC/交换机端口。

物理层电路提供标准的 IEEE802.3 以太网接口，集成 1.25GHz SERDES(串行器/解串器)，可以直接连接到 1000BASE-X 介质转换应用的光纤收发器。器件在标准 CAT 5 非屏蔽双绞线上支持 100BASE-TX 和 10BASE-T 速率应用。

器件基于标准的 CMOS 工艺制造，117引脚的PBGA封装。

2 产品特点

HWD88E1111产品具有以下特点：

- 1) 兼容 10BASE-T/100BASE-TX/1000BASE-T IEEE 802.3 协议
- 2) 集成 1000BASE-X 光纤应用的 1.25Gbps SERDES 串行接口
- 3) 支持 RGMII 和串行 GMII(SGMII)接口
- 4) 兼容 IEEE 802.3u 协议的自动协商
- 5) 支持铜线(双绞线)和光纤的插入检测和自动选择
- 6) 集成了基于数字算法的自适应均衡、近端串扰消除
- 7) 集成基于数模混合技术的回波消除、基线漂移校正
- 8) 支持高速接口接收数据的 CRC 校验及错误包计数
- 9) 支持“自动向下兼容”(Downshift)模式(仅有两对线缆时，自动切换到 10/100M)
- 10) 支持 MDI/MDIX 线对自动转换(线对 AB 互换和 CD 互换)、自动极性校正
- 11) 支持基于 TDR 技术的虚拟线缆检测(VCT)
- 12) 需要 AVDD2.5V 和 DVDD 1.2V/1.8V/3.3V 双电源
- 13) 软件可编程的 LED 模式，包括 LED 测试
- 14) 两线串行接口(TWSI)和 MDC / MDIO
- 15) MAC 接口输出的自动校准
- 16) 117 引脚 PBGA 封装

3 功能框图

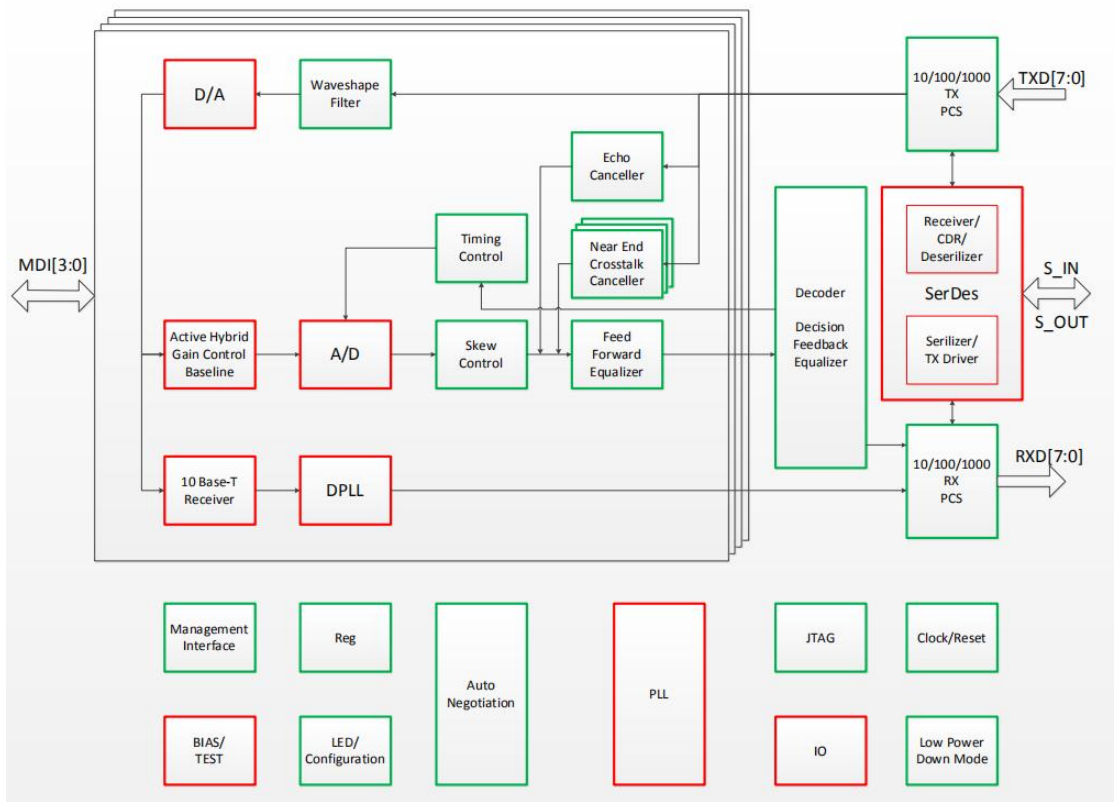


图 3-1 功能框图

HWD88E1111PBGA117E 典型应用场景如下图所示。

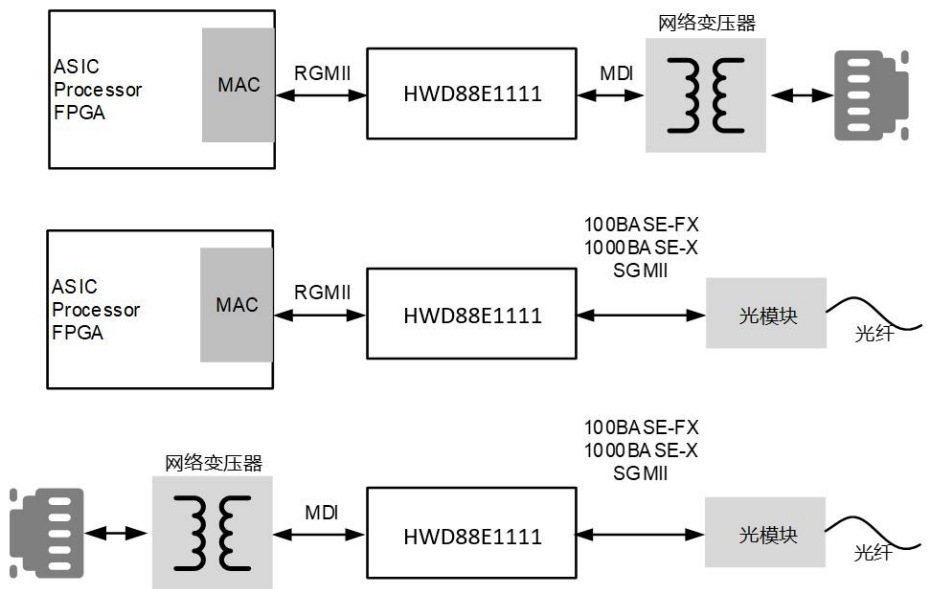


图 3-2 典型应用场景

4 封装信息

4.1 HWD88E1111PBGA117E 封装信息

HWD88E1111PBGA117E采用PBGA117封装，外形及引脚排列图如下图所示。

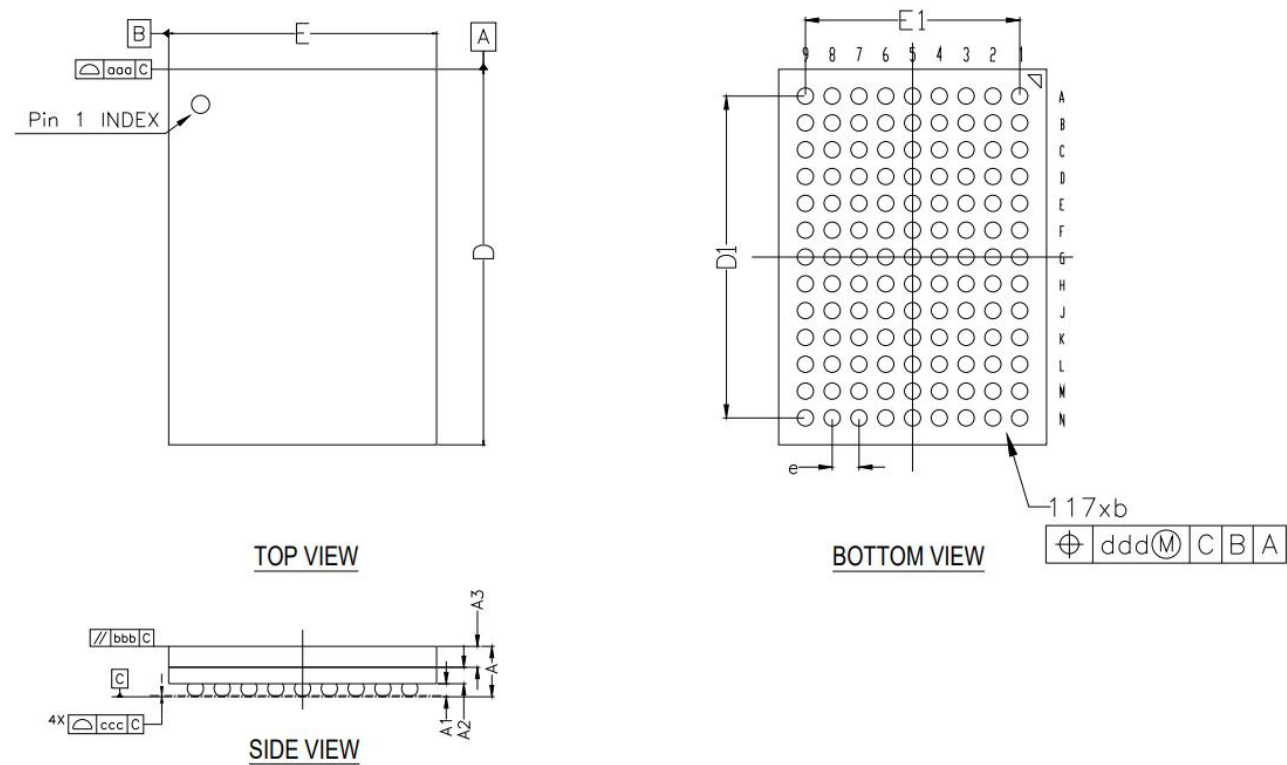


图 4-1 HWD88E1111PBGA117E 封装外形图

HWD88E1111PBGA117E 的封装尺寸如下表所示。

表 4-1 HWD88E1111PBGA117E 的封装尺寸

尺寸符号	数值		
	最小	公称	最大
A	1.23	1.44	1.65
A1	0.39	0.48	0.57
A2	0.20	0.26	0.35
A3	0.65	0.7	0.75
D	13.5	14.0	14.5
E	9.5	—	10.5
D1	—	12.0	—
E1	—	8.0	—
e	—	1.0	—
Φb	0.52	0.61	0.70

	1	2	3	4	5	6	7	8	9	
A	A1 RX5D	A2 RXD6	A3 S_IN+	A4 S_IN-	A5 S_CLK+	A6 S_CLK-	A7 S_OUT+	A8 S_OUT-	A9 LED_LINK 1000	A
B	B1 RX_DV	B2 RXD0	B3 RXD3	B4 VDDO	B5 CRS	B6 COL	B7 AVDD	B8 LED_LINK 100	B9 VDDOH	B
C	C1 RX_CLK	C2 VDDO	C3 RXD2	C4 RXD4	C5 RXD7	C6 DVDD	C7 DVDD	C8 LED_LINK 10	C9 LED_RX	C
D	D1 TX_CLK	D2 RX_ER	D3 RXD1	D4 VSS	D5 VSS	D6 VSS	D7 DVDD	D8 CINFIG[0]	D9 LED_TX	D
E	E1 TX_EN	E2 GTX_CLK	E3 DVDD	E4 VSS	E5 VSS	E6 VSS	E7 DVDD	E8 LED DUPLEX	E9 CONFIG[1]	E
F	F1 TXD0	F2 TX_ER	F3 DVDD	F4 VSS	F5 VSS	F6 VSS	F7 VDDOH	F8 CONFIG[2]	F9 CONFIG[4]	F
G	G1 NC	G2 TXD1	G3 TXD2	G4 VSS	G5 VSS	G6 VSS	G7 CONFIG[3]	G8 CONFIG[6]	G9 CONFIG[5]	G
H	H1 TXD4	H2 TXD3	H3 TXD5	H4 VSS	H5 VSS	H6 VSS	H7 VSSC	H8 SEL_FREQ	H9 XTAL1	H
J	I1 TXD6	I2 TXD7	I3 DVDD	I4 VSS	I5 VSS	I6 VSS	I7 DVDD	I8 VDDOH	I9 XTAL2	J
K	J1 VDDO	J2 125CLK	J3 RESETn	J4 VSS	J5 VSS	J6 VSS	J7 NC	J8 TDO	J9 VDDOX	K
L	K1 INTn	K2 VDDOX	K3 MDC	K4 COMA	K5 VSS	K6 VSS	K7 TDI	K8 TMS	K9 TCK	L
M	L1 MDIO	L2 REST	L3 AVDD	L4 AVDD	L5 HSDAC+	L6 HSDAC-	L7 AVDD	L8 AVDD	L9 TRSTn	M
N	M1 MDI[0]+	M2 MDI[0]-	M3 MDI[1]+	M4 MDI[1]-	M5 AVDD	M6 MDI[2]+	M7 MDI[2]-	M8 MDI[3]+	M9 MDI[3]-	N
	1	2	3	4	5	6	7	8	9	

图 4-2 引出端排列

引出端功能说明如下表所示。

表 4-2 引脚属性定义

管脚类型	定义
H	带迟滞功能的输入
I/O	输入输出
I	输入
O	输出
PU	内部上拉

管脚类型	定义
PD	内部下拉
D	开漏输出
Z	三态输出
mA	直流驱动能力

表 4-3 MDI 接口

管脚名	位置	类型	描述
MID[0]+ MID[0]-	N1 N2	I/O,D	介质相关接口[0]
MID[1]+ MID[1]-	N3 N4	I/O,D	介质相关接口[1]
MID[2]+ MID[2]-	N6 N7	I/O,D	介质相关接口[2]
MID[3]+ MID[3]-	N8 N9	I/O,D	介质相关接口[3]

表 4-4 GMII/MII 接口

管脚名	位置	类型	描述
GTX_CLK	E2	I	GMII 发送时钟
TX_CLK	D1	O,Z	MII 发送时钟
TX_EN	E1	I	GMII 和 MII 发送启用
TX_ER	F2	I	GMII 和 MII 发送错误
TXD[7] TXD[6] TXD[5] TXD[4] TXD[3]/TXD[3] TXD[2]/TXD[2] TXD[1]/TXD[1] TXD[0]/TXD[0]	J2 J1 H3 H1 H2 G3 G2 F1	I	GMII 和 MII 传输数据
RX_CLK	C1	O,Z	GMII 和 MII 接收时钟
RS_DV	B1	O,Z	GMII 和 MII 接收数据有效
RX_ER	D2	O,Z	GMII 和 MII 收到错误
RXD[7] RXD[6] RXD[5] RXD[4] RXD[3]/RXD[3] RXD[2]/RXD[2] RXD[1]/RXD[1] RXD[0]/RXD[0]	C5 A2 A1 C4 B3 C3 D3 B2	O,Z	GMII 和 MII 接收数据
CRS	B5	O,Z	GMII 和 MII 载体感知
COL	B6	O,Z	GMII 和 MII 冲突

表 4-5 RGMII 接口

管脚名	位置	类型	描述
GTX_CLK/TXC	E2	I	RGMII 发送时钟
TXD[3]/TD[3] TXD[2]/TD[2] TXD[1]/TD[1] TXD[0]/TD[0]	H2 G3 G2 F1	I	RGMII 传输数据
TX_EN/TX_CTL	E1	I	RGMII 传输控制
RX_CLK/RXC	C1	O,Z	RGMII 接收时钟
RX_DV/RX_CTL	B2	O,Z	RGMII 接收控制
RXD[3]/RD[3] RXD[2]/RD[2] RXD[1]/RD[1] RXD[0]/RD[0]	B3 C3 D3 B2G	O,Z	RGMII 接收数据

表 4-6 SGMII 接口

管脚名	位置	类型	描述
S_IN+ S_IN-	A3 A4	I	SGMII 传输数据
S_CLK+ S_CLK-	A5 A6	/O I	SGMII 625MHz 接收时钟
S_OUT+ S_OUT-	A7 A8	O,Z	SGMII 接收数据

表 4-7 1.25GHz 串行高速接口

管脚名	位置	类型	描述
S_IN+ S_IN-	A3 A4	I	1.25GHz 输入正和负
S_CLK+/SD+ S_CLK-/SD-	A5 A6	I	信号检测输入
S_OUT+ S_OUT-	A7 A8	O,Z	1.25GHz 输出正和负
RXD[3]	B3	O,Z	串行 MAC 接口 CopperLinkStatus[1]连接
RXD[2]	C3	O,Z	串行 MAC 接口 CopperLinkStatus[0]连接
RXD[1]	D3	O,Z	串行 MAC 接口 PHY_SIGDET [1]连接
RXD[0]	B2	O,Z	串行 MAC 接口 PHY_SIGDET [0]连接

表 4-8 控制接口和中断

管脚名	位置	类型	描述
MDC	L3	I3.3VTolerant	MDC 是穿行管理接口的管理数据时钟参考
MDIO	M1	I/O3.3VTolerant	MDIO 是管理数据
INTn	L1	D	管理数据接口中断

表 4-9 两线串口控制

管脚名	位置	类型	描述
MDC/SCL	L3	I	两线串行接口（TWSI）串行时钟线
MDIO/SDA	M1	I/O	TWSI 串行数据线

表 4-10 LED 接口

管脚名	位置	类型	描述
LED_LINK10	C8	O,mA	10BASE-T 链接或速度的并行 LED 输出
LED_LINK100	B8	O,mA	100BASE-TX 链接或速度的并行 LED 输出
LED_LINK1000	A9	O,mA	1000BASE-T 链接/速度或链接指示器的并行 LED 输出
LED_DUPLEX	E8	O,mA	并行 LED 双工或双工/碰撞模式
LED_RX	C9	O,mA	并行 LED 接收活动或接收活动/链接模式
LED_TX	D9	O,mA	并行 LED 发送活动或 R X/TX 活动/链接模式

表 4-11 JTAG 接口

管脚名	位置	类型	描述
TDI	L7	I,PU	边界扫描测试数据输入
TMS	L8	I,PU	边界扫描测试数据选择输入
TCK	L9	I,PU	边界扫描测试时钟输入
TRSTn	M9	I,PU	边界扫描测试重置输入
TDO	K5	O,Z	边界扫描测试数据输出

表 4-12 时钟/配置复位 IO

管脚名	位置	类型	描述
125CLK	K2	O	时钟 125
CONFIG[0]	D8	I	CONFIG[0]引脚配置物理地址的 PHYADR[2:0]
CONFIG[1]	E9	I	CONFIG[1]引脚配置 PHYADR[4:3]和 ENA_PASUSE 选项
CONFIG[2]	F8	I	CONFIG[2]引脚配置 ANEG[3:1]
CONFIG[3]	G7	I	CONFIG[3]引脚配置 ANEG[0],ENA_XC 和 DIS_125 选项
CONFIG[4]	F9	I	CONFIG[4]引脚配置 HWCFG_MODE[2:0] 选项
CONFIG[5]	G9	I	CONFIG[5]引脚配置 DIS_FC, DIS_SLEEP 和 HWCFG_MODE[3]选项
CONFIG[6]	G8	I	CONFIG[6]引脚配置 SEL_TWSI, INT_POL 和 75/50OHM 选项。
SEL_FREQ	H8		XTAL1 输入的频率选择
XTAL1	H9	I	参考时钟
XTAL2	J9	O	参考时钟
RESETn	K3	I	硬件重置。低电平有效
COMA	L4	I	COMA 禁用所有有源电路以小号绝对的最小功率

表 4-13 测试

管脚名	位置	类型	描述
HSDAC+	M5	AnalogPAD	测试针
HSDAC-	M6		这些引脚应悬空，但可拉出以进行探测

表 4-14 参考

管脚名	位置	类型	描述
RSET	M2	AnalogI	恒定电压基准 每个引脚都需要将外部 5.0kohm1%电阻连接到 VSS

表 4-15 电源/地

管脚名	位置	类型	描述
AVDD	B7、M3、M4、M7、M8、N5	Power	模拟电源 2.5V
DVDD	C6、C7、D7、E3、E7、F3、J3、J7	Power	数字电源 1.2V
VDDOH	B9、F7、J8	Power	电源用于 LED 和 CONFIG 针脚
VDDOX	K9、L2	Power	MDC/MDIO 的 2.5C 电源，INTn，125CLK，RESETn，JTAG 引脚电源
VDDO	B4、C2、K1	Power	MAC 接口引脚用 I/O 电源
VSS	D4、D5、D6、E4、E5、E6、F4、F5、F6、G4、G5、G6、H4、H5、H6、J4、J5、J6、K4、K5、K6、L5、L6	GND	地
VSSC	H7	GND	XTAL1 和 XTAL2 引脚的接地参考。该引脚必须接地
NC	G1、K7	NC	无连接

4.2 HWD88E1111PBGA117E 焊盘推荐

HWD88E1111PBGA117E焊盘推荐如下图所示，用户可根据焊接要求进行调整。

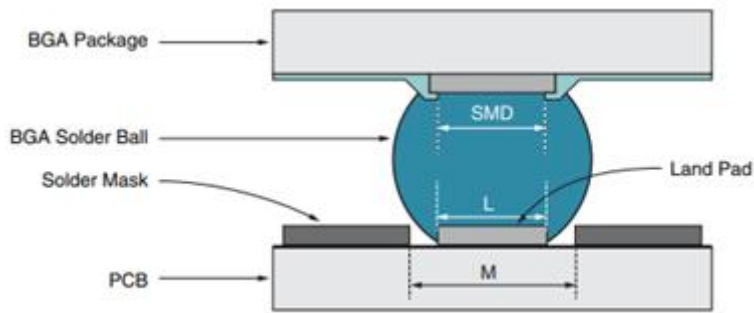


图 4-3 推荐焊盘图

4.3 HWD88E1111PBGA117E 焊接推荐

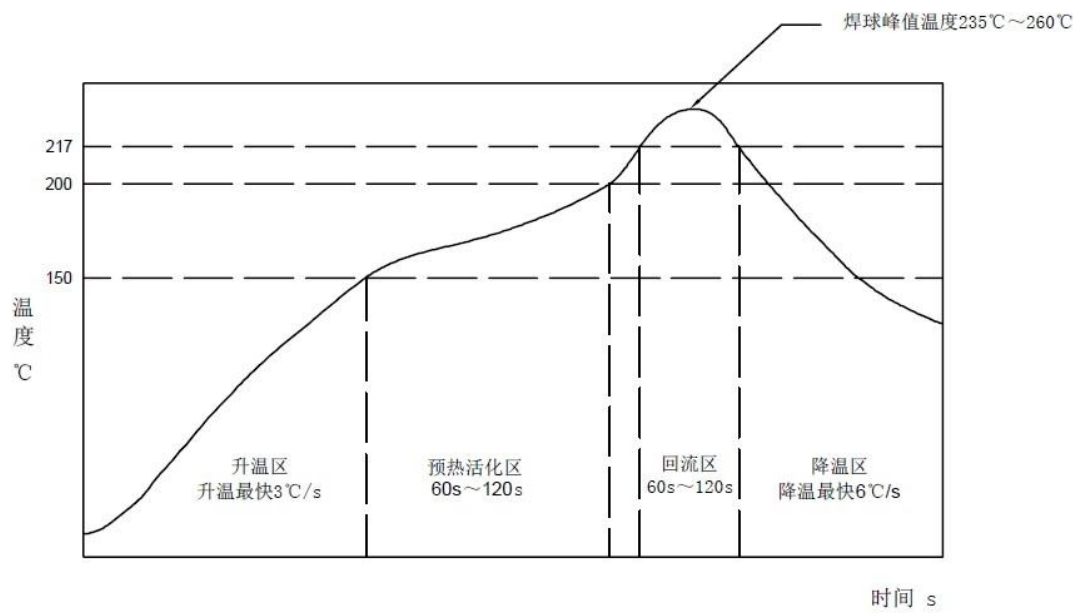


图 4-4 建议条件下的无铅回流曲线

5 绝对最大额定值及推荐工作范围

5.1 绝对最大额定值

序号	参数	参数名称	参数值
1	AVDD	AVDD 电源电压	-0.5 ~ 2.75V
2	DVDD	DVDD 电源电压	-0.5 ~ 1.32V
3	VDDO	VDDO（含 VDDO//VDDOX/VDDOH）电源电压	-0.5 ~ 3.3V
4	VPIN	任意输入管脚的电压	-0.5 ~ 3.6V
5	TSTORAGE	存储温度	-65°C ~ +150°C

5.2 推荐工作范围

序号	参数	参数名称	参数值
1	AVDD	AVDD 电源电压	2.37 ~ 2.63V
2	DVDD	DVDD 电源电压	1.08 ~ 1.32V
3	VDDO	VDDO（含 VDDO//VDDOX/VDDOH）电源电压	2.37 ~ 2.63V
4	RSET	内部偏置参考	5000±1% Ω
5	Tj	工作结温	125°C

1. 当MAC接口信号电平供电典型电压不等于2.5V时，推荐VDDO/VDDOX/VDDOH和MAC接口电平供电电压一致，电压范围支持1.7V~3.47V。
2. 推荐工作环境温度：-55~125°C

6 电特性参数

6.1 直流电气特性

表 6-1 AVDD 电流

符号	参数	管脚	测试条件	最小值	典型值	最大值	单位
IAVDD	内部 2.5V 模拟电路电源电压	AVDD	GMII/RGMII1000BASE-T 并口-铜口模式		168.7		mA
			SERDES/SGMII-1000BASE-T 串口-铜口模式		190.0		mA
			SERDES/SGMII-1000BASE-TX 串口-铜口模式		80.5		mA
			SERDES/SGMII-1000BASE-T 串口-铜口模式		56.2		mA

符号	参数	管脚	测试条件	最小值	典型值	最大值	单位
			GMII/RGMII/1000B ASE-X 并口-串口/光口模 式		32.6		mA
			RGMII/MII-100BAS E-TX 百兆模式		59.0		mA
			RGMII/MII-10BASE-T 十兆 模式		34.5		mA
			深睡眠模式 COMA		0.6		mA
			睡眠模式(能量检测和能量 检测+)		14.7		mA
			IEEE 掉电模式		11.4		mA

备注：使用关闭 CLK125 使能后的电流值，只能精确到 mA

表 6-2 VDDOM,VDDOX,VDDOH 总电流

符号	参数	管脚	测试条件	最小值	典型值	最大值	单位
IVDDO	IO 的 2.5V 电 源电压	VDDO VDDOX VDDOH	GMII/RGMII1000BA SE-T 并口-铜口模式		27.5		mA
			SERDES/SGMII-10 00BASE-T 串口-铜口模式		1.11		mA
			SERDES/SGMII-100BASE-TX 串口-铜口模式		1.11		mA
			SERDES/SGMII-10 BASE-T 串口-铜口模式		1.11		mA
			GMII/RGMII/1000B ASE-X 并口-串口/光口模式		28.4		mA
			RGMII/MII-100BAS E-TX 百兆模式		21.33		mA
			RGMII/MII-10BASE-T 十兆 模式		18.47		mA
			深睡眠模式 COMA		0.09		mA
			睡眠模式(能量检测和能量 检测+)		23.2		mA
			IEEE 掉电模式		13		mA

表 6-3 center-tap 电源电流

符号	参数	管脚	测试条件	最小值	典型值	最大值	单位
ICENT ER_TA P	外部变 压器中 心抽头	Magnet icsCenter Tap	GMII/RGMII1000BA SE-T 并口-铜口模式		97		mA
			SERDES/SGMII-10		98.5		mA

符号	参数	管脚	测试条件	最小值	典型值	最大值	单位
	2.5V 电源电压		00BASE-T 串口-铜口模式				
			SERDES/SGMII-100BASE-TX 串口-铜口模式		26.2		mA
			SERDES/SGMII-10 BASE-T 串口-铜口模式		15.4		mA
			GMII/RGMII/1000BASE-X 并口-串口/光口模式		0.3		mA
			RGMII/MII-100BASE-TX 百兆模式		26.5		mA
			RGMII/MII-10BASE-T 十兆模式		14.6		mA
			深睡眠模式 COMA		0.4		mA
			睡眠模式(能量检测和能量检测+)		0.56		mA
			IEEE 掉电模式		0.44		mA

表 6-4 DVDD 电源电流

符号	参数	管脚	测试条件	最小值	典型值	最大值	单位
IDVDD	内部 1.2V 逻辑电路电源电压	DVDD	GMII/RGMII1000BASE-T 并口-铜口模式		316.9		mA
			SERDES/SGMII-1000BASE-T 串口-铜口模式		301.3		mA
			SERDES/SGMII-100BASE-TX 串口-铜口模式		33.5		mA
			SERDES/SGMII-10 BASE-T 串口-铜口模式		16.4		mA
			GMII/RGMII/1000BASE-X 并口-串口/光口模式		16.7		mA
			RGMII/MII-100BASE-TX 百兆模式		26.7		mA
			RGMII/MII-10BASE-T 十兆模式		9.2		mA
			深睡眠模式 COMA		2.1		mA
			睡眠模式(能量检测和能量检测+)		4.9		mA
			IEEE 掉电模式		3.6		mA

6.2 直流操作条件

6.2.1 VDDOH

表 6-5 VDDOH

参数	参数描述	管脚	条件	最小值	最大值	单位
VIH_VDDOH	输入的高电压	VDDOH 供电的所有数字输入	见备注	1.7	3.47	V
VIL_VDDOH	输入的低电压	VDDOH 供电的所有数字输入	见备注	-0.3	0.8	V
VOH_VDDOH	输出的高电压	VDDOH 供电的所有数字输入	IOH=-4mA	VDDOH-0.2		V
VOL_VDDOH	输出的低电压	VDDOH 供电的所有数字输入	IOL=4mA		0.2	V
VOL_LED	LED 输出的低电压	所有 LED 数字输出	IOL=8mA		0.2	V

备注:

VDDOH 给 CONFIG[4:0], GCONFIG0, GCONFIG1, SEL_FREQ, XTAL1, XTAL2, LED_LINK10, LED_LINK100, LED_LINK1000, LED_DUPLEX, LED_RX, LED_TX 管脚提供电源。推荐 VDDOH 和 MAC 接口电平供电电压一致, 电压范围支持 1.7V~3.47V。

6.2.2 VDDOX

表 6-6 VDDOX

参数	参数描述	管脚	条件	最小值	最大值	单位
VIH_VDDOX	输入的高电压	VDDOX 供电的所有数字输入	VDDOX=2.5V	1.7	3.47	V
VIL_VDDOX	输入的低电压	VDDOX 供电的所有数字输入	VDDOX=2.5V	-0.3	0.8	V
VOH_VDDOX	输出的高电压	VDDOX 供电的所有数字输出	IOH=-4mA	VDDOX-0.2		V
VOL_VDDOX	输出的低电压	VDDOX 供电的所有数字输出	IOL=-4mA		0.4	V

备注: VDDOX 给 RESET, COMA, MDC, MDIO, CLK125, INT, TDI, TMS, TCK, TRSTn, TDO 等管脚提供电源。推荐 VDDOX 和 MAC 接口电平供电电压一致, 电压范围支持 1.7V~3.47V

6.2.3 VDDO

表 6-7 VDDO

参数	参数描述	管脚	条件	最小值	最大值	单位
VIH_VDDO	输入的高电压	VDDO 供电的所有数字输入	见备注	1.7	3.47	V
VIL_VDDO	输出的低电压	VDDO 供电的所有数字输入	见备注	-0.3	0.8	V
VOH_VDDO	输入的高电压	VDDO 供电的所有数字输入	IOH=-4mA	VDDO-0.2		V
VOL_VDDO	输入的低电压	VDDO 供电的所有数字输入	IOL=-4mA		0.2	V

备注: VDDO 给 GTX_CLK, TX_CLK, TX_EN, TX_ER, TXD[7:0], RX_CLK, RX_DV, RX_ER, RXD[7:0], CRS, and COL

提供电源。推荐 VDD0 和 MAC 接口电平供电电压一致，电压范围支持 1.7V~3.47V。

6.2.4 MISC

表 6-8 IO 参数

参数	参数描述	管脚	最小值	最大值	单位
IILK	输入漏电流	带内部上拉的引脚		+10 -50	μ A
		无内部上拉的引脚		±10	μ A
CIN	输入电容	所有引脚		5	pF

备注：“+”表示电流流入引脚，“-”表示电流由引脚流出。

6.2.5 内部电阻说明

表 6-9 内部电阻说明

参数	管脚	电阻
L7	TDI	150KΩ 内部上拉
L8	TMS	150KΩ 内部上拉
L9	TCK	150KΩ 内部上拉
M9	TRSTn	150KΩ 内部上拉
H8	SEL_FREQ	内部上拉
	其他	无

6.3 直流操作条件

IEEE 测试一般是基于模板而不是简单的用数字来指定。例如，参考 IEEE 规范，来描述模板和测试条件：

- 10BASE-T IEEE802.3 Clause14
- 100BASE-TX ANSI X3.263-1995

表 6-10 铜口 MDI 接口特性

参数	参数描述	管脚	条件	最小值	典型值	最大值	单位
VODIFF	绝对峰值差分输出电压	MDI[1:0]	10BASE-T 空载模式	2.2	2.5	2.8	V
		MDI[1:0]	10BASE-T 线缆模式	585 ¹			mV
		MDI[1:0]	100BASE-TX 百兆模式	0.95	1	1.05	V
		MDI[3:0]	1000BASE-T 千兆模式	0.67	0.75	0.82	V

参数	参数描述	管脚	条件	最小值	典型值	最大值	单位
	输出电压偏差 ²	MDI[1:0]	100BASE-TX 百兆模式	0		5%	V
	幅度对称(正/负)	MDI[1:0]	100BASE-TX 百兆模式	0.98x		1.02x	V+/V-
VIDIFF	绝对峰值差分输入电压	MDI[1:0]	10BASE-T 模式	585 ³			mV
	信号检测有效值(P-P) (SignalDetect Assertion)	MDI[1:0]	100BASE-TX 百兆模式	1000	460 ⁴		mVpp
	信号检测无效值(P-P) (SignalDetect De-Assertion)	MDI[1:0]	100BASE-TX 百兆模式	200	360 ⁵		mVpp

备注:

1. IEEE802.3第14条的图14.9“远端”波形模板允许远端接收器的峰值差分电压低至495mV。

2. IEEE802.3ab的图40-19点A&B的测试结果。

3. 输入测试实际上是第一个模板测试; IEEE802.3 第14条, 图14.17显示了接收波形的模板。

4. ANSI TP-PMD规范要求接收到的峰值差分幅度大于1000mV的信号都应开启信号检测(100BASE-TX模式下的内部信号)。

5. ANSI TP-PMD规范要求接收到的峰值差分幅度大于1000mV的信号都应解除信号检测(100BASE-TX模式下的内部信号)。

6.3.1 串口发送端直流特性

表 6-11 串口发送端直流特性表

参数	参数描述	最小值	典型值	最大值	单位
VOH	输出高电平			1600	mV
VOL	输出低电平	800			mV
VRING	输出振铃			10	mV
VOD	输出电压摆幅(差分, 峰值)		400		mVpeak
VOS	输出失调电压		1200		mV
RO	输出阻抗(单端)(50 欧姆匹配)	40		60	ohm
	输出阻抗(单端)(75 欧姆匹配)	60		90	
DeltaRO	差分对之间的阻抗失调			10	%
DeltaVOD	VOD 由 0 变 1 的压差			25	mV
DeltaVOS	VOS 由 0 变 1 的压差			25	mV
IS+, IS-	短路到 VSS 的电流			40	mA
IS+-	SOUTP 和 SOUTN 短接的电流			12	mA

IX+, IX-	关机漏电流			10	mA
----------	-------	--	--	----	----

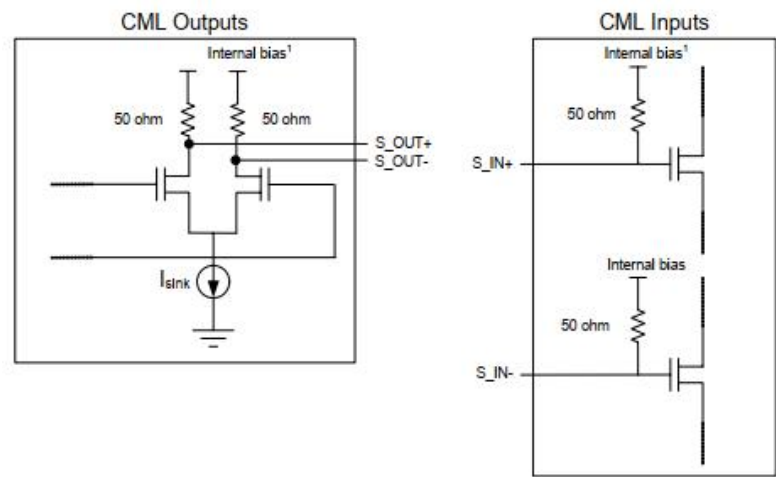


图 6-1 CML I/Os

6.3.2 共模电压计算

SGMII/光纤接口连接主要有四种不同的配置：

- 到 LVDS 接收器的直流连接
- 到 LVDS 接收器的交流连接
- 到 CML 接收器的直流连接
- 到 CML 接收器的直流连接

如果使用到 LVDS 接收器的交流耦合或直流耦合，则直流输出的条件：

- 输出电压摆幅由寄存器 26_2.2:0 决定。
- V_{offset} (即共模电压) = 内部偏置 - 单端峰值电压摆幅。如果 DC 耦合与 CML 接收器一起使用，则 DC 电平将由 MAC 输出结构和图中 CML 输入中所示的输入结构的组合确定。假设相同的 MAC CML 电压电平和结构，共模输出电平将取决于：
- V_{offset} (即共模电压) = 内部偏置 - 单端峰值电压摆幅/2。

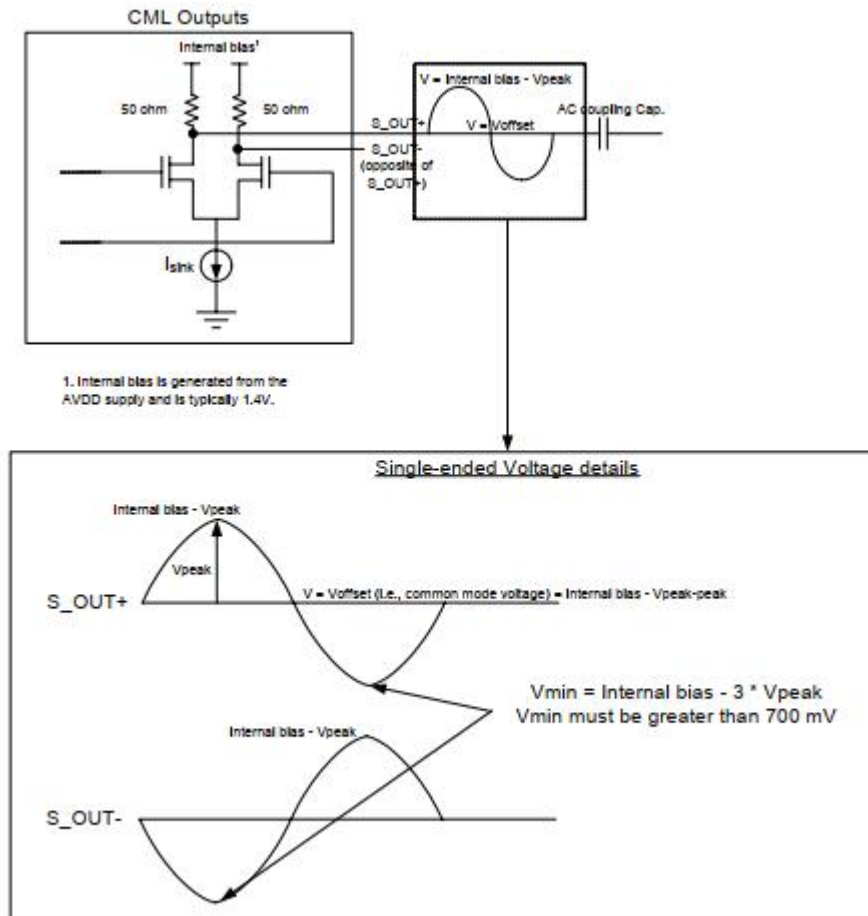


图 6-2 AC connections (CML or LVDS receiver) or DC connection LVDS receiver

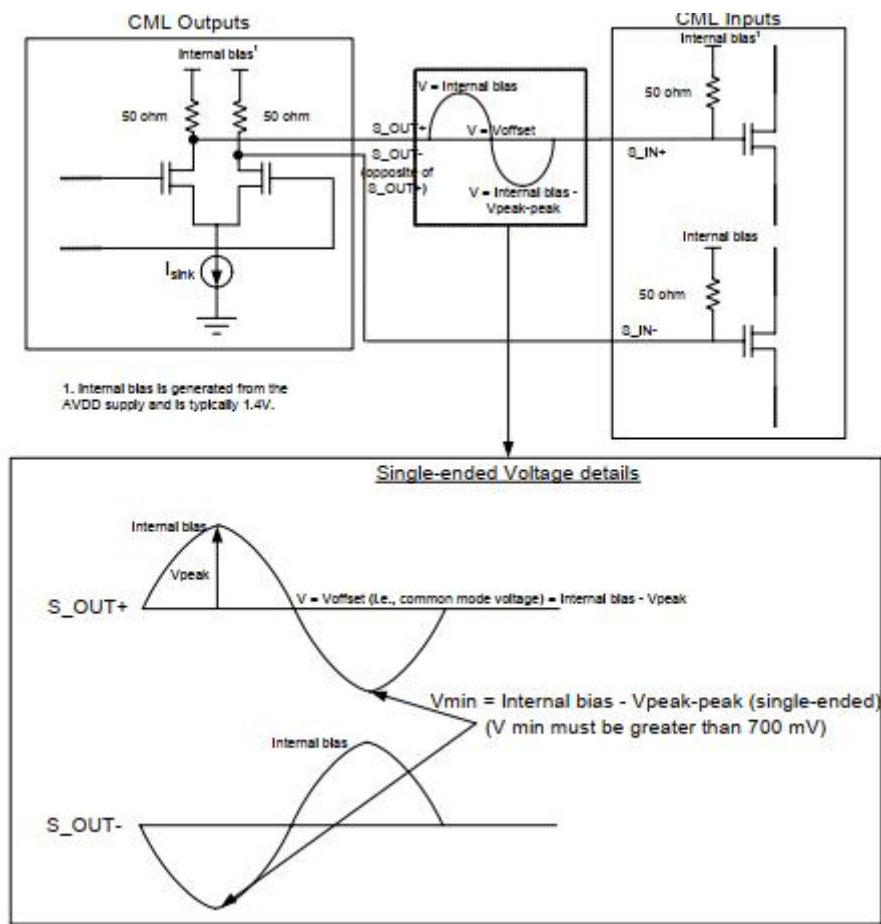


图 6-3 DC connection to CML receiver

6.3.3 串口接收端直流特性

表 6-12 串口接收端直流特性

参数	参数描述	最小值	典型值	最大值	单位
VI	输入 DC 电压范围 S _{INP} 或 S _{INN}	750		1650	mV
WIDTH ¹	输入差分阈值 S _{INP} -S _{INN}	50			mV(peakdifferential)
VHYST ¹	输入差分迟滞电压	25			mV
RIN	接收器差分输入阻抗(100 欧姆)	80		120	ohm
	接收器差分输入阻抗(150 欧姆)	120		180	ohm

备注：当 $V_{s\ IN+} - V_{s\ IN-}$ 大于WIDTH(min)时接收器处于高电平，当 $V_{s\ IN+} - V_{s\ IN-}$ 小于 WIDTH(min)时接收器处于低电平。如图所示，-WIDTH 和 +WIDTH之间存在VHYST的最小滞后。当光纤链路出现故障时，会应用一个偏移量以防止由于噪声而导致错误信号检测。当光纤链路启动时，偏移电路被禁用。

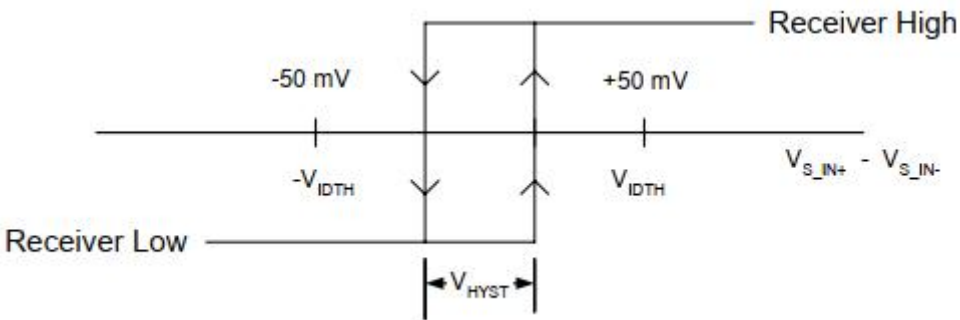


图 6-4 输入滞后

6.4 2.5V 供电时数字 I/O 的并口协议

表 6-13 AC 时序参考值

参数	参数描述	管脚	最小值	典型值	最大值	单位
VIH_GMII (Min.)	GMII 输入高电压	TXD[7:0], TX_EN, TX_ER, GTX_CLK	1.9 ¹			V
VIL_GMII (Max.)	GMII 输入低电压	TXD[7:0], TX_EN, TX_ER, GTX_CLK			0.7	V
VOH_GMII (Min.)	GMII 输出高电压	RXD[7:0], RX_DV, RX_ER, RX_CLK, TX_CLK,CRS, COL	1.9			V
VOL_GMII (Max.)	GMII 输出低电压	RXD[7:0], RX_DV, RX_ER, RX_CLK, TX_CLK,CRS, COL			0.7	V

备注：此 AC 表中的 VIH 值不要与 DC 表中的 VIH 值混淆。有关信息，请参阅 IEEE 第 35 条 GMII 接口说明。

6.5 交流电气特性

6.5.1 复位时序

表 6-14 复位时序

参数	参数描述	最小值	典型值	最大值	单位
TPU_RESET	电源有效到 RESETn 复位释放之间的延时	10			ms
TSU_XTAL1	RESETn 复位释放之前的有效 XTAL1 的周期数	10			clks
TRESET	正常工作期间的最小复位脉冲宽度	10			ms
TRST_RW	RESETn 复位释放到寄存器可读/写之间的延时	5			ms

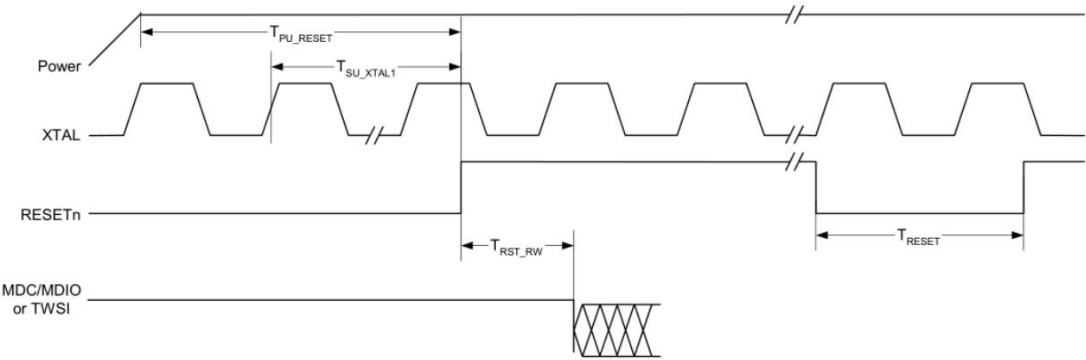


图 6-5 复位时序

6.5.2 XTAL1 输入时钟时序

表 6-15 XTAL1 输入时钟时序

参数	参数描述	条件	最小值	典型值	最大值	单位
TP_XTAL1	输入时钟周期	25MHz	40-50 ppm	40	40+50 ppm	ns
		125MHz	8-50 ppm	8	8+50 ppm	ns
TH_XTAL1	输入高电平时间	25MHz	14	20	26	ns
		125MHz	2.8	4	5.2	ns
TL_XTAL1	输入低电平时间	25MHz	14	20	26	ns
		125MHz	2.8	4	5.2	ns
TR_XTAL1	输入上升延迟时间	VIL(max)to VIH(		3.0		ns

参数	参数描述	条件	最小值	典型值	最大值	单位
TF_XTAL1	输入下降延迟时间	min)-25MHz				
		VIL(max)toVIH(min)-125MHz		0.6		ns
		VIH(min)toVIL(max)-25MHz		3.0		ns
		VIH(min)toVIL(max)-125MHz		0.6		ns
TJ_XTAL1	输入总的时钟抖动	25MHz			200	ps
		125MHz			40	ps

备注： 如果使用晶体选项，请确保频率为 25MHz±50ppm。必须谨慎选择电容器-请参阅晶体供应商提供的应用说明。不建议将 PLL 产生的时钟作为 XTAL1 的输入，因为它们可能会有过大的抖动。出于同样的原因，也不推荐使用零延迟缓冲器。12kHz 至 20MHzRMS=4ps (GMII/RGMII 至铜缆)、3ps (SGMII 至铜缆)、2ps (1000BX 至铜缆，GMII/RGMII 至 1000BX/SGMII)。

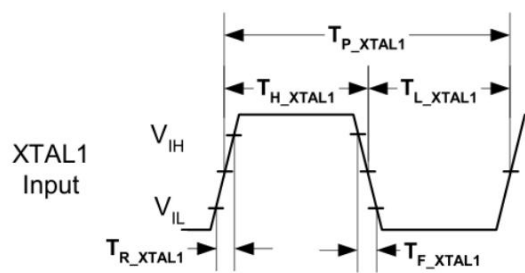


图 6-6 时钟时序

6.5.3 125CLK 输出时钟时序

表 6-16 125CLK 输出时钟时序

参数	参数描述	条件	最小值	典型值	最大值	单位
TP_125CLK	125CLK 周期		8-50ppm	8	8+50ppm	ns
TH_125CLK	125CLK 高电平时间		3.5	4	4.4	ns
TL_125CLK	125CLK 低电平时间		3.4	4	4.4	ns
TR_125CLK	125CLK 上升时间	VIL(max)toVIH(min)		1		ns
TF_125CLK	125CLK 下降时间	VIH(min)toVIL(max)		1		ns
TJ_125CLK	125CLK 总体抖动			350		ns(p-p)
TP_CD	125CLK 上电到时钟稳定的延迟				38	us

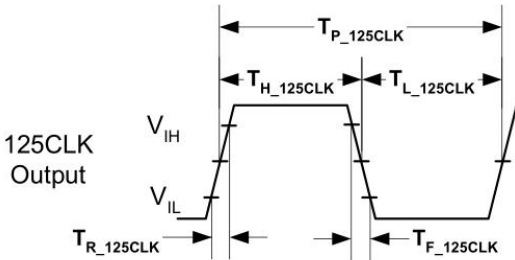


图 6-7 125CLK 时序

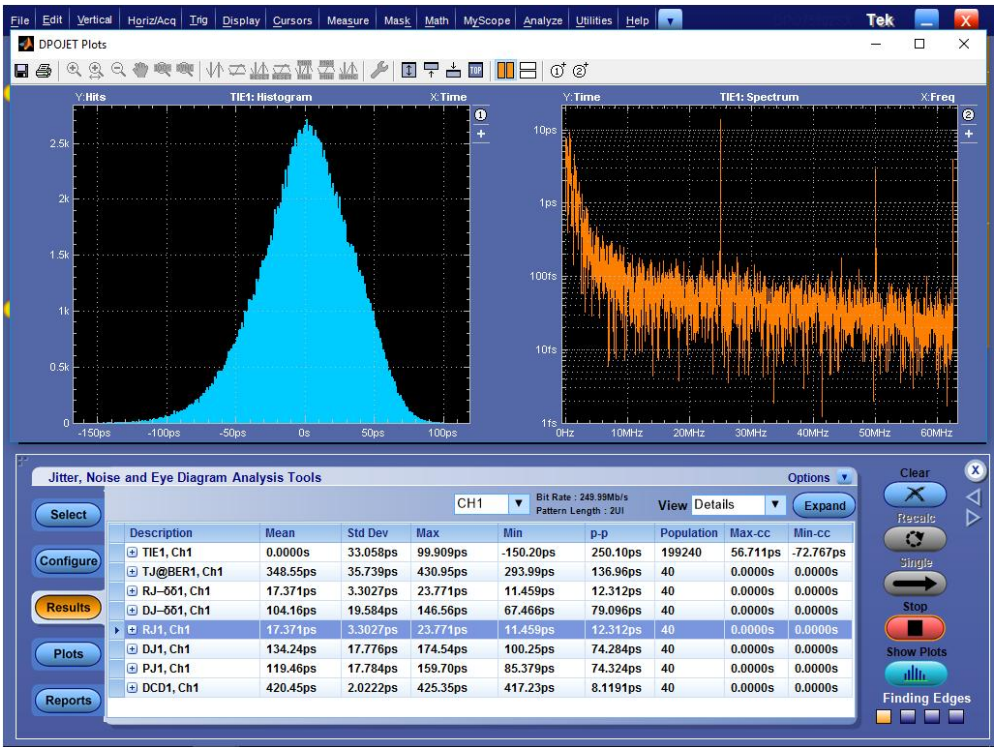


图 6-8 125CLK 抖动测试

6.6 GMII 接口时序

6.6.1 GMII 发送时序

表 6-17 GMII 发送时序

参数	参数描述	最小值	典型值	最大值	单位
$T_{SU_GMII_GTX_CLK}$	GMII 发送数据(输入)建立时间	2.0			ns
$T_{HD_GMII_GTX_CLK}$	GMII 发送数据(输入)保持时间	0			ns
$T_{H_GMII_GTX_CLK}$	GTX_CLK 输入时钟高电平时间	2.5 ¹			ns
$T_{L_GMII_GTX_CLK}$	GTX_CLK 输入时钟低电平时间	2.5 ¹			ns

参数	参数描述	最小值	典型值	最大值	单位
$T_{P_GMII_GTX_CLK}$	GTX_CLK 输入时钟周期	7.5 ¹	8	8.5	ns
$T_{FGMII_GTX_CLK}$	GTX_CLK 输入时钟频率 2	125 ¹ -100ppm		125+100p pm	MHz
$T_{R_GMII_GTX_CLK}$	GTX_CLK 输入时钟上升时间			1.0	ns
$T_{F_GMII_GTX_CLK}$	GTX_CLK 输入时钟下降时间			1.0	ns

备注：
1. 如果链路断开或任何时钟周期内都不处于1000BASE-T模式，则GTX_CLK切换率为“不关心”。
2. 长期平均频率。

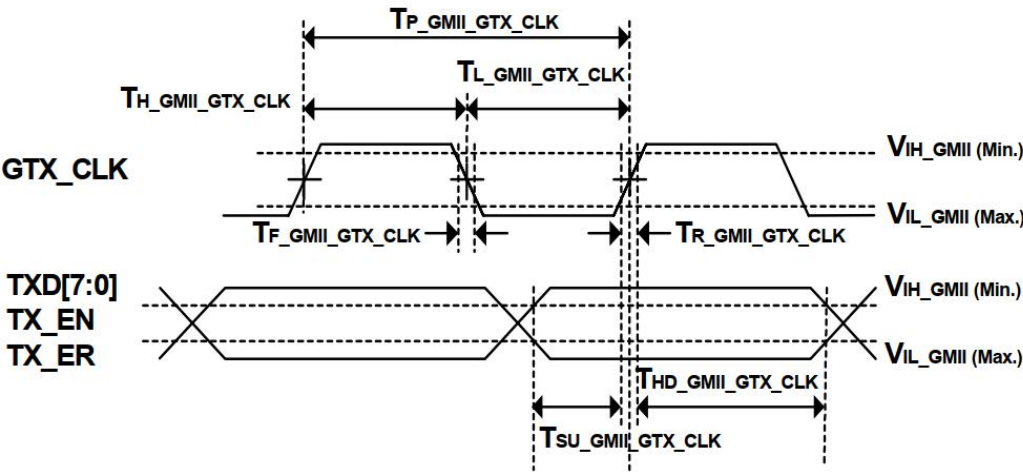


图 6-9 GMII 发送时序

6.6.2 GMII 发送时序

表 6-18 GMII 接收时序

参数	参数描述	最小值	典型值	最大值	单位
$T_{SU_GMII_RX_CLK}$	GMII 接收数据(输出)到 RX_CLK 上升沿时间	2.5			ns
$T_{HD_GMII_RX_CLK}$	RX_CLK 上升沿到 GMII 接收数据(输出)时间	0.5			ns
$T_{H_GMII_RX_CLK}$	RX_CLK 输出时钟高电平时间	2.5 ¹		5.5	ns
$T_{L_GMII_RX_CLK}$	RX_CLK 输出时钟低电平时间	2.5 ¹		5.5	ns
$T_{P_GMII_RX_CLK}$	RX_CLK 输出时钟周期	7.5 ¹	8.0		ns
$T_{R_GMII_RX_CLK}$	RX_CLK 输出时钟上升时间			1.0	ns
$T_{FGMII_RX_CLK}$	RX_CLK 输出时钟下降时间			1.0	ns
$T_{RSLEW_GMII_RX_CLK}$	RX_CLK 输出时钟上升斜率	0.6 ²			V/ns
$T_{FSLEW_GMII_RX_CLK}$	RX_CLK 输出时钟下降斜率	0.6			V/ns

备注:

- 1.当 10/100/1000BASE-T 切换期间, RX_CLK 不受保障。
- 2.在 VOH_GMII(Min.)和 VOL_GMII(Max.)之间测量。

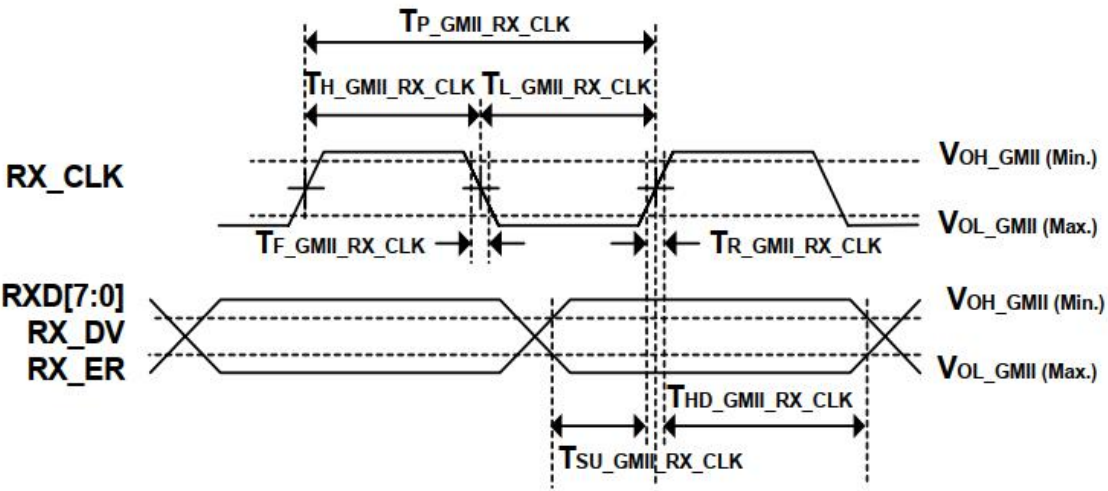


图 6-10 GMII 接收时序

6.7 MII 接口时序

6.7.1 100MbpsMII 发送时序

表 6-19 100MbpsMII 发送时序

参数	参数描述	最小值	典型值	最大值	单位
$T_{SU_MII_TX_CLK}$	MII 发送数据(输入)建立时间	10			ns
$T_{HD_MII_TX_CLK}$	MII 发送数据(输入)保持时间	0			ns
$T_{H_MII_TX_CLK}$	TX_CLK 输出时钟高电平时间	14		26	ns
$T_{L_MII_TX_CLK}$	TX_CLK 输出时钟低电平时间	14		26	ns
$T_{P_MII_TX_CLK}$	TX_CLK 输出时钟周期		40		ns

6.7.2 10MbpsMII 发送时序

表 6-20 10MbpsMII 发送时序

参数	参数描述	最小值	典型值	最大值	单位
$T_{SU_MII_TX_CLK}$	MII 发送数据(输入)建立时间	10			ns
$T_{HD_MII_TX_CLK}$	MII 发送数据(输入)保持时间	0			ns

参数	参数描述	最小值	典型值	最大值	单位
$T_{H_MII_TX_CLK}$	TX_CLK 输出时钟高电平时间	140		260	ns
$T_{L_MII_TX_CLK}$	TX_CLK 输出时钟低电平时间	140		260	ns
$T_{P_MII_TX_CLK}$	TX_CLK 输出时钟周期		400		ns

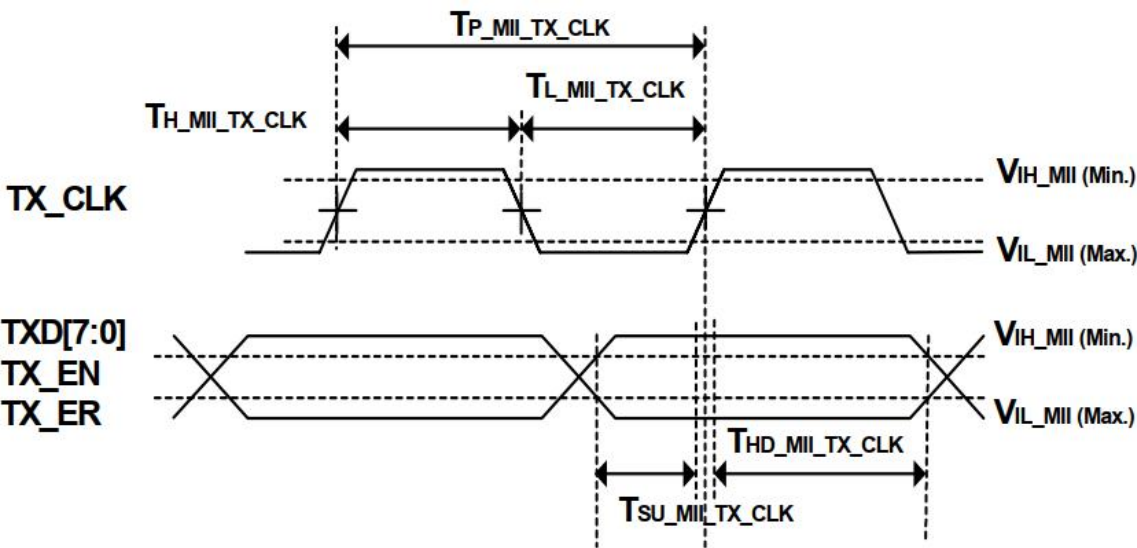


图 6-11 10/100Mbps 发送时序

6.7.3 100MbpsMII 接收时序

表 6-21 100MbpsMII 接收时序

参数	参数描述	最小值	典型值	最大值	单位
$T_{SU_MII_RX_CLK}$	MII 接收数据(输出)到 RX_CLK 上升沿时间	12			ns
$T_{HD_MII_RX_CLK}$	RX_CLK 上升沿到 MII 接收数据(输出)时间	12			ns
$T_{H_MII_RX_CLK}$	RX_CLK 输出时钟高电平	14		26	ns
$T_{L_MII_RX_CLK}$	RX_CLK 输出时钟低电平	14		26	ns
$T_{P_MII_RX_CLK}$	RX_CLK 输出时钟周期		40		ns

6.7.4 10MbpsMII 接收时序

表 6-22 10MbpsMII 接收时序

参数	参数描述	最小值	典型值	最大值	单位
$T_{SU_MII_RX_CLK}$	MII 接收数据(输出)到 RX_CLK 上升沿时间	12			ns
$T_{HD_MII_RX_CLK}$	RX_CLK 上升沿到 MII 接收数据(输出)时间	12			ns

参数	参数描述	最小值	典型值	最大值	单位
T _{H_MII_RX_CLK}	RX_CLK 输出时钟高电平	140		260	ns
T _{L_MII_RX_CLK}	RX_CLK 输出时钟低电平	140		260	ns
T _{P_MII_RX_CLK}	RX_CLK 输出时钟周期		400		ns

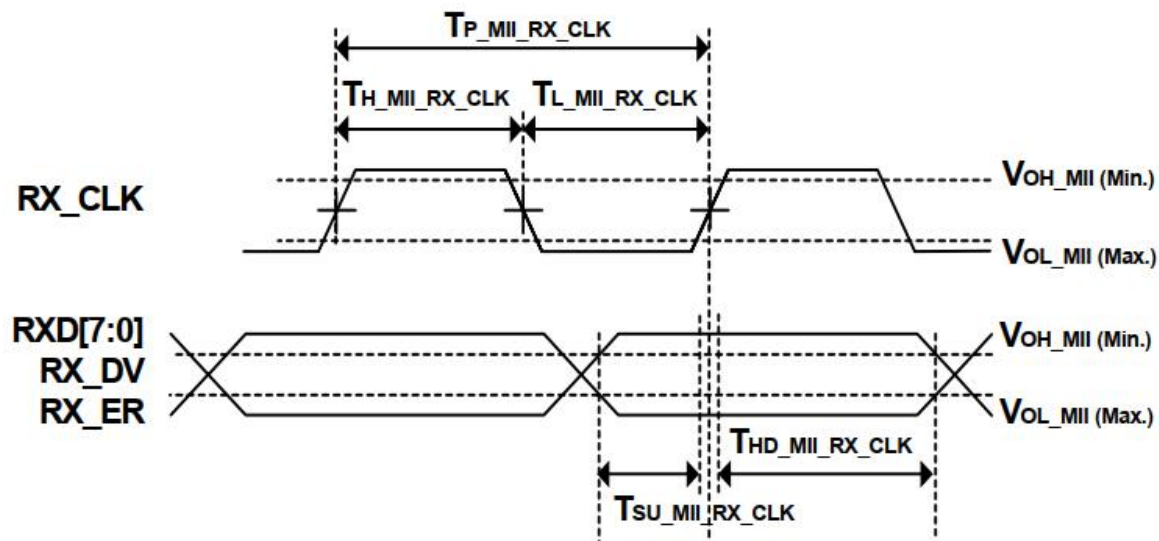


图 6-12 10/100Mbps 接收时序

6.8 RGMII 接口时序

6.8.1 RGMIIAC 电气特性

表 6-23 RGMIIAC 电气特性

参数	参数描述	最小值	典型值	最大值	单位
TskewT	发送数据到时钟输出偏斜	-500	0	500	ps
TskewR	接收数据到时钟输出偏斜	1.0	-	2.8	ns
TCYCLE	时钟周期	7.2	8.0	8.8	ns
TCYCLE_HIGH1000	1000BASE-T 的高电平时间	3.6	4.0	4.4	ns
TCYCLE_HIGH100	100BASE-T 的高电平时间	16	20	24	ns
TCYCLE_HIGH10	10BASE-T 的高电平时间	160	200	240	ns
TRISE/TFALL	上升时间/下降时间(20-80%)			0.75	ns

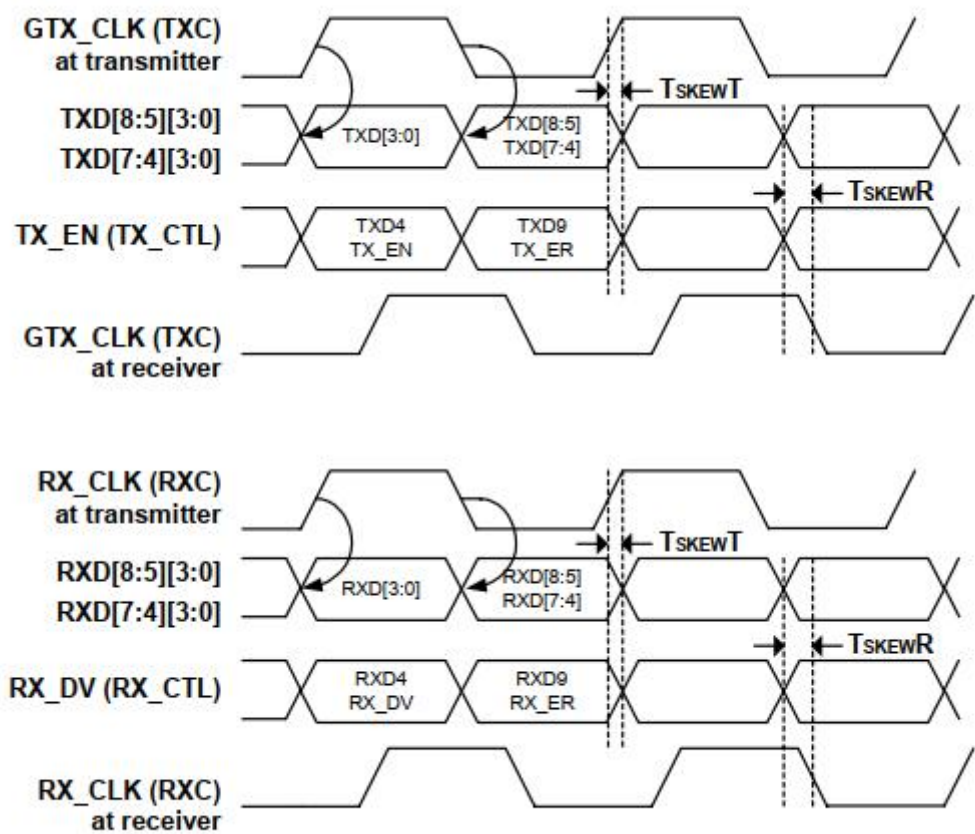


图 6-13 RGMII 时序

6.8.2 PHY 输入时钟 GTX_CLK 延迟时间 (Register20.1=0)

表 6-24 PHY 输入时钟 GTX_CLK 延迟时间(Register20.1=0)

参数	参数描述	最小值	典型值	最大值	单位
t_{setup}	Register20.1=0	1.0			ns
t_{hold}		0.8			ns

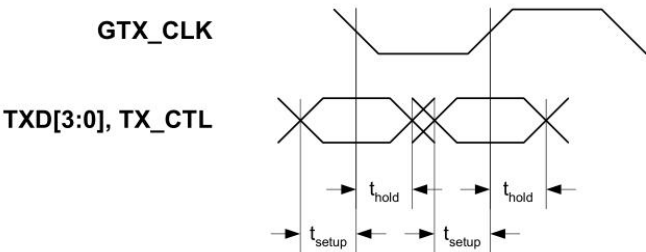


图 6-14 PHY 输入时钟 GTX_CLK 延迟时间(Register20.1=0)

6.8.3 PHY 输入时钟 GTX_CLK 延迟时间(Register20.1=1)

表 6-25 PHY 输入时钟 GTX_CLK 延迟时间(Register20.1=1)

参数	参数描述	最小值	典型值	最大值	单位
t_{setup}	Register20.1=1 (加延迟)	-0.9			ns
t_{hold}		2.7			ns

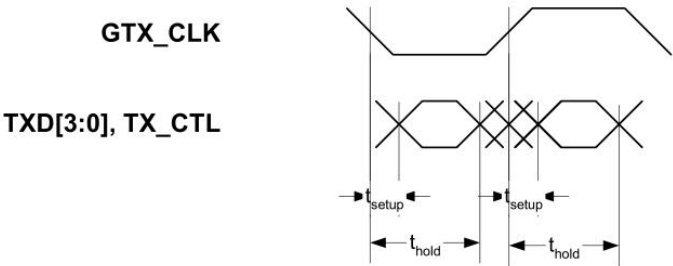


图 6-15 PHY 输入时钟 GTX_CLK 延迟时间(Register20.1=1)

6.8.4 PHY 输出时钟 RX_CLK 延迟 (Register20.7=0)

表 6-26 PHY 输出时钟 RX_CLK 延迟(Register20.7=0)

参数	参数描述	最小值	典型值	最大值	单位
t_{skew}	Register20.7=0	-0.5		0.5	ns

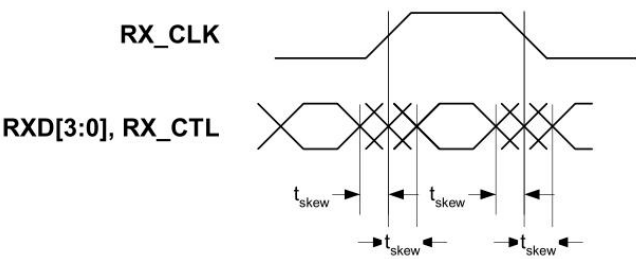


图 6-16 PHY 输出时钟 RX_CLK 延迟(Register20.7=0)

6.8.5 PHY 输出时钟 RX_CLK 延迟 (Register20.7=1)

表 6-27 PHY 输出时钟 RX_CLK 延迟(Register20.7=1)

参数	参数描述	最小值	典型值	最大值	单位
t_{setup}	Register20.7=1 (加延迟)	1.2			ns
t_{hold}		1.2			ns

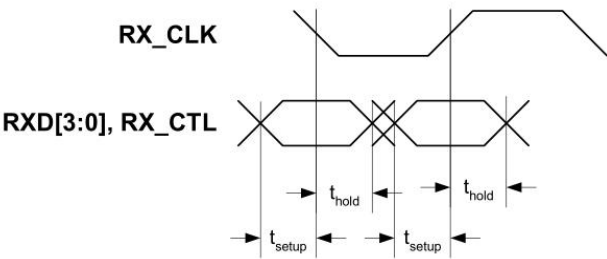


图 6-17 PHY 输出时钟 RX_CLK 延迟(Register20.7=1)

6.9 串行接口时序

6.9.1 串行接口发送交流特性

表 6-28 串行接口发送交流特性

参数	参数描述	最小值	典型值	最大值	单位
CLOCK	单个时钟的占空比@625MHz	48		52	%
T _{FALL}	VOD 的下降时间(20%~80%)	100		200	ps
T _{RISE}	VOD 的上升时间(20%~80%)	100		200	ps
T _{SKEW}	差分对的两组成员之间的时钟偏斜			20	ps
T _{CLOCK2Q}	时钟边沿到有效数据的关系	250		550	ps

6.9.2 串行接口接收交流特性

表 6-29 串行接口接收交流特性

参数	参数描述	最小值	典型值	最大值	单位
TSOUTPUT	SERDES 输出到 S_CLK 时钟的时间	360	400	440	ps

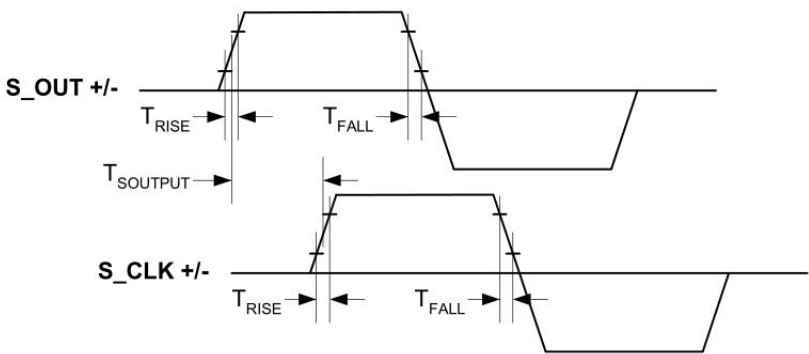


图 6-18 串行接口上升和下降时间

6.10 延迟时序

6.10.1 GMII 到 1000BASE-T 发送传输延迟时间

表 6-30 GMII 到 1000BASE-T 发送传输延迟时间

参数	参数描述	最小值	典型值	最大值	单位
T _{AS_TXEN_CRS_1000}	1000BASE-TTX_EN 有效到 CRS 有效的传输延迟	—		16	ns
T _{AS_TXEN_COL_1000}	1000BASE-TTX_EN 有效到 COL 有效的传输延迟	—		16	ns
T _{AS_TXEN_MDI_1000}	1000BASE-TTX_EN 有效到 MDISSD1 的传输延迟	76 ¹		84	ns
T _{DA_TXEN_CRS_1000}	1000BASE-TTX_EN 无效到 CRS 无效的传输延迟	—		16	ns
T _{DA_TXEN_COL_1000}	1000BASE-TTX_EN 无效到 COL 无效的传输延迟	—		16	ns
T _{DA_TXEN_MDI_1000}	1000BASE-TTX_EN 无效到 MDI 载波复位，载波扩展和载波扩展错误编码的传输延迟	76 ^{1, 2}		84	ns

备注：

- 1.假设寄存器 16.15:14 被设置为 00，这是最小的延迟。设置每次增加均会增加 8ns 的延迟。
- 2.数据包末尾的最小值和最大值在 GMII 或 TBI 模式下的 MDI 和 GTX_CLK 或串行接口模式下在 S_IN± 上的已接收信号中可以假设为零频率漂移。如果存在频率差异，最坏情况的变化将超出这些限制。

6.10.2 MII 到 100BASE-TX 发送延迟时间

表 6-31 MII 到 100BASE-T 发送传输延迟时间

参数	参数描述	最小值	典型值	最大值	单位
T _{AS_TXEN_CRS_100}	100BASE-TXTX_EN 有效到 CRS 有效的延迟	—		24	ns
T _{AS_TXEN_COL_100}	100BASE-TXTX_EN 有效到 COL 有效的延迟	—		24	ns
T _{AS_TXEN_MDI_100}	100BASE-TXTX_EN 有效到/J/的延迟	64		72	ns
T _{DA_TXEN_CRS_100}	100BASE-TXTX_EN 无效到 CRS 无效的延迟	—		24	ns
T _{DA_TXEN_COL_100}	100BASE-TXTX_EN 无效到 COL 无效的延迟	—		24	ns
T _{DA_TXEN_MDI_100}	100BASE-TXTX_EN 无效到/T/延迟	64		72	ns

6.10.3 MII 到 10BASE-T 发送延迟时间

表 6-32 MII 到 10BASE-T 发送传输延迟时间

参数	参数描述	最小值	典型值	最大值	单位
T _{AS_TXEN_CRS_10}	10BASE-TTX_EN 有效到 CRS 有效的延迟	—		200	ns
T _{AS_TXEN_COL_10}	10BASE-TTX_EN 有效到 COL 有效的延迟	—		200	ns
T _{AS_TXEN_MDI_10}	10BASE-TTX_EN 有效到前导码(Preamble)的延迟	200		300	ns
T _{DA_TXEN_CRS_10}	10BASE-TTX_EN 无效到 CRS 无效的延迟	—		200	ns
T _{DA_TXEN_COL_10}	10BASE-TTX_EN 无效到 COL 无效的延迟	—		200	ns
T _{DA_TXEN_MDI_10}	10BASE-TTX_EN 无效到 ETD 延迟	200		300	ns

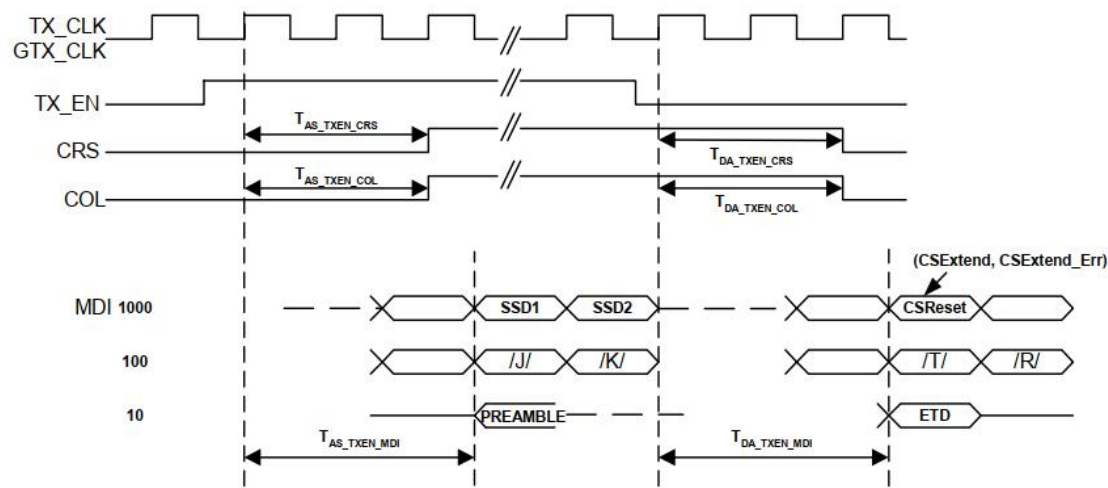


图 6-19 GMII/MI 到 10/100/1000BASE-T 发送延迟时序

6.10.4 1000BASE-T 到 GMII 接收的延迟

表 6-33 1000BASE-T 到 GMII 接收的延迟

参数	参数描述	最小值	典型值	最大值	单位
T _{AS_MDI_CRS_1000}	1000BASE-TMDI 包起始到 CRS 有效的延迟	156 ¹		188	ns
T _{AS_MDI_COL_1000}	1000BASE-TMDI 包起始到 COL 有效的延迟	156 ¹		188	ns
T _{AS_MDI_RXDV_1000}	1000BASE-TMDI 包起始到 RX_DV 有效的延迟	176 ¹		208	ns

参数	参数描述	最小值	典型值	最大值	单位
$T_{DA_MDI_CRS_1000}$	1000BASE-TMDI 载波复位到 CRS 无效的延迟	172 ¹		204	ns
$T_{DA_MDI_COL_1000}$	1000BASE-TMDI 载波复位到 COL 无效的延迟	172 ¹		204	ns
$T_{DA_MDI_RXDV_1000}$	1000BASE-TMDI 载波复位, 载波扩展和载波扩展错误编码到 RX_DV 无效传输延迟	176 ¹		208	ns

备注:

1.在 1000BASE-T 中, 由于电缆引入的偏斜, 所以 4 对 MDI 对上的信号到达的时间不同。MDI±[3:0]上的所有时序均以最新到达的信号为参考。

6.10.5 100BASE-TX 到 MII 接收的延迟时间

表 6-34 100BASE-TX 到 MII 接收的延迟

参数	参数描述	最小值	典型值	最大值	单位
$T_{AS_MDI_CRS_100}$	100BASE-TXMDI 包起始到 CRS 有效的传输延迟	152		184	ns
$T_{AS_MDI_COL_100}$	100BASE-TXMDI 包起始到 COL 有效的传输延迟	152		184	ns
$T_{AS_MDI_RXDV_100}$	100BASE-TXMDI 包起始到 RX_DV 有效的传输延迟	216		248	ns
$T_{DA_MDI_CRS_100}$	100BASE-TXMDI/T到 CRS 无效的传输延迟	192		224	ns
$T_{DA_MDI_COL_100}$	100BASE-TXMDI/T到 COL 无效的传输延迟	192		224	ns
$T_{DA_MDI_RXDV_100}$	100BASE-TXMDI/T到 RX_DV 无效传输延迟	216		248	ns

6.10.6 10BASE-T 到 MII 接收的延迟

表 6-35 10BASE-T 到 MII 接收的延迟

参数	参数描述	最小值	典型值	最大值	单位
$T_{AS_MDI_CRS_10}$	10BASE-TMDI 包起始到 CRS 有效的传输延迟	800		1000	ns
$T_{AS_MDI_COL_10}$	10BASE-TMDI 包起始到 COL 有效的传输延迟	400		600	ns
$T_{AS_MDI_RXDV_10}$	10BASE-TMDI 包起始到 RX_DV 有效的传输延迟		1400 ¹		ns
$T_{DA_MDI_CRS_10}$	10BASE-TMDIETD 到 CRS 无效的传输延迟		1300 ¹		ns

参数	参数描述	最小值	典型值	最大值	单位
$T_{DA_MDI_COL_10}$	10BASE-TMDIETD 到 COL 无效的传输延迟		1300 ¹		ns
$T_{DA_MDI_RXDV_10}$	10BASE-TMDIETD 到 RX_DV 无效传输延迟		1300 ¹		ns

备注:

1.实际值取决于前导码中的位数和导出码的位数, 因为 MII 上的半字节对齐到帧定界符的开始, 并且导出码位数被截断。

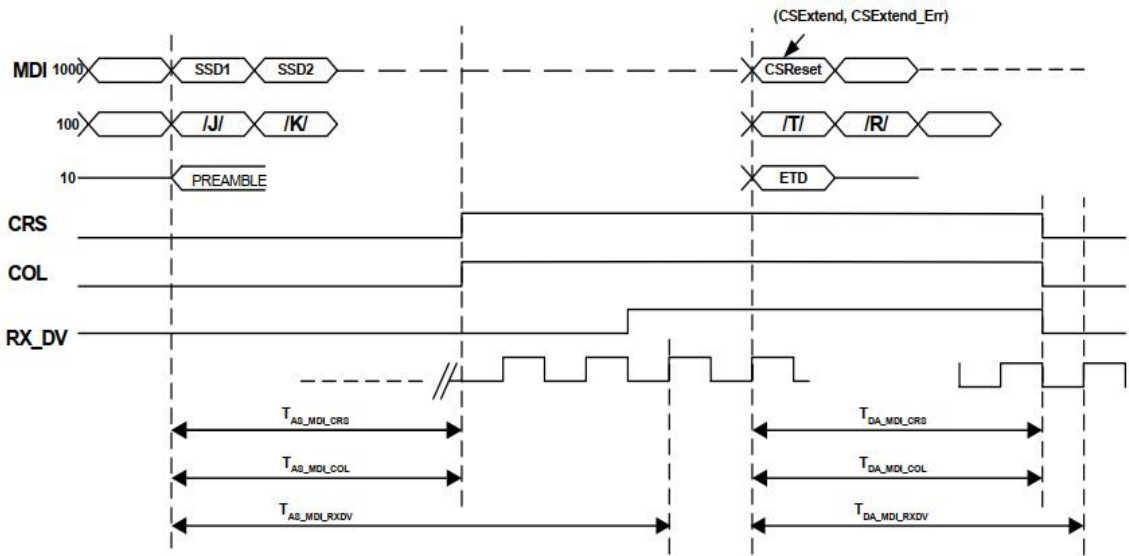


图 6-20 10/100/1000BASE-T 到 GMII/MDI 接收延迟时序

6.10.7 GMII 到 1000BASE-X 发送的延迟

表 6-36 GMII 到 1000BASE-X 发送的延迟

参数	参数描述	最小值	典型值	最大值	单位
$T_{AS_TXEN_CRS_SERTX}$	1000BASE-XTX_EN 有效到 CRS 有效的传输延迟	—		16	ns
$T_{AS_TXEN_COL_SERTX}$	1000BASE-XTX_EN 有效到 COL 有效的传输延迟	—		16	ns
$T_{AS_TXEN_COL_SERTX}$	1000BASE-XTX_EN 有效到 S_OUT±包起始/S/传输延迟	90 ¹		106	ns
$T_{DA_TXEN_CRS_SERTX}$	1000BASE-XTX_EN 无效到 CRS 无效的传输延迟	—		16	ns
$T_{DA_TXEN_COL_SERTX}$	1000BASE-XTX_EN 无效到 COL 无效的传输延迟	—		16	ns
$T_{DA_TXEN_SERTX}$	1000BASE-XTX_EN 无效到 S_OUT±T/的传输延迟	90 ^{1,2}		106	ns

备注:

1.假设寄存器 16.13:12 被设置为 00, 这是最小的延迟。设置每次增加均会增加 8ns 的延迟。

2.数据包末尾的最小值和最大值是基于假设 XTAL1 的 S_OUT±信号和 GTX_CLK 信号之间的频率漂移为零。如果存在频率差异，则最坏情况的变化将超出这些限制。

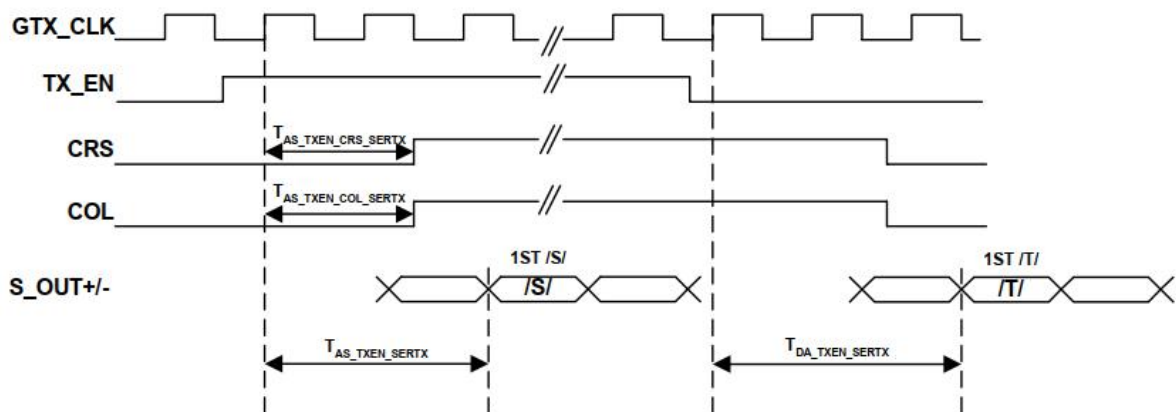


图 6-21 GMII 到 1000BASE-X 发送延迟

6.10.8 1000BASE-X 到 GMII 接收的延迟时间

表 6-37 1000BASE-X 到 GMII 接收的延迟时间

参数	参数描述	最小值	典型值	最大值	单位
T _{AS_SERRX_CRS}	S_IN±包起始/S/到 CRS 有效的延迟时间	76		84	ns
T _{AS_SERRX_COL}	S_IN±包起始/S/到 COL 有效的延迟时间	84		92	ns
T _{AS_SERRX_RXDV}	S_IN±包起始/S/到 RX_DV 有效延迟	100 ¹		108	ns
T _{DA_SERRX_CRS}	S_IN±/T/到 CRS 无效的延迟	100		108	ns
T _{DA_SERRX_COL}	S_IN±/T/到 COL 无效的延迟时间	84		92	ns
T _{DA_SERRX_RXDV}	S_IN±/T/到 RX_DV 无效的延迟时间	100 ^{1,2}		108	ns

备注：

- 1.假设寄存器 16.15:14 被设置为 00，这是最小的延迟。设置每次增加均会增加 8ns 的延迟。
- 2.数据包末尾的最小值和最大值是基于假设 S_IN±上的接收信号与 RX_CLK 之间的频率漂移为零，这是从 XTAL1 得出的。如果存在频率差异，则最坏情况的变化将超出这些限制。

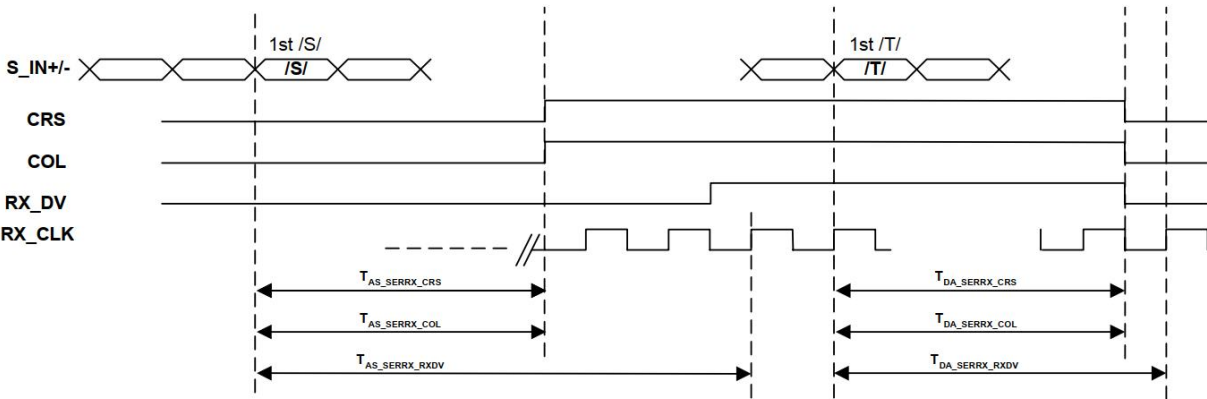


图 6-22 1000BASE-X 到 GMII 接收的延迟时间

6.10.9 RGMII 到 1000BASE-T 的发送延迟时间

表 6-38 1000BASE-X 到 GMII 接收的延迟时间

参数	参数描述	最小值	典型值	最大值	单位
T _{AS_TXC_MDI_1000}	1000BASE-TTX_CTL 有效到 MDISSD1 的发送的传输延迟时间	76 ¹		84	ns
T _{DA_TXC_MDI_1000}	1000BASE-TTX_CTL 无效到 MDI 载波复位, 载波扩展, 载波编码错误的发送延迟时间	76 ^{1,2}		84	ns

备注:

- 1.假设寄存器 16.15:14 被设置为 00, 这是最小的延迟。设置每次增加均会增加 8ns 的延迟。
- 2.数据包末尾的最小值和最大值是基于假设 MDI 和 GTX_CLK 上的已发送信号之间的频率漂移为零。如果存在频率差异, 则最坏情况的变化将超出这些限制。

6.10.10 RGMII 到 100BASE-TX 的发送延迟时间

表 6-39 RGMII 到 100BASE-TX 的发送延迟时间

参数	参数描述	最小值	典型值	最大值	单位
T _{AS_TXC_MDI_100}	100BASE-TXTX_CTL 有效到/J/的延迟时间	84		92	ns
T _{DA_TXC_MDI_100}	100BASE-TXTX_CTL 无效到/T/延迟时间	84		92	ns

6.10.11 RGMII 到 10BASE-T 的发送延迟时间

表 6-40 RGMII 到 10BASE-T 的发送延迟时间

参数	参数描述	最小值	典型值	最大值	单位
T _{AS_TXC_MDI_10}	10BASE-TTX_CTL 有效到前导码(Preamble)的延迟时间	200		300	ns
T _{DA_TXC_MDI_10}	10BASE-TTX_CTL 无效到 ETD 的延迟时间	200		300	ns

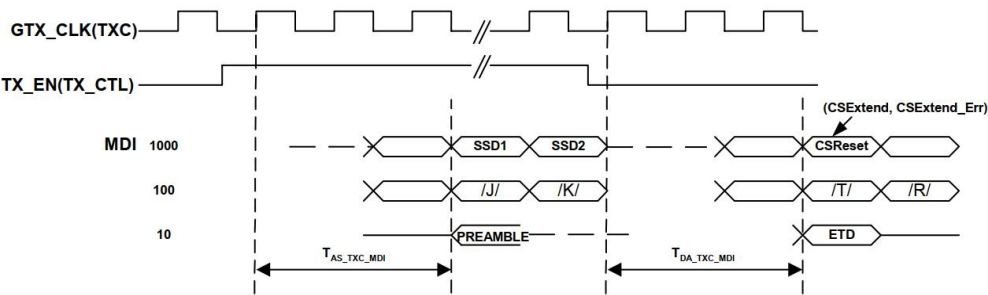


图 6-23 RGMII/MII 到 10/100/1000BASE-T 的发送延迟时间

6.10.12 1000BASE-T 到 RGMII 接收的延迟时间

表 6-41 1000BASE-T 到 RGMII 接收的延迟时间

参数	参数描述	最小值	典型值	最大值	单位
T _{AS_MDI_RXC_1000}	1000BASE-TMDI 的包起始到 RX_CTL 有效的延迟	176		208	ns
T _{DA_MDI_RXC_1000}	1000BASE-TMDI 载波复位/扩展/编码错误到 RX_CTL 无效的延迟	176		208	ns

6.10.13 100BASE-TX 到 RGMII 接收的延迟时间

表 6-42 100BASE-TX 到 RGMII 接收的延迟时间

参数	参数描述	最小值	典型值	最大值	单位
T _{AS_MDI_RXC_100}	100BASE-TXMDI 包起始到 RX_CTL 有效的延迟	200		232	ns
T _{DA_MDI_RXC_100}	100BASE-TXMDI/T/到 RX_CTL 无效的延迟时间	200		232	ns

6.10.14 10BASE-T 到 RGMII 接收的延迟时间

表 6-43 10BASE-T 到 RGMII 接收的延迟时间

参数	参数描述	最小值	典型值	最大值	单位
T _{AS_MDI_RXC_10}	10BASE-TMD 包起始到 RX_CTL 有效的延迟时间		1400 ¹		ns
T _{DA_MDI_RXC_10}	10BASE-TMDIETD 到 RX_CTL 无效的延迟时间		1400 ¹		ns

备注：

1.值取决于前导码中的位数和导出码的位数，因为 MII 上的半字节对齐到帧定界符的开始，并且导出码的位数被截断。

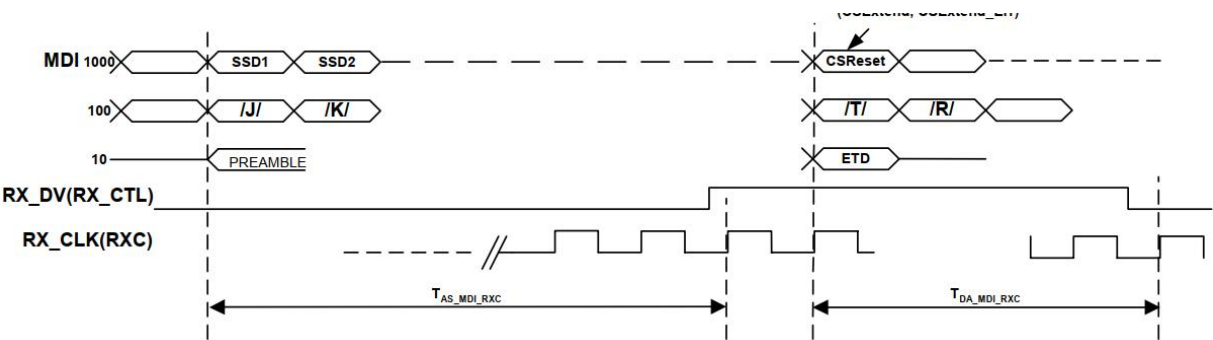


图 6-24 10/100/1000BASE-T 到 RGMII 接收的延迟时间

6.10.15 RGMII 到 1000BASE-X 接收的延迟时间

表 6-44 RGMII 到 1000BASE-X 接收的延迟时间

参数	参数描述	最小值	典型值	最大值	单位
T _{AS_TXC_SERTX}	1000BASE-XTX_CTL 有效到 S_OUT±包起始/S/ 的延迟时间	90 ¹		106	ns
T _{DA_TXC_SERTX}	1000BASE-XTX_CTL 有效到 S_OUT±/T/的延迟	90 ^{1,2}		106	ns

备注：

1.假设寄存器 16.13:12 被设置为 00，这是最小的延迟。设置每次增加均会增加 8ns 的延迟。

2.数据包末尾的最小值和最大值是基于假设 XTAL1 的 S_OUT±信号和 GTX_CLK 信号之间的频率漂移为零。如果存在频率差异，则最坏情况的变化将超出这些限制。

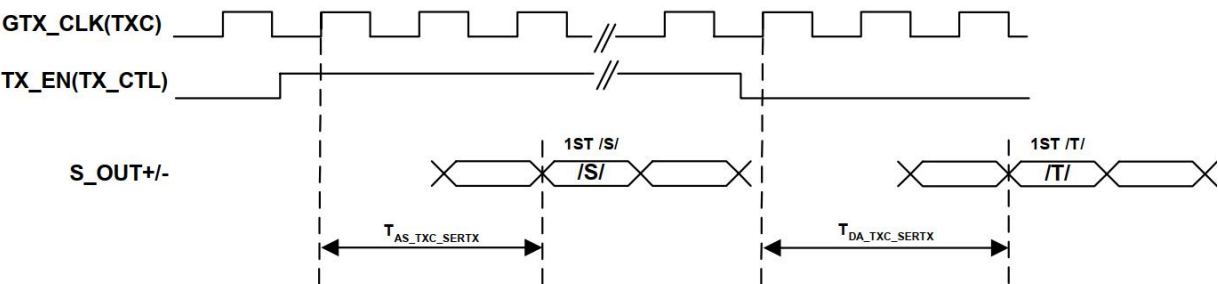


图 6-25 RGMII 到 1000BASE-X 接收的延迟时间

6.10.16 1000BASE-X 到 RGMII 接收的延迟时间

表 6-45 1000BASE-X 到 RGMII 接收的延迟时间

参数	参数描述	最小值	典型值	最大值	单位
T _{AS_SERRX_RXC}	S_IN±包起始/S/到 RX_CTL 有效的延迟时间	100 ¹		108	ns
T _{DA_SERRX_RXC}	S_IN±/T/到 RX_CTL 无效的时间	100 ^{1,2}		108	ns

备注：

1.假设寄存器 16.15:14 被设置为 00，这是最小的延迟。设置每次增加均会增加 8ns 的延迟。

2.数据包末尾的最小值和最大值是基于假设 S_IN±上的接收信号与 RX_CLK 之间的频率漂移为零，这是从 XTAL1 得出的。如果存在频率差异，则最坏情况的变化将超出这些限制。

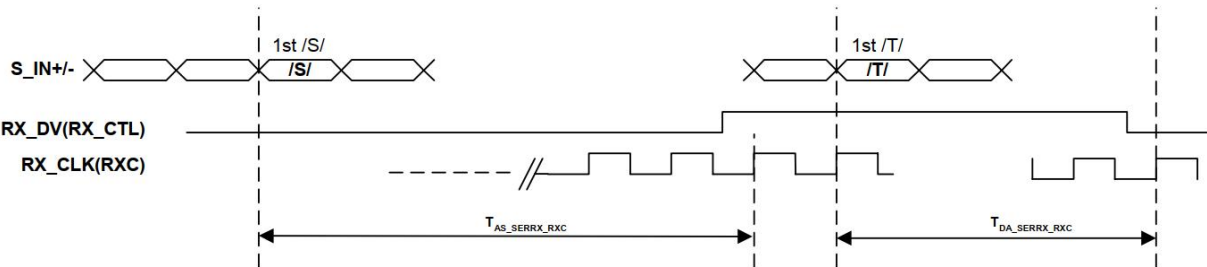


图 6-26 1000BASE-X 到 RGMII 接收的延迟时间

6.10.17 SGMII 到 10/100/1000BASE-T 的发送延迟时间

表 6-46 SGMII 到 10/100/1000BASE-T 的发送延迟时间

参数	参数描述	最小值	典型值	最大值	单位
T _{AS_SER_TX_MDI_1000}	S_IN±的包起始/S/码到 MDISSD1 的延迟时间	124 ¹		148	ns
T _{DA_SER_TX_MDI_1000}	S_IN±的/T/码到 MDI 的载波复位，载波扩展和载波扩展错误编码的延迟时间	124 ^{1,2}		148	ns
T _{AS_SER_TX_MDI_100}	S_IN±的包起始/S/码到 MDI 的/J/码的延迟时间	250 ¹		310	ns
T _{DA_SER_TX_MDI_100}	S_IN±的/T/码到 MDI 的/T/码的延迟时间	250 ^{1,2}		310	ns
T _{AS_SER_TX_MDI_10}	S_IN±的包起始/S/码到 MDI 前导码(Preamble)的延迟时间	1200 ¹		2000	ns
T _{DA_SER_TX_MDI_10}	S_IN±的/T/码到 MDIETD 的延迟时间	1200 ^{1,2}		2000	ns

备注：

- 1.假定寄存器 16.15:14 设置为 00，这是最小延迟。设置每次寄存器的增加均会引起 1000Mbps 下增加 8ns 延迟，100Mbps 下增加 40ns 延迟和 10Mbps 下增加 400ns 延迟。
- 2.数据包末尾的最小值和最大值是基于假设 MDI 上的已发送信号和 S_IN±上的已接收信号之间的零频率漂移。如果存在频率差异，则最坏情况的变化将超出这些限制。

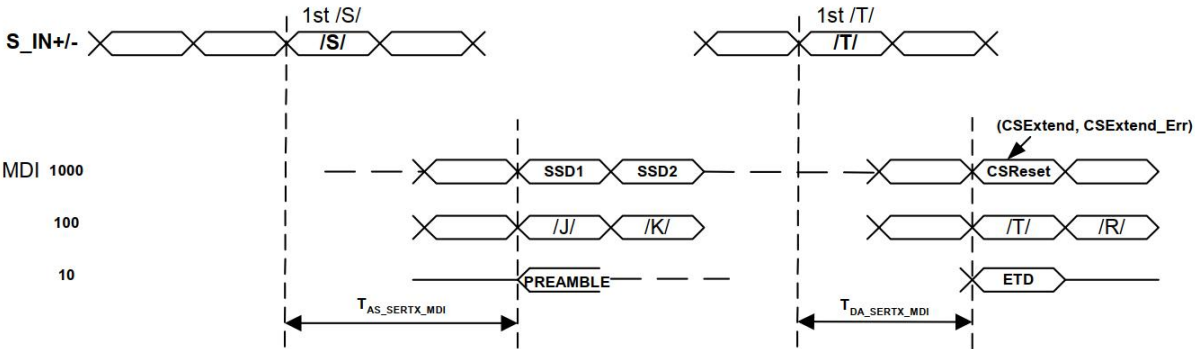


图 6-27 SGMII 到 10/100/1000BASE-T 的发送延迟时间

6.10.18 10/100/1000BASE-T 到 SGMII 接收延迟时间

表 6-47 10/100/1000BASE-T 到 SGMII 接收延迟时间

参数	参数描述	最小值	典型值	最大值	单位
T _{AS_MDI_SERRX_1000}	MDISSD1 到 S_OUT±的包起始的延迟时间	248 ^{1,2}		296	ns
T _{DA_MDI_SERRX_1000}	MDI 的载波复位，载波扩展和载波扩展错误编码到 S_OUT±的/T/码的延迟时间	248 ^{1,2,3}		296	ns
T _{AS_MDI_SERRX_100}	MDI 的/J/码到 S_OUT±的包起始的延迟时间	370 ²		434	ns
T _{DA_MDI_SERRX_100}	MDI 的/T/码到 S_OUT±的/T/码的延迟时间	370 ^{2,3}		434	ns
T _{AS_MDI_SERRX_10}	MDI 前导码(Preamble)到 S_OUT±的包起始的延迟时间		2700 ^{2,4}		ns
T _{DA_MDI_SERRX_10}	MDIETD 到 S_OUT±的/T/码的延迟时间		2700 ^{2,3,4}		ns

备注：

- 1.在 1000BASE-T 中，由于电缆引入的偏斜，所以 4 对 MDI 上的信号到达的时间不同。MDI±[3:0]上的所有时序均以最新到达的信号为参考。
- 2.假设寄存器 16.13:12 设置为 00，这是最小延迟。设置寄存器的每次增加均会使 1000Mbps 下增加 8ns 的延迟，100Mbps 下增加 40ns 的延迟和 10Mbps 下增加 400ns 的延迟。
- 3.数据包末尾的最小值和最大值是基于，假设 MDI 上的接收信号和 S_OUT±之间的频率漂移为零，这基于 XTAL1。如果存在频率差异，最坏情况的变化将超出这些限制。
- 4.实际值取决于前导码中的位数和导出码的位数，因为 MII 上的半字节对齐到帧定界符的开始，并且导出码位被截断。

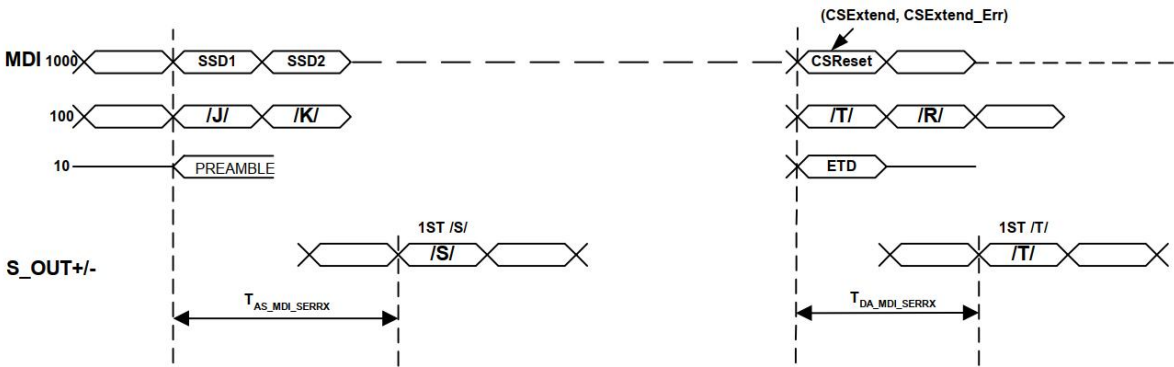


图 6-28 10/100/1000BASE-T 到 SGMII 接收延迟时间

6.10.19 1000BASE-X 到 1000BASE-T 的发送延迟时间

表 6-48 1000BASE-X 到 1000BASE-T 的发送延迟时间

参数	参数描述	最小值	典型值	最大值	单位
T _{AS_SERTX_MDI_1000}	S_IN±的包起始/S/码到 MDISSD1 的延迟时间	124 ¹		148	ns
T _{DA_SERTX_MDI_1000}	S_IN±的/T/码到 MDI 的载波复位，载波扩展和载波扩展错误编码的延迟时间	124 ^{1,2}		148	ns

备注：

- 1.假设寄存器 16.15:14 被设置为 00，这是最小的延迟。设置为每次增加均会增加 8ns 的延迟。
- 2.数据包末尾的最小值和最大值是基于假设 MDI 上的发送信号与 S_IN±上的接收信号之间的频率漂移为零。如果存在频率差异，则最坏情况的变化将超出这些限制。

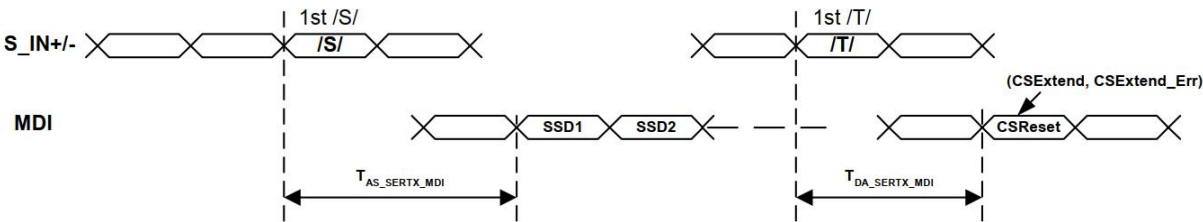


图 6-29 1000BASE-X 到 1000BASE-T 的发送延迟时间

6.10.20 1000BASE-T 到 1000BASE-X 的接收延迟时间

表 6-49 1000BASE-T 到 1000BASE-X 的接收延迟时间

参数	参数描述	最小值	典型值	最大值	单位
T _{AS_MDI_SERRX_1000}	MDISSD1 到 S_OUT±包起始的延迟时间	248 ^{1,2}		296	ns
T _{DA_MDI_SERRX_1000}	MDI 的载波复位, 载波扩展和载波扩展错误编码到 S_OUT±的/T/码的延迟时间	248 ^{1,2,3}		296	ns

备注:

- 1.在 1000BASE-T 中, 由于电缆引入的偏斜, 所以 4 对 MDI 上的信号到达的时间不同。MDI±[3:0]上的所有时序均以最新到达的信号为参考。
- 2.假设寄存器 16.13:12 设置为 00, 这是最小延迟。设置每次增加均会增加 8ns 的延迟。
- 3.数据包末尾的最小值和最大值是基于假设 MDI 上的接收信号与 S_OUT±之间的频率漂移为零, 这基于 XTAL1。如果存在频率差异, 最坏情况的变化将超出这些限制。

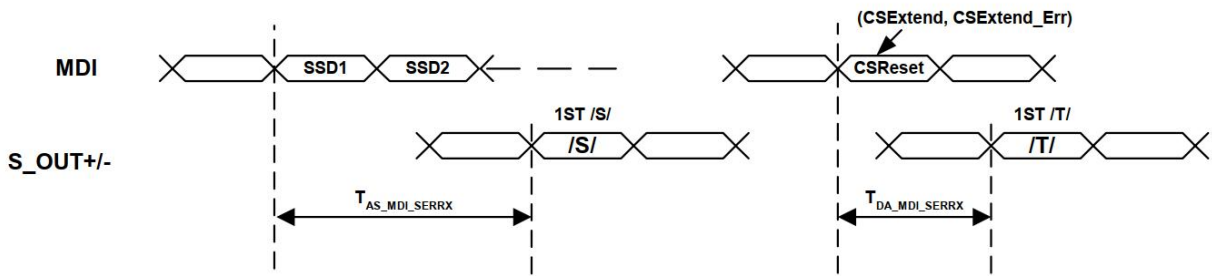


图 6-30 1000BASE-T 到 1000BASE-X 的接收延迟时间

6.11 串行接口, 双绞线串行接口和 JTAG 时序

6.11.1 串行管理接口时序

表 6-50 串行管理接口时序

参数	参数描述	最小值	典型值	最大值	单位
T _{DLY_MDIO}	MDC 到 MDIO(输出端)的延迟时间	0		20	ns
T _{SU_MDIO}	MDIO(输入端)到 MDC 的建立时间	10			ns
T _{HD_MDIO}	MDIO(输入端)到 MDC 的保持时间	10			ns
T _{P_MDC}	MDC 时钟周期	120			ns
T _{H_MDC}	MDC 高电平时间	30			ns
T _{L_MDC}	MDC 低电平时间	30			ns

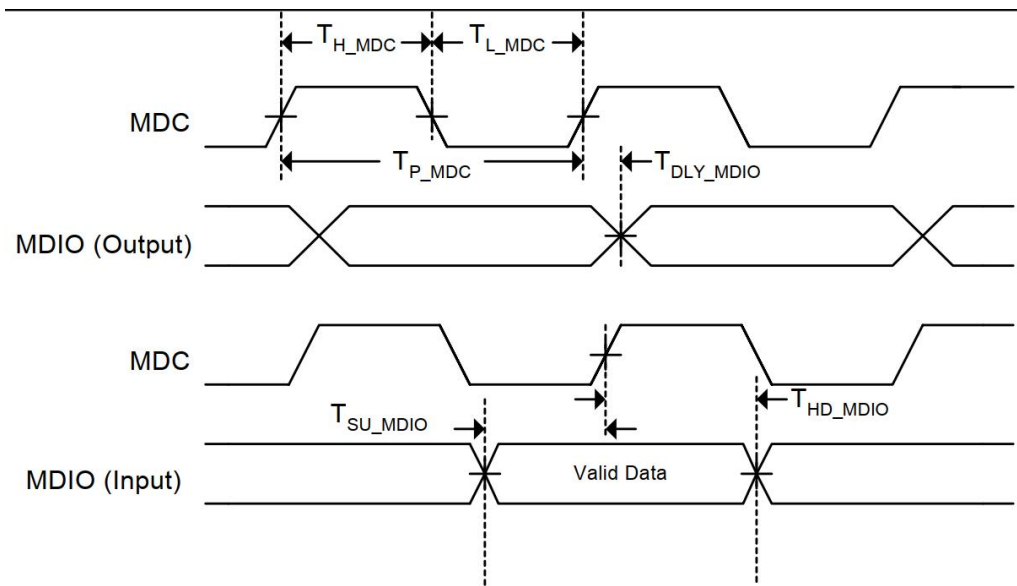


图 6-31 串行管理接口时序

6.11.2 双绞线串行接口 (TWSI) 时序

表 6-51 双绞线串行接口(TWSI)时序

参数	参数描述	条件	最小值	典型值	最大值	单位
FTWSI_SCL	SCL 时钟频率	100kHz			100	khz
		400kHz			400	ns
TTWSI_R	SDA 上升时间	100kHz			1000	ns
		400kHz			300	ns
TTWSI_F	SDA 下降时间	100kHz			300	ns
		400kHz			300	ns
TTWSI_HIGH	时钟高电平时间	100kHz	4000			ns
		400kHz	600			ns
TTWSI_LOW	时钟低电平时间	100kHz	4700			ns
		400kHz	1300			ns
TTWSI_SU:STA	启动条件建立时间(用于重复的启动条件设置)	100kHz	4700			ns
		400kHz	600			ns
TTWSI_HD:STA	启动条件保持时间	100kHz	4000			ns
		400kHz	600			ns
TTWSI_SU:STO	停止条件建立时间	100kHz	4000			ns
		400kHz	600			ns
TTWSI_SU:DAT	数据的建立时间	100kHz	250			ns

参数	参数描述	条件	最小值	典型值	最大值	单位
TTWSI_HD:DAT	数据的保持时间	400kHz	100			ns
		100kHz	300			ns
		400kHz	300			ns
TTWSI_BUF	总线空闲时间	100kHz	4700			ns
		400kHz	1300			ns
TTWSI_DLY	SCL 低电平到 SDA 数据输出有效时间	100kHz	40		2000	ns
		400kHz	40		2000	ns

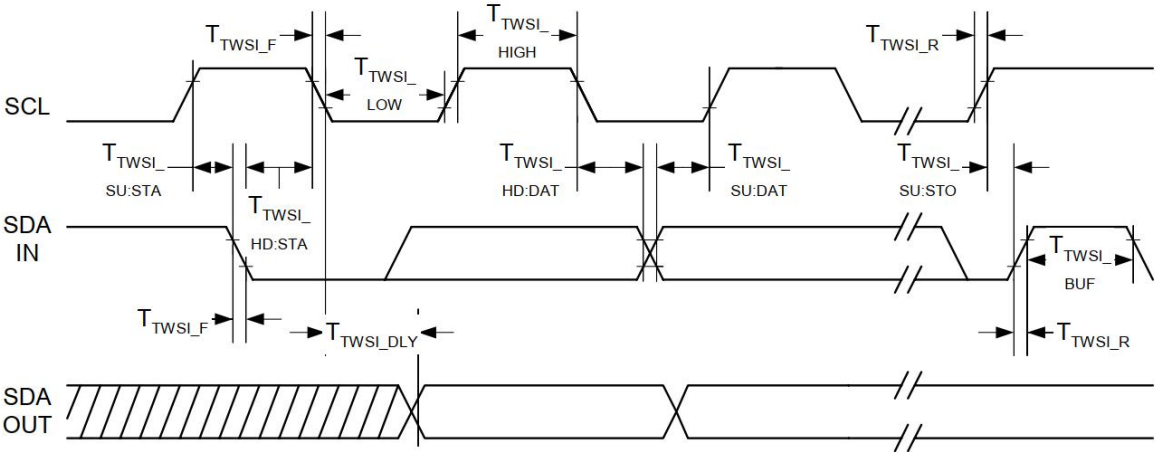


图 6-32 双绞线串行接口(TWSI)时序

6.11.3 JTAG 时序

表 6-52 JTAG 时序

参数	参数描述	最小值	典型值	最大值	单位
T _{P_TCK}	TCK 时钟周期	40			ns
T _{H_TCK}	TCK 高电平时间	12			ns
T _{L_TCK}	TCK 低电平时间	12			ns
T _{SU_TDI}	TDI,TMS 到 TCK 的建立时间	10			ns
T _{HD_TDI}	TDI,TMS 到 TCK 的保持时间	10			ns
T _{DLY_TDO}	TCK 到 TDO 的延迟时间	0		15	ns

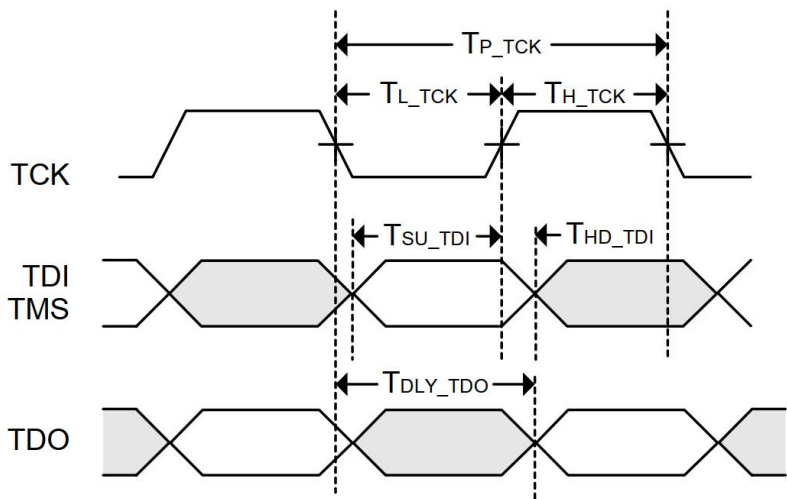


图 6-33 JTAG 时序

6.11.4 IEEE 交流收发特性

表 6-53 IEEE 交流收发特性

参数	参数描述	管脚	条件	最小值	典型值	最大值	单位
T_{RISE}	上升时间	MDI[1:0]	100BASE-TX	3.0	4.0	5.0	ns
T_{FALL}	下降时间	MDI[1:0]	100BASE-TX	3.0	4.0	5.0	ns
T_{RISE}/I_{FALL} Symmetry		MDI[1:0]	100BASE-TX	0		0.5	ns
DCD	周期失真 (峰峰值)	MDI[1:0]	100BASE-TX	0		0.5	ns
发送 jitter		MDI[1:0]	100BASE-TX	0		1.4	ns

7 功能描述

7.1 芯片接口描述

7.1.1 介质接口

7.1.1.1 铜线接口

由MDI[3:0]±引脚构成的铜线接口可以在10BASE-T、100BASE-TX和1000BASE-T模式下连接物理介质进行工作。MDI引脚必须在外部连接一个100欧的差分终端匹配电阻 (MDI + 和MDI-分别通过50 Ω 电阻连接到中心抽头VCenter_Tap处, 该抽头电压需与AVDD电压相同) 并通过以太网变压器来连接RJ-45连接器。

7.1.1.2 光纤接口

光缆连接到光纤收发器。光纤收发器可通过串行接口引脚连接到PHY器件, 然后PHY器件通过GMII或RGMII接口连接到MAC层, 该串行接口由S_IN±、S_OUT±和SD±引脚组成。

SERDES接口的输入和输出缓冲器在内部有可以配置为50/75 Ω 的终端匹配电阻。50/75 Ω 配置位可以用于选择输入或输出阻抗, 不需要外部终端电阻。(详细情况参照寄存器26. 5或26. 6) SERDESI/O是电流模式逻辑(CML) 缓冲器。CMLI/O可以连接其它兼容的I/O口, 如PECL或LVDS的I/O。

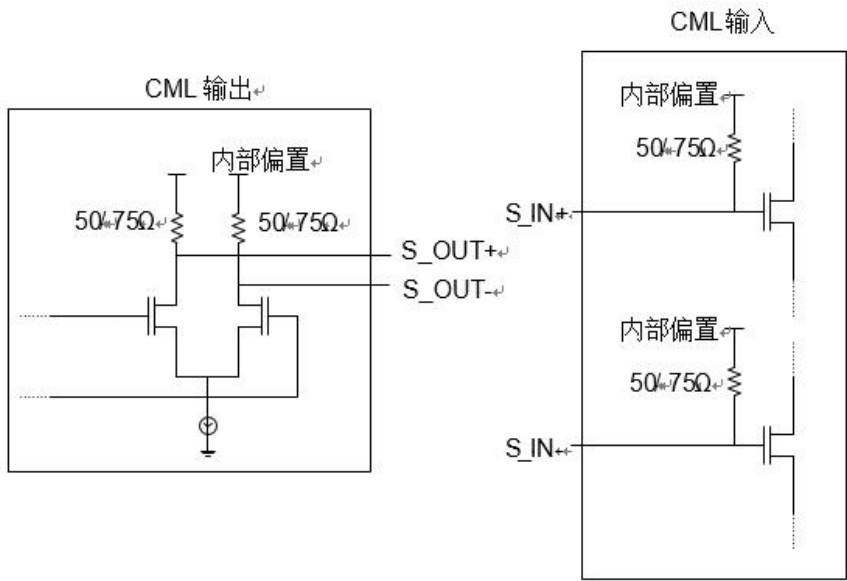


图 7-1 CML 接口

表 7-1 光纤收发器的串行接口

接口	描述
S_OUT±	1.25Gbaud 发送输出正和负
S_IN±	1.25Gbaud 接收输入正和负
SD±	光纤收发器的信号检测输入

备注：光纤模式下信号检测输入光纤收发器的信号检测输出通常直接连接到MAC，而没有信号输入到PHY(例如SERDESPHY)。在这种情况下，HWD88E1111PHY将默认信号检测始终良好。如果希望将光纤收发器的信号检测输出用作HWD88E1111的输入，并通过监视信号检测输入来确定信号检测状态，为了允许这种工作模式，应将寄存器26.7设置为1。为什么可能需要信号检测输入的一个示例是，在自动协商被禁用且没有连接光缆时，防止LED在S_IN±输入上基于接收到的噪声错误地指示接收或发送活动。

7.1.2 MAC 接口

MAC接口支持GMII/MII，RGMII/ModifiedMII，SGMII和串行接口连接。这些接口可连接10/100/1000Mbps的MAC。

表 7-2 MAC 接口

接口
GTX_CLK
TX_CLK
TX_ER
TX_EN
TXD[7:0]
RX_CLK
RX_ER
RX_DV
RXD[7:0]
CRS
COL
S_IN±
S_CLK±
S_OUT±

7.2 MAC 接口

7.2.1 GMII/MII

下表列出了器件到GMII接口的信号映射。MII支持100BASE-TX和10BASE-T模式，它的管脚是与GMII接口复用的。通过将HWCFG_MODE[3:0]位设置为0111来选择GMII到光纤的接口。

表 7-3 GMII/MII 信号

接口	GMII	MII
GTX_CLK	GTX_CLK	-
TX_CLK	-	TX_CLK

接口	GMII	MII
TX_ER	TX_ER	TX_ER
TX_EN	TX_EN	TX_EN
TXD[7:0]	TXD[7:0]	TXD[3:0]
RX_CLK	RX_CLK	RX_CLK
RX_ER	RX_ER	RX_ER
RX_DV	RX_DV	RX_DV
RXD[7:0]	RXD[7:0]	RXD[3:0]
CRS	CRS	CRS
COL	COL	COL

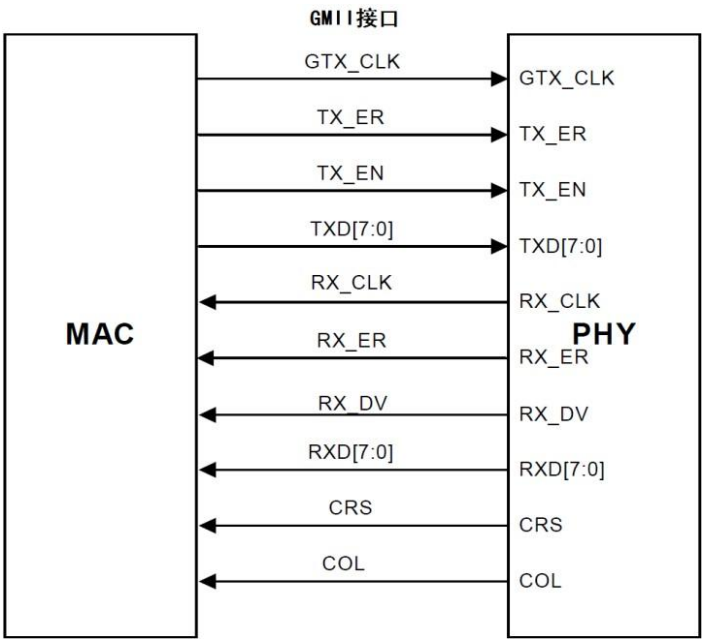


图 7-2 GMII 信号连接图

GMII和MII接口分别完全符合IEEE802.3第35和22条。GMII和MII接口由硬件配置位HWCFG_MODE[3:0]启用，这些位在硬件复位结束时被锁存。

在1000BASE-T模式下，当选择GMII接口时，GTX_CLK上需要一个125MHz的发送时钟。虽然TX_CLK不属于GMII接口，但仍然是可用的，并且可根据寄存器20.6:4的设置输出时钟频率为25MHz、2.5MHz或0MHz（无时钟输出）；并且RX_CLK输出一个125MHz的接收时钟，此时使用了TXD[7:0]和RXD[7:0]。

在100BASE-TX和10BASE-T模式下，当选择MII模式，TX_CLK和RX_CLK都输出25MHz或2.5MHz的时钟时，此时使用了TXD[3:0]和RXD[3:0]。GTX_CLK和TXD[7:4]信号不能悬空，必须拉高或拉低。RXD[7:4]引脚拉低。

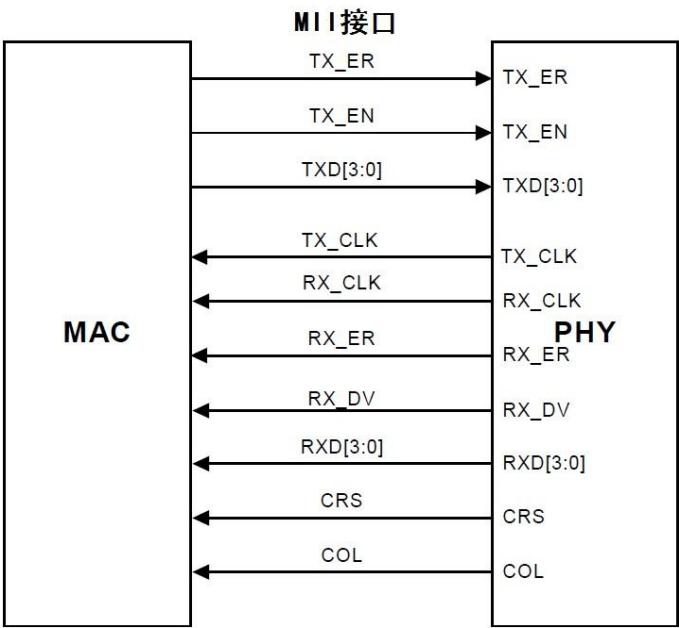


图 7-3 MII 信号连接图

备注：

- 1. 在从一种速度过渡到另一种速度的过程中，RX_CLK和TX_CLK上可能会出现最大1.5个时钟周期的空载时间，以确保无毛刺时钟。
- 2. 在GMII模式下，寄存器20.15是用于阻止载波扩展的寄存器位。

7.2.2 RGMII

HWD88E1111支持RGMII规范 (版本1.2a, 9/22/2000; 版本2.0, 04/2002——请注意，HWD88E1111不支持HSTL，但确实支持RGMII版本2.0中指定的时序)。可以通过寄存器设置来设置其他各种RGMII时序模式，这些时钟与数据时序不同。该接口将MAC和PHY之间的互连减少到12个引脚。减少数据路径和关联的控制信号，并将控制信号多路复用。

通过将HWCFG_MODE[3:0]设置为1011，可以选择将RGMII转换为双绞线模式。发送和接收时钟的工作频率为125MHz，25MHz和2.5MHz，具体取决于所选速度。通过将HWCFG_MODE[3:0]设置为0011来选择到光纤的RGMII。

当选择RGMII模式时，在GTX_CLK (TxC) 的两个时钟沿都显示发送控制 (TX_CTL)。接收控制 (RX_CTL) 出现在RX_CLK (RxC) 的两个时钟沿上。

表 7-4 RGMII 信号

接口名	RGMII 规格接口名	描述
GTX_CLK	TxC	125MHz, 25MHz 或 2.5MHz 的发送时钟，±50ppm 的容差。
TX_EN	TX_CTL	传输控制信号。 TX_EN 在 GTX_CLK 的上升沿编码，TX_ER 与 TX_EN 的异或在 GTX_CLK 的下降沿编码。

接口名	RGMII 规格接口名	描述
TXD[3:0]	TD[3:0]	传输数据。 1000BASE-X 模式，TXD[3:0]出现在 GTX_CLK 的两个边沿上。 100BASE-TX 和 10BASE-T 模式，TXD[3:0]在 GTX_CLK 的上升沿发送。
RX_CLK	RXC	125MHz，25MHz 或 2.5MHz 的接收时钟，±50ppm 的容差源自接收到的数据流。
RX_DV	RX_CTL	接收控制信号。 RX_DV 在 RX_CLK 的上升沿编码，RX_DV 与 RX_ER 的异或在 RX_CLK 的下降沿编码。
RXD[3:0]	RD[3:0]	接收数据。 1000BASE-X 模式，RXD[3:0]出现在 RX_CLK 的两个边沿上。 100BASE-TX 和 10BASE-T 模式，RXD[3:0]在 RX_CLK 的上升沿发送。

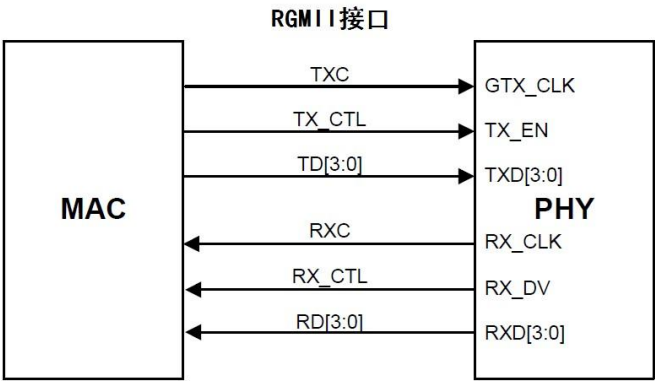


图 7-4 RGMII 信号连接图

7.2.2.1 10M/100Mbps 功能

通过将100Mbps操作的时钟速率降低到25MHz，将10Mbps的时钟速率降低到2.5MHz，该接口可用于实现10/100Mbps以太网介质独立接口(MII)。GTX_CLK(TXC)信号始终由MAC生成，而RX_CLK(RXC)信号始终由PHY生成。

在数据包接收期间，RX_CLK可以在正脉冲或负脉冲上扩展，以适应从自由运行时钟到数据同步时钟域的过渡。当PHY的速度改变时，可以对正脉冲或负脉冲进行类似的拉伸。在速度转换期间，不允许出现时钟故障。

MAC必须将TX_EN(TX_CTL)保持为低电平，直到MAC确保TX_EN(TX_CTL)以与PHY相同的速度运行。

7.2.2.2 TX_ER 和 RX_ER 编码

有关RX_CTL，TX_CTL的定义以及频带状态编码，请参见RGMII规范。

在RGMII模式下，寄存器20.15是用于阻止载波扩展的寄存器位。

7.2.3 SGMII

HWD88E1111支持SGMII修订版1.7与双绞线的接口。该接口支持10/100Mbps的操作模式。器件不需要TXCLK输入，因为它可以从输入数据中恢复该时钟。此功能的优点是减少了引脚数，板上的走线数量以及EMI和噪声产生。

在接收端，有两种操作模式：一种具有向MAC提供的接收时钟的模式，另一种不具有。通过将HWCFG_MODE[3:0]设置为0000，可以选择带有时钟的串行接口。通过将HWCFG_MODE[3:0]设置为0100，可以选择不带时钟的串行接口。没有时钟恢复功能的MAC需要接收时钟。SGMII信号映射如下表所示。

对于SGMII，如果启动了“串行接口的自协商旁路模式”，铜口自动协商将重新启动且仅广播千兆速度。

表 7-5 SGMII 串行接口引脚映射

接口名	SGMII 规格接口名	描述
S_OUT±	RX	1.25Gbaud 接收输出正和负
S_CLK±	RXCLK	625MHz 接收时钟
S_IN±	TX	1.25Gbaud 发送输入正和负



图 7-5 SGMII 连接图-有接收参考时钟

S_CLK±引脚上提供接收参考时钟。该时钟用于在没有接收时钟恢复的情况下为MAC实现SGMII。

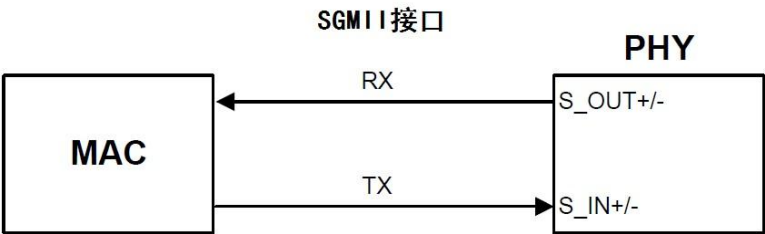


图 7-6 SGMII 连接图-无接收参考时钟

对于具有时钟恢复能力的MAC来说，建议禁用S_CLK±引脚，以降低功耗。

7.2.4 串行 MAC 接口

通过设置HWCFG_MODE[3:0]为“1000”或“1100”来选择串行MAC接口。串行MAC接口信号映射如表7- 6所示。

两个信号 (RXD[0]和RXD[1])的功能作为信号检测输出。当S_OUT±引脚上信号有效时，这些引脚也有效。

在串行接口-铜线模式下，引脚PHY_SIGDET有效。注意RXD[0]和RXD[1]仅标识HWD88E1111芯片在S_OUT±上输出了一个干净的信号。这和铜口链路是连接还是断开没有关系。

信号RXD[2]和RXD[3]给出了铜口测试时的链路状态，该信号可用于信号检测。

表 7-6 串行 MAC 接口引脚

接口名	串行 MAC	描述
S_OUT±	RX	1.25Gbaud 发送输出正和负
S_IN±	TX	1.25Gbaud 接收输入正和负
RXD[0]	PHY_SIGDET[0]	1=S_OUT±无效 0=S_OUT±根据条款 36 的有效代码组
RXD[1]	PHY_SIGDET[1]	1=S_OUT±根据条款 36 的有效代码组 0=S_OUT±无效
RXD[2]	CopperLinkStatus[0]	1=铜缆断开 0=铜缆连接
RXD[3]	CopperLinkStatus[1]	1=铜缆连接 0=铜缆断开

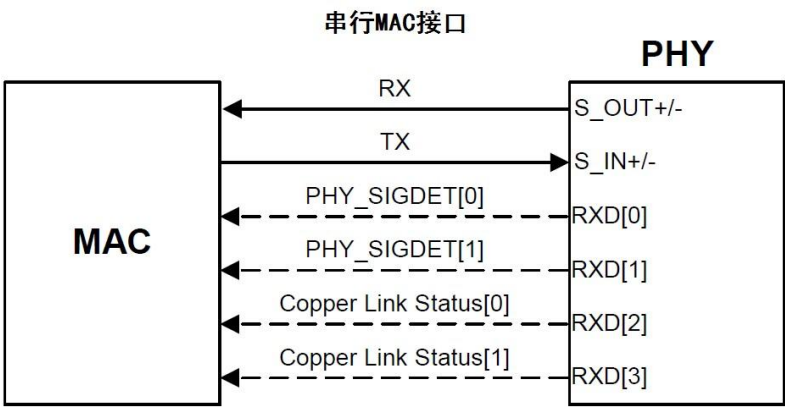


图 7-7 串行 MAC 接口框图

7.3 工作模式

7.3.1 工作模式设置

表 7-7 各种接口运行模式配置

MAC 接口	10BASE-T	100BASE-TX	1000BASE-T	1000BASE-X 光纤
--------	----------	------------	------------	---------------

MAC 接口	10BASE-T	100BASE-TX	1000BASE-T	1000BASE-X 光纤
GMII	—	—	HWCFG_MODE[3:0]:1111	HWCFG_MODE[3:0]:0111
MII	HWCFG_MODE[3:0]:1111	HWCFG_MODE[3:0]:1111	—	—
RGMII	HWCFG_MODE[3:0]:1011	HWCFG_MODE[3:0]:1011	HWCFG_MODE[3:0]:1011	HWCFG_MODE[3:0]:0011
SGMII ¹	HWCFG_MODE[3:0]:0000 or 0100	HWCFG_MODE[3:0]:0000 or 0100	HWCFG_MODE[3:0]:0000 or 0100	—
串行接口 ²	—	—	HWCFG_MODE[3:0]:1000 or 1100	—

备注：

1. 有两种SGMII模式：1) 有时钟，有SGMII自动协商；2) 无时钟，有SGMII自动协商。

2. 串行接口支持两种1000BASE-X模式：1) 无“1000BASE-X自动协商”且无时钟模式；2) 支持“1000BASE-X自动协商”但无时钟(GBIC)模式。

表 7-8 接口桥接模式

接口桥接模式 1	硬件配置
GMII-SGMII	HWCFG_MODE[3:0] = 1110
RGMII-SGMII	HWCFG_MODE[3:0] = 0110

备注：

这些模式用于将GMII/RGMII MAC接口转换为SGMII MAC接口。

7.3.2 用于铜介质的工作模式

HWD88E1111芯片支持很多基于铜线(双绞线)接口的运行模式。下图展示了MAC接口用于铜线介质运行模式的连接方式。

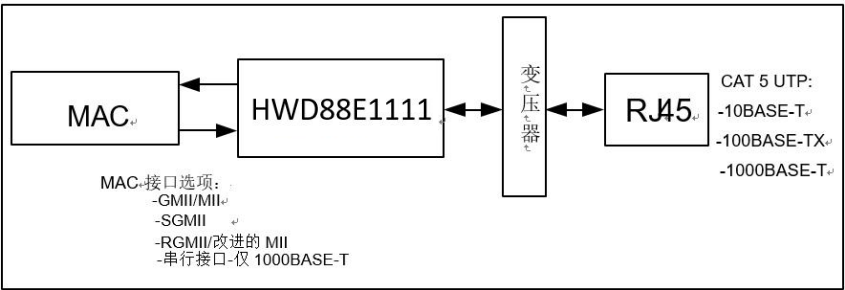


图 7-8 MAC 到铜缆连接图

表 7-9 铜缆应用时 MAC 接口的模式选择

HWCFG_MODE[3:0]	描述
1111	GMII/MII 到铜缆

1011	RGII 到铜缆
0000	SGMII 到铜缆，带时钟
0100	SGMII 到铜缆，无时钟
1000	1000BASE-X 到铜缆，带自动协商
1100	1000BASE-X 到铜缆，无自动协商

7.3.2.1 GMII/MII-铜线模式

通过设置HWCFG_MODE[3:0]=“1111”选择GMII/MII-铜线模式。

7.3.2.2 RGII-铜线模式

通过设置HWCFG_MODE[3:0]=“1011”选择RGII-铜线模式。

7.3.2.3 SGMII-铜线模式

有两个SGMII-铜线模式：带时钟的SGMII和不带时钟的SGMII。

通过设置HWCFG_MODE[3:0]=“0000”选择带时钟的SGMII-铜线模式。通过设置HWCFG_MODE[3:0]=“0100”选择不带时钟的SGMII-铜线模式。

当铜线接口在1000BASE-T模式下运行时，串行1.25Gbps的SGMII编码和1000BASE-X相同。(8B/10B编码)在100BASE-TX和10BASE-T模式下，SGMII接口依然使用1000BASE-X的编码且在1.25Gbps下运行，而数据包里的每个字节会重复10或100次。在这些模式下，同步FIFO在接收和发送路径上自动使能。

SGMII接口采用了一个改进的1000BASE-X自动协商来标识接口到MAC的链接、双工方式以及速度。铜介质侧的自协商结果将通过SGMII改进的自协商发送到MAC设备，使得多端口设备可以调整至正确的速度。

下图是HWD88E1111使用SGMII接口的一个例子。

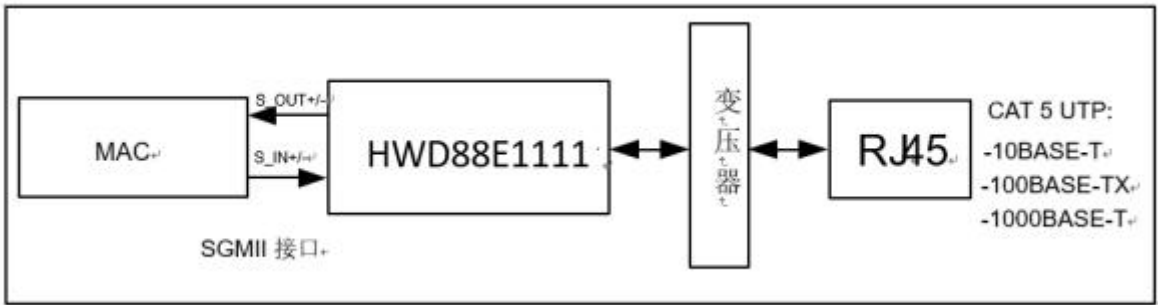


图 7-9 SGMII 接口

7.3.2.4 串行接口 (SERDES)-铜线模式

通过设置HWCFG_MODE[3:0]=“1000”选择GBIC模式。下图是芯片使用GBIC的一个应用例子，GBIC/SERDES接口仅支持1000Mbps操作。

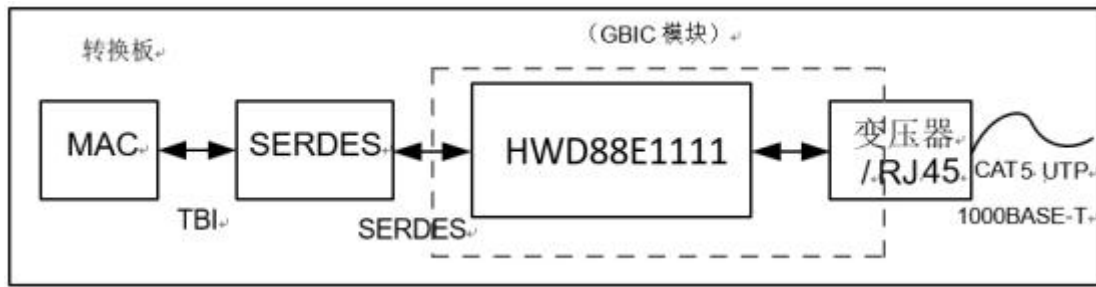


图 7-10 典型 GBIC 应用

PHY 将从 MAC 接收的 1000BASE-X 自动协商信号，用于控制在铜线端广播此时的工作模式。如果 MAC 设置仅广播全双工方式，但是 PHY 配置为既支持全双工也支持半双工，那么 PHY 仅广播全双工。此时，线缆上广播的工作模式与配置不同，但是广播寄存器配置或配置引脚对应的模式并没有修改。

铜线自动协商完毕后，铜线端的自动协商结果会通过 1000BASE-X 自动协商发送给 MAC 层。例如，链路伙伴的能力如流量控制和双工方式会标识给 MAC。基于此信息，MAC 会确定工作模式。

这个自动协商机制不同于 SGMII 改进的 1000BASE-X 自动协商。在 SGMII 中，自动协商完全由 PHY 执行。PHY 仅报告速度、单双工情况及链路状态等自动协商结果给 MAC。在 SGMII 模式下，MAC 唯一能够控制自动协商的方法是通过 MDC/MDIO 接口进行寄存器写入。

还有一种不支持 1000BASE-X 自动协商的传统 GBIC 模式。选择通过设置 `HWCFG_MODE[3:0] = "1100"` 选择传统的 GBIC 模式。将 `HWCFG_MODE[3:0]` 从 GBIC 模式改为 1100 (1000BASE-X 不带时钟，且不支持 1000BASE-X 到铜线的自动协商模式。此时不会禁用串行接口自动协商。当从 GBIC 模式切换到 `HWCFG_MODE[3:0]` 为 "1100" 时，需要向寄存器 0_1.12 写入 0。

对于 `HWCFG_MODE[3:0] = "0000"/"0100"` (SGMII) 以及 "1000"/"1100" (串行接口) 模式，`RXD[1:0]` 的输出用于信号检测以标识光纤发送器何时传输有效数据 (当 HWD88E1111 芯片上电且复位完成后)。

对于 `HWCFG_MODE[3:0] = "0000"/"0100"` (SGMII) 以及 "1000"/"1100" (串行接口) 模式，`RXD[3:2]` 可以用于标识铜线链路状态。在此模式下，`LED_LINK10`、`LED_LINK100` 和 `LED_LINK1000` 引脚不能用来标识铜线链路状态，因为 `LED_LINK10`、`LED_LINK100` 和 `LED_LINK1000` 引脚在配置时处于锁定状态。`RXD[3:2]` 引脚必须严格标识电线链路状态，且不镜像到 LED 输出，链路状态将是实时的状态。

`RXD[2]` 的定义如下：1=铜线链路断开，0=铜线链路建立。`RXD[3]` 的定义如下：0=铜线链路断开，1=铜线链路建立。

值得注意的是，当硬件复位时，无法确认 PHY 会配置为铜介质还是光纤模式。直到模式确定后，`RXD[3:2]` 应强制置为 01。强制置为 01 可以防止出现问题，且不会在其他工作模式下产生不利影响。

7.3.3 光纤媒介下的工作模式

下图展示了 MAC 接口用于光纤介质运行模式的连接方式。

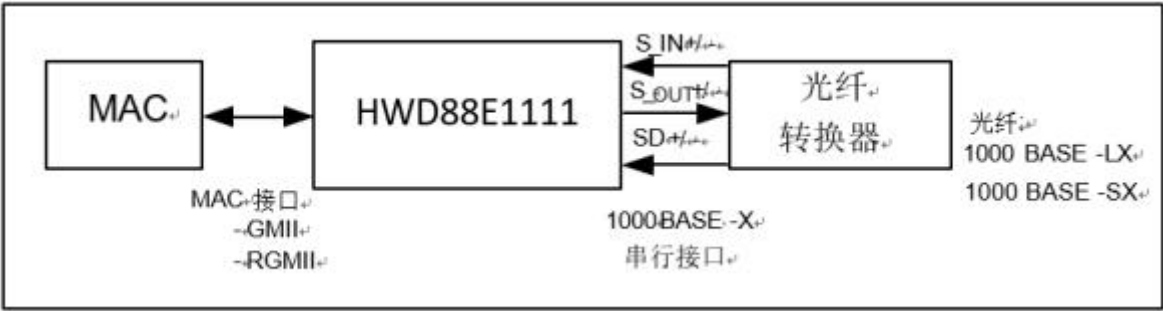


图 7-11 MAC 接口用于光纤介质运行模式的连接方式

光纤有两种工作模式。下表显示选择数字接口连接至光纤媒介的模式。

表 7-10 MAC 接口-光纤媒介的模式选择

HWCFG_MODE[3:0]	描述
0111	GMII-光纤
0011	RGMII-光纤

7.3.3.1 GMII 到光纤模式

通过配置HWCFG_MODE=“0111”选择GMII-光纤模式。当GMII连接到MAC且串行接口连接光纤收发器时，仅1000Mbps模式有效，此模式支持1000BASE-X自动协商。

7.3.3.2 RGMII 到光纤模式

通过配置HWCFG_MODE=0011选择RGMII到光纤模式，该模式下会使用1000Mbps自动协商。

7.3.4 GMII/MII 到 SGMII 以及 RGMII 到 SGMII 模式

HWD88E1111芯片支持GMII/MII到SGMII模式和RGMII到SGMII模式。通过设置HWCFG_MODE=“1110”选择GMII/MII到SGMII模式，通过设置HWCFG_MODE=“0110”选择RGMII到SGMII模式。以上两种模式支持所有三种传输速率(10/100/1000Mbps)。SGMII的行为和MAC端的SGMII行为一致。(注意：此时HWD88E1111不是充当PHY使用，而是一个接口转换器)

在自动协商功能使能的情况下，从PHY接收到的SGMII自动协商信息(速度、单双工和链路状态)用于决定工作模式。GMII/MII和RGMII的速度和单双工方式会在SGMII自动协商完成后相应地调整。在GMII/MII和RGMII到SGMII模式下，链路被定义为链接状态和相应的速度，LED在自动协商完毕且PHY的SGMII伙伴链路成功后亮起。在RGMII-SGMII模式下，这个链路成功的状况会在带内(in-band)状态中显示。

在自动协商关闭的情况下，由寄存器20.5:4确定速度，寄存器0_1_8确定单双工方式。(20.5:4=00选择10Mbps，01选择100Mbps，10选择1000Mbps)。在GMII/MII和RGMII到SGMII模式下，当接收到有效的idles码时链路会定义为链路成功。

两种模式下，发送和接收的FIFO均使能，S_CLK±默认有效。

7.3.5 模式切换

任何模式更改之后都必须进行软件复位。完成软件复位后，进入新模式运行。某些模式的切换并不能自动完成，还需要配合其他寄存器的更改。总结如下：

- 1、当需要完成从“RGMII模式到SGMII模式”更改到“RGMII模式到光纤模式”时，必须设置寄存器4来通告适当的1000BASE-X功能。否则，1000BASE-X功能不会运行。
- 2、在将串行接口更改为使用自动协商的双绞线模式 (HWCFG_MODE设置为1000或0x00) 和不使用自动协商的双绞线模式 (HWCFG_MODE设置为1100) 时，必须适当设置寄存器0_1.12，这不会自动完成。
- 3、在使用串行接口自动协商旁路模式 (HWCFG_MODE设置为1000，0011或0111) 和不使用串行接口自动协商旁路模式 (HWCFG_MODE设置为0x00) 之间进行切换时，必须重新编程寄存器27.12。
- 4、更改MAC接口以进行自动选择时，编程的模式必须始终为双绞线模式 (与加电模式一样)。

7.4 硬件配置

使用配置引脚可以完成物理地址，PHY工作模式，自动协商，MDI交叉 (ENA_XC) 和物理连接类型等配置。根据下表来完成CONFIG[6:0]引脚的配置，禁止悬空。

表 7-11 硬件引脚配置

引脚	Bit[2:0]
VDDO	111
LED_LINK10	110
LED_LINK100	101
LED_LINK1000	100
LED_DUPLEX	011
LED_RX	010
LED_TX	001
VSS	000

备注：除PHY地址外，这些配置选项可被寄存器的写操作覆盖。通过将CONFIG[6:0]引脚连接到LED输出，VDDO或VSS引脚来指定配置选项，如上表所示。

连接到CONFIG[6:0]引脚的LED输出的编码值在RESETn引脚复位状态时被锁存。表7- 13显示了与每个配置引脚相关的配置选项。

下图阐述一个常用的配置CONFIG连接，该配置将达到下表中列出的条件。

表 7-12 CONFIG 引脚连接举例

引脚	LEDPin 连接	硬件配置位	配置描述
CONFIG0	LED_RX	010	PHY 地址 bit[2:0]=010
CONFIG1	LED_LINK10	110	启用暂停,PHY 地址 bit[4:3]=10
CONFIG2	LED_LINK100	101	保留
CONFIG3	LED_DUPLEX	011	启用 MDI 交叉,禁用 125CLK
CONFIG4	VSS	000	1000BASE-X 无时钟
CONFIG5	VDDO	111	禁用光纤/双绞线的自动检测，禁用睡眠
CONFIG6	LED_LINK1000	100	选择 TWSIinterface,INT 信号高有效， 50ohmSERDES(SFPapplication)

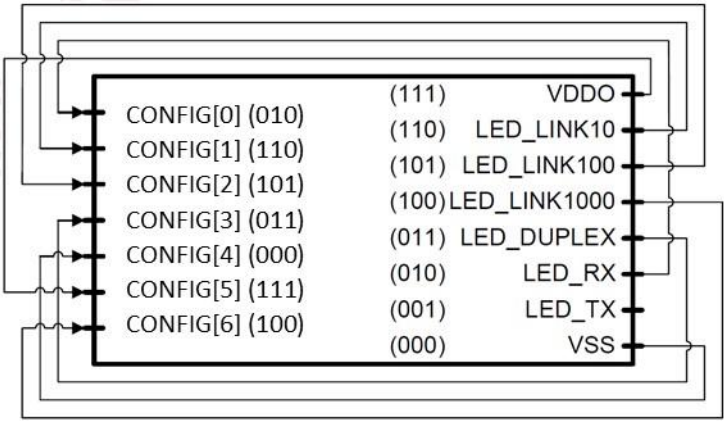


图 7-12 CONFIG 连接举例图示

7.4.1 配置描述

连接到CONFIG[6:0]引脚的LED输出的编码值在RESETn引脚复位状态时被锁存。CONFIG[6:0]输入进入相应的CONFIG引脚。

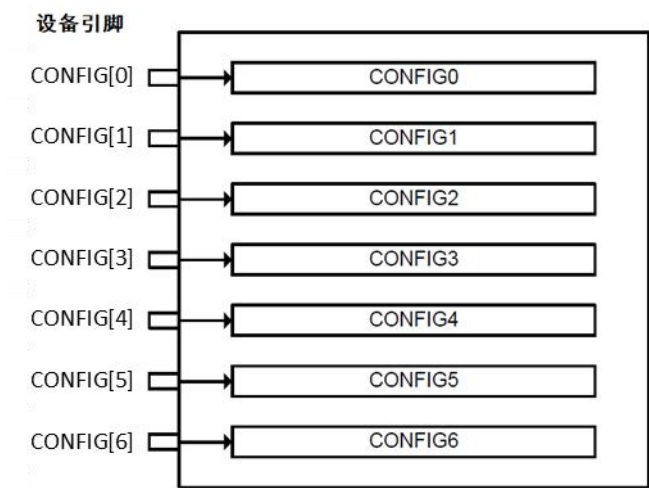


图 7-13 CONFIG 配置输入

表 7-13 与每个配置引脚相关的配置选项

Pin	Bit[2]	Bit[1]	Bit[0]
CONFIG0	PHYADR[2] ¹	PHYADR[1] ¹	PHYADR[0] ¹
CONFIG1	ENA_PAUSE	PHYADR[4] ¹	PHYADR[3] ¹
CONFIG2	ANEG[3]	ANEG[2]	ANEG[1]
CONFIG3	ANEG[0]	ENA_XC	DIS_125
CONFIG4	HWCFG_MODE[2]	HWCFG_MODE[1]	HWCFG_MODE[0]
CONFIG5	DIS_FC	DIS_SLEEP	HWCFG_MODE[3]
CONFIG6	SEL_TWSI	INT_POL	75/50OHM

备注：对于TWSI设备地址，低5位(PHYADR[4:0])在硬件复位期间被锁存，并且设备地址位([6:5])固定为10。

HWD88E1111 配置选项的详细说明，请参见下表。

表 7-14 器件配置选项详细说明

配置	描述
PHYADR[4:0]	PHY 地址 MDC/MDIO 模式下的 PHY 地址 低 5 位地址位用于双向数据传输模式
ENA_PAUSE	启用暂停 0=默认寄存器 4.11:10to00——双绞线 1=默认寄存器 4.11:10to11——双绞线 0=默认寄存器 4.8:7to00——光纤 1=默认寄存器 4.8:7to11——光纤

配置	描述
ANEG[3:0]	双绞线模式的自动协商配置 ANEG[3:0]确定是否打开自动协商，主/从优先级以及运行速度和双工模式 ANEG[3:2]还确定在 1000BASE-X 模式下通告双工 0000=强制 10BASE-T 半双工 0001=强制 10BASE-T 全双工 0010=强制 100BASE-TX 半双工 0011=强制 100BASE-TX 全双工 0100=保留 0101=保留 0110=保留 0111=保留 1000=保留 1001=保留 1010=保留 1011=保留 1100=自动协商，通告所有功能，强制主 1101=自动协商，通告所有功能，强制从 1110=自动协商，通告所有功能，优先主 1111=自动协商，通告所有功能，优先从
ANEG[3:2]	光纤模式的自动协商配置 ANEG[3:2]确定是否打开自动协商，以及运行的速度和双工模式 01=强制 1000BASE-X 半双工 10=强制使用 1000BASE-X 全双工 11=启用自动协商，启用 1000BASE-X 全双工/启用自动协商，1000BASE-X 半双工¹
ENA_XC	启用交叉 ENA_XC 选择是否启用 MDI 交叉功能。如果禁用了 MDI 交叉功能，则设备将采用 MDI 配置 0=禁用 1=启用
DIS_125	禁用 125MHz 时钟 0=使能 125CLK 1=禁用 125CLK

配置	描述
HWCFGMODE [3:0]	硬件配置模式 HWCFG_MODE[3:0]指定 HWD88E1111 的操作模式。如果启用了双绞线/光纤接口的自动选择功能，模式 0001，0101，1001，1101，0111，1111，0011 和 1011 可以被覆写(如果选择 GMII 到双绞线，但 PHY 检测到光纤线路上的能量，则模式将变为 GMII 到光纤，如果 DIS_FC=0) 0000=带时钟的 SGMII，SGMII 到双绞线自动协商 0100=SGMII 不带时钟，SGMII 到双绞线自动协商 1000=1000BASE-X 不带时钟，1000BASE-X 到双绞线自动协商(GBIC) 1100=1000BASE-X 不带时钟，无 1000BASE-X 到双绞线自动协商 0001=保留 0101=保留 1001=保留 1101=保留 0010=保留 0110=RGMII 至 SGMII 1010=保留 1110=GMII 到 SGMII 0011=RGMII 到光纤 0111=GMII 到光纤 1011=RGMII 到双绞线 1111=GMII 到双绞线
DIS_FC	禁用光纤/双绞线接口 DIS_FC 用于启用或禁用光纤/双绞线接口的自动选择。(PHY 会根据在这些线路上检测到的能量以及是否完成自动协商，自动在光纤和双绞线接口之间切换。)
DIS_SLEEP	能量检测 DIS_SLEEP 用于启用或禁用能量检测 0=启用能量检测 1=禁用能量检测
SEL_TWSI	接口选择 SEL_TWSI 选择启用 MDC/MDIO 接口还是两线串行接口(TWSI) 0=选择 MDC/MDIO 接口 1=选择两线串行接口
INT_POL	中断极性 0=INTn 信号为高电平有效 1=INTn 信号为低电平有效
75/50 OHM	端接电阻 选择默认值 50 欧姆或 75 欧姆光纤(或 SGMII)输入或输出阻抗。有关详细信息，请参见寄存器 26.6 和 26.5 0=50 欧姆光纤 1=75 欧姆光纤

备注：对于半双工自动协商，设置ANEG[3:2]=11并通过在寄存器位0.8中禁用全双工来修改为半双工，并在寄存器位4.5中禁用全双工通告。

7.5 同步 FIFO

HWD88E1111 控制发送和接收同步 FIFO，以协调所有 MAC 接口，串行接口，管理接口和内部时钟之间的时钟频率差。发送和接收 FIFO 的深度可以通过编程寄存器位 16.15:12 独立编程。

通过编程寄存器 16.15:12 以支持更长的帧，可以增加 FIFO 的深度。HWD88E1111 可以处理时钟抖动 $\pm 150\text{PPM}$ 高达 10KB 的巨型帧。FIFO 深度越深，延迟时间就越大。下表显示各种模式下发送和接收 FIFO 使能情况。

表 7-15 每种模式下发送和接收 FIFO 的启用/禁用

操作模式	10BASE-T		100BASE-T		1000BASE-T		1000BASE-X	
	TX FIFO	RX FIFO	TX FIFO	RX FIFO	TX FIFO	RX FIFO	TX FIFO	RX FIFO
GMII/MII	Off	Off	Off	Off	On	Off	On	On
RGMI/ModifiedMII	On	Off	On	Off	On	Off	On	On
SGMII	On	On	On	On	On	On	-	-
串行接口 ¹	-	-	-	-	On	On	-	-

备注：设备有两种1000BASE-X模式：1) 无时钟，无1000BASE-X自动协商。2) 无时钟，具备1000BASE-X自动协商(GBIC模式)。

7.6 铜线媒介发送和接收功能

HWD88E1111的发送和接收路径在如下章节进行了描述。

7.6.1 发送端网络接口

7.6.1.1 多模式 TX 数模转换器

HWD88E1111芯片包含一个多模式的发送DAC，该DAC用于生成滤波后的4DPAM5码、MLT3码或曼彻斯特码。发送DAC对信号的波形整形以减少EMI。该发送DAC拥有非常低的寄生负载电容特性可有效改善回波损耗。

7.6.1.2 波形斜率控制和整形

在1000BASE-T模式下，局部响应滤波和斜率控制用于最小化高频EMI。在100BASE-TX模式下，斜率控制用于最小化高频EMI。在10BASE-T模式下，输出波形通过一个数字滤波器进行了预加重。

7.6.2 编码器

7.6.2.1 1000BASE-T

在1000BASE-T模式下，传输的数据字节加扰为9位的码元，之后编码为4DPAM5码元。在初始化过程中，初始的扰码由PHY地址决定。这样可以防止多个HWD88E1111芯片在闲时输出相同的序列，这有利于减少EMI。

7.6.2.2 100BASE-TX

在100BASE-TX模式下，发送的数据流以4B/5B编码，并转串以及加扰。在初始化过程中，初始的扰码由PHY地址决定。这样可以防止多个HWD88E1111芯片在闲时输出相同的序列，加入扰码有利于减少EMI。

7.6.2.3 10BASE-T

在10BASE-T模式下，发送数据进行并转串，并进行曼彻斯特编码。

7.6.3 接收端网络接口

7.6.3.1 模数转换器

HWD88E1111芯片在每个接收通道中都包含了一个先进的高速ADC，该ADC比802.3ab标准协议中参考的ADC有更高的分辨率。更高分辨率的ADC使芯片拥有更好的信噪比(SNR)和更低的误码率。专利结构的设计技术使其拥有更高的差分积分线性，更高的电源噪声抑制以及更低的亚稳态误码率。ADC以125MHz的频率对输入信号进行采样。

7.6.3.2 模拟前端模块

HWD88E1111芯片使用一个高性能的模拟前端模块，很大程度上减小了近端回波，回波是叠加在接收信号上的传输信号。该模块通过最小化回波来减小数字回波消除器精度的需求，并允许发送器和接收器使用相同的变压器来连接双绞线，以降低整体系统的成本。

7.6.3.3 数字回波消除

没有模拟前端模块消除的剩余回波以及由于跳接线/插线阻抗不匹配引起的回波、插线板不连续以及双绞线电缆的电缆电阻差异性都导致接收信号的信噪比显著下降。HWD88E1111芯片使用了一个非常先进的数字回波消除器来调整100米电缆引入的回波损害。HWD88E1111芯片通过采用自适应回波消除器以补偿信道环境的时变特性。

7.6.3.4 近端串扰消除器

1000BASE-T物理层使用4对线来发送数据，并结合PAM-5编码，将传输波特率降低至125Mbaud。这样导致在同一束中的临近电缆间会产生明显的高频串扰。HWD88E1111芯片在每个接收信道中使用3个并行近端串扰消除器以消除由邻近3个发送器导致的高频串扰。使用一个完全自适应数字滤波器用来补偿信道环境的时变特性。

7.6.3.5 基线漂移补偿器

相比传统100BASE-TX环境下由发送和接收信号中的DC基线移位产生的基线漂移，在1000BASE-T环境中的基线漂移更具有危害性。HWD88E1111芯片使用一个先进的基线漂移补偿电路来自动补偿DC移位，它可以最小化DC基线移位对整体错误率的影响。

7.6.3.6 数字自适应均衡器

数字自适应均衡器消除接收器的码间干扰。数字适配均衡器从ADC输出获取不平衡的信号，并使用一个前馈均衡器(FFE)和判决反馈均衡器(DFE)的组合使得信噪比到达最优。

7.6.3.7 时钟数据恢复(CDR)

在1000BASE-T模式下，从设备的发送器必须使用从接收信号上获取精确的接收时钟频率。接收信号上任何轻微的长期相频抖动(频率漂移)必须被从设备发送器追踪并复制；否则，主机和从机物理层设备的接收器难以消除回波和近端串扰。在HWD88E1111芯片中，使用一个先进的时钟数据恢复电路从接收信号中恢复和追踪时钟时序信息。该电路自身有着非常低的长期相位抖动，因此最大化的保证了信噪比。

7.6.3.8 链路监视器

链路监视器负责确定链路和链路伙伴是否一起建立了链接。

在10BASE-T模式下，链路监视器功能通过检测MDI±引脚上是否存在有效链路脉冲(NLPs)来实现。在100BASE-TX和1000BASE-T模式下，链路通过加扰idles建立。

如果强制链路连接的寄存器16.10被置高，链路被强制处于连接状态并且链路监视器在100BASE-TX和10BASE-T模式下被旁路。在1000BASE-T模式下，寄存器16.10无效。

7.6.3.9 信号检测

在1000BASE-T模式，信号检测基于本地接收器是否已经对输入数据流获得锁定。

在100BASE-TX模式下，信号检测功能基于在MDI±引脚上检测到的接收信号能量，检测电路检测经滤波后的信号能量持续满足要求，且本地接收器已经锁定，则代表信号可以正常接收。

7.6.4 译码器

7.6.4.1 1000BASE-T

在1000BASE-T模式下，接收的空闲码流会被用来分析扰码源，并获得4对信号对的偏斜、信号对交换顺序以及信号对的极性等信息。一旦校准上述信息，4DPAM5码元被转换为9位的码元，随后解扰为8位数据值。若解扰器因为任何原因失去锁定，链路会断开链接并在完成自动协商后重新开始校准。

7.6.4.2 100BASE-TX

在100BASE-TX模式下，接收数据流被恢复并转化为NRZ。芯片解扰NRZ码流并使其与码元边界对齐。对齐的数据随后进行串转并，并进行5B/4B译码。除非加扰器处于锁定状态，否则接收器不会尝试译码数据流。解扰器在检测到足够多个连续的idle码组后，锁定为加扰状态。一旦锁定，解扰器持续监控数据流来保证没有失去同步。当检测到一个链路失败状况或idle码元不足时，始终强制解扰器进入未锁定状态。

7.6.4.3 10BASE-T

在10BASE-T模式下，恢复的10BASE-T信号从曼彻斯特译码为NRZ，并在随后对齐。对齐操作对于保证开始帧界定符(SFD)与半字节边界(nibbleboundary)很有必要。

7.7 电源

RGMII接口I/O电平适配范围：1.7V-3.47V。建议在应用时，设置HWD88E1111的VDD0引脚供电与MAC侧的RGMII电平电压一致，典型VDD0H/VDD0X/VDD0有三个值，1.7V、2.5V、3.3V。

对于HWD88E1111的内部电路，有两个独立的电源：AVDD（必须是2.5V）和DVDD（1.2V）。

7.7.1 VDD0

VDD0仅用于MAC接口I/O引脚(注1)。VDD0的电源范围是1.7V~3.47V，与MAC侧的RGMII电平一致。

7.7.2 VDD0H

VDD0H用于LED(注2)、CONFIG(注3)、XTAL1、XTAL2和SEL_FREQ引脚电源。VDD0H的电源范围是1.7V~3.47V，与MAC侧的RGMII电平一致。

7.7.3 VDD0X

VDD0X用于MDC、MDIO、INTn、125CLK、RESETn、JTAG(注4)引脚电源。该电源范围是1.7V~3.47V，与MAC侧的RGMII电平一致。这些引脚具有固定的输入阈值，该阈值是电源电压的函数。这种灵活性允许用户不使用任何电平转换器。

7.7.4 AVDD

AVDD用于模拟和高电压数字逻辑。AVDD必须是2.5V模拟电源。

7.7.5 DVDD

DVDD用于数字逻辑。DVDD是1.2V数字电源。

备注：

1. GTX_CLK、TX_CLK、TX_EN、TX_ER、TXD[7:0]、RX_CLK、RX_DV、RX_ER、RXD[7:0]、CRS和COL。
2. LED_LINK10、LED_LINK100、LED_LINK1000、LED_DUPLEX、LED_RX和LED_TX。
3. CONFIG[4:0]、GCONFIG0、GCONFIG1。
4. TDI、TMS、TCK、TRSTn和TDO。

7.8 电源管理

HWD88E1111支持多种先进的电源管理模式来节省功耗。

7.8.1 低功耗模式

HWD88E1111支持四种低功耗模式。

COMA(深度睡眠)

IEEE掉电模式(兼容IEEE22.2.4.1.5的掉电模式)

能量检测(模式1)

能量检测+(模式2)

COMA(深度睡眠)模式关闭所有工作的电路来获得最小的功耗。

兼容IEEE22.2.4.1.5的掉电模式允许通过寄存器控制将PHY配置在低功耗状态。

能量检测(模式1)允许在检测到线上的信号能量时唤醒HWD88E1111。

能量检测+(模式2)除了具备唤醒一个链路伙伴的附加能力外，与模式1完全相同。在模式2下，当监听线上能量时，每秒发送一次10BASE-T链路脉冲。

每种模式的详细内容在如下章节进行描述。

7.8.2 进入低功耗模式

HWD88E1111有一个专门的引脚用于支持低功耗模式。

COMA引脚是一个来源于MAC层的直接输入，用于让PHY进入或退出COMA模式，COMA引脚详细描述参照引脚描述章节。

CONFIG[3]引脚在上电复位后采样，并且用于选择一般工作模式或能量检测低功耗模式。当DIS_SLEEP为0时，默认模式是模式2(能量检测+)。参考“硬件配置”章节。

低功耗模式同样可以通过寄存器配置。寄存器16.9:8允许用户在能量检测的模式1和模式2中进行选择。当没有选择低功耗模式时，可以使用寄存器0.11。如果处于能量检测模式下，会唤醒PHY并开始正常模式的工作，寄存器16.9:8的设置保持不变。当链路丢失且不再检测到能量时，HWD88E1111芯片返回寄存器16.9:8所存储的模式。

表 7-16 低功耗模式唤醒

电源模式	如何激活模式
COMA(深度睡眠)	专门的引脚用于激活—COMA(详见表 12COMA 管脚)
IEEE 掉电	写寄存器 0.11
能量检测	配置选项&写寄存器 16.9:8

7.8.3 低功耗工作模式

7.8.3.1 COMA 模式

可以通过将COMA引脚拉高来激活COMA模式。在COMA模式中，包括传输、接收以及串行管理接口在内的所有PHY功能均关闭。无电路运行，并且所有内部时钟停止。125MHz输出时钟也停止。该模式适用于要求绝对最小化功耗的应用。

COMA模式只可通过将COMA引脚拉低来退出。由于在该模式中，串行管理接口关闭，因此在COMA模式中，对寄存器的写和读操作关闭。此外，由于在该模式关闭所有工作的电路，因此能量检测电路也被关闭。一旦退出COMA模式，HWD88E1111将恢复正常工作。硬件复位时，无法COMA低功耗模式。

在COMA模式中，PHY不能通过检测CAT5线缆上的活动实现自我唤醒。

7.8.3.2 IEEE 掉电模式

通过配置寄存器0.11为1来使能标准IEEE掉电模式。在该模式下，PHY不响应除MDC/MDIO之外的任何MAC接口信号。同时也不响应CAT5线缆上的任意活动。

在该模式下，PHY不可以通过检测CAT5线缆上的活动实现自我唤醒。它只可以通过配置寄存器0.11为0来实现唤醒。

7.8.3.3 基于能量检测的低功耗模式

HWD88E1111可以通过两种能量检测方式中的一种进入低功耗模式，两种模式均可通过检测CAT5线缆上的活动实现自我唤醒。

开启能量检测后，为了关闭这些工作模式，避免再次因未检测到能量而自动进入低功耗模式，必须配置寄存器16.9:8为00，并且必须进行软复位。

7.8.3.4 能量检测(模式 1)

在模式1中，只有信号检测电路和串行管理接口是活跃的。若PHY在线缆上检测到能量，它便开始发送自动协商并发送FLP持续5s。若5s后自动协商还未完成，那么PHY便停止发送快速链接脉冲(FLP)并返回监视接收的能量。若5s内完成自动协商，那么PHY进入正常的10/100/1000Mbps工作。若正常工作期间链路断开，PHY将重启自动协商，若5s后还未检测到能量，那么PHY返回监视接收的能量。

7.8.3.5 能量检测+(模式 2)

在模式2中，PHY每秒发送一个10Mbps普通链接脉冲(NLP)。除了这个区别外，模式2和模式1完全一样。若HWD88E1111处于模式1状态，它不能唤醒一个连接的设备；因此，连接的设备必须主动发送NLPs，或者任一设备必须通过寄存器访问唤醒。若HWD88E1111处于模式2状态，那么它可以唤醒一个连接的设备。当DIS_SLEEP为0时，默认的工作模式为模式2。

7.8.3.6 正常 10/100/1000Mbps 工作

在能量检测模式下，可以使用配置选项或寄存器写操作来进入正常的10/100/1000Mbps工作。

7.8.4 125CLK 和 MAC 接口在低功耗模式下的影响

在一些应用中，无论PHY状态如何，125CLK或MAC接口的时钟必须不间断的运行。因此，在低功耗状态下需要额外的功耗保证这些时钟的运行。

在兼容IEEE掉电模式或能量检测模式下，若需获得最小的能量消耗，那么配置寄存器16.4为1以禁用125CLK的跳变，且应当配置寄存器16.3为0使MAC接口掉电。注意：为了使这些配置生效，必须发起一个软复位。

7.9 控制接口

控制接口通过MDC和MDIO引脚提供对内部寄存器的访问，并符合IEEE802.3u第22章的规定。MDC是控制数据时钟输入，并且可以从DC运行到最大速率为8.3MHz。在高MDIO扇出情况下，最大速率可能会降低，具体取决于输出负载。MDIO是控制数据输入/输出，是与MDC同步运行的双向信号。

MDIO引脚需要一个1.5kohm至10kohm范围的上拉电阻，以在空闲和运转期间将MDIO拉高。

在硬件复位序列期间完成PHY地址的配置。

控制接口上的典型读和写操作如下图所示。芯片设置了一系列必要的串行管理寄存器以及多个可选寄存器。寄存器的详细描述见“寄存器描述”章节。

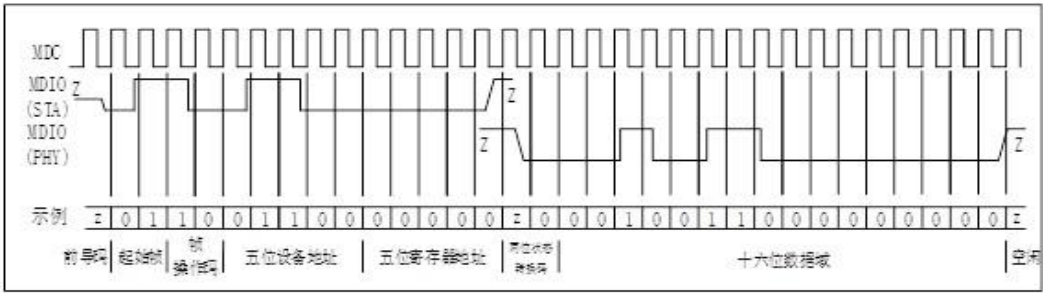


图 7-14 典型的 MDC/MDIO 读操作

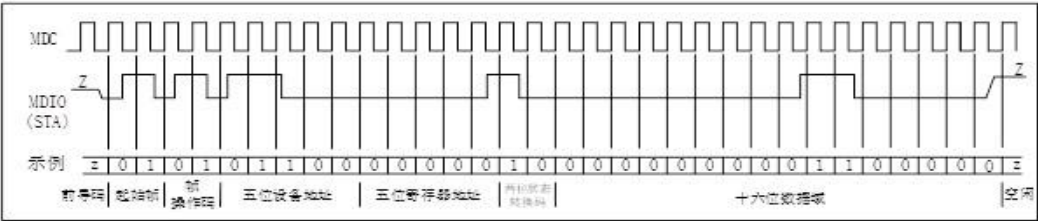


图 7-15 典型的 MDC/MDIO 写操作

下表是一个读取操作示例。

表 7-17 串行管理接口协议

32-Bit 前导码	帧起始	帧操作码 读=10 写=01	5 位 PHY 设备地址	5 位 PHY 寄存器地址 (MSB)	2-Bit 状态转换 读=z0 写=10	16 位数据域	空闲状态
11111111	01	10	01100	00000	z0	0001001100000000	11111111

7.9.1 扩展寄存器访问

MDC/MDIO协议仅支持32个寄存器。HWD88E1111具有32个以上的寄存器，因此使用分页方案来寻址32个以上的寄存器。可以根据操作模式自动访问不同的页面，也可以通过其他寄存器中设置来选择它们。例如，寄存器29可以设置寄存器30的适用页面。寄存器22用于选择各种寄存器的不同页面。

7.9.2 前导码抑制

HWD88E1111进行永久编程来实现前导码抑制。两次操作之间至少需要一个空闲位。

7.9.3 编程中断

HWD88E1111可以通过硬件配置选项INT_POL设置中断引脚的极性。当中断寄存器18设置中断使能，并检测到中断事件时，中断功能根据INT_POL的设置将管脚驱动为高电平或低电平。此功能最大程度地减少了通过串行管理接口进行轮询的需求。INTn引脚为低电平有效时，使用外部上拉电阻，INTn引脚为高电平有效时使用下拉电阻。

下表显示可以编程的中断。

表 7-18 可以编程的中断

寄存器地址	可编程中断
18.15	自动协商错误中断使能
18.14	速度更改中断使能
18.13	双工更改中断使能
18.12	页面接收中断使能
18.11	自动协商完成中断使能
18.10	连接状态更改中断使能
18.9	符号错误中断使能
18.8	错误载体中断使能
18.7	FIFO 上下溢出中断使能
18.6	MDI 交叉更改中断使能
18.5	降档中断使能
18.4	能量检测中断使能
18.3	保留位
18.2	DTE 功耗检测状态更改中断使能
18.1	极性更改中断使能
18.0	Jabber 中断使能

寄存器18确定在发生中断事件时是否将INTn引脚设为有效，寄存器19报告中断状态。发生中断事件时，寄存器19中的相应位将置1，并保持置位状态，直到通过串行管理接口读取寄存器19。如果未在寄存器18中设置中断使能，则当发生相应的中断事件时，寄存器19中的中断状态位仍将置1。但是，INTn引脚未置为有效。

寄存器18中设置了中断使能，且在寄存器19中发生了相应的中断状态置位，INTn引脚可以有效输出。

INTn引脚输出无效设置：

- 1、通过管理读取清除寄存器19
- 2、通过写寄存器18禁用中断使能

7.10 两线串行控制接口

HWD88E1111支持两线串行接口(TWSI)。TWSI使用串行数据线(SDA)和串行时钟线(SCL)进行操作。总线接口通过CONFIG6的第2bit启用，并且在数据传输期间，MDC/MDIO引脚用作总线接口连接。对于TWSI设备地址，低5位(PHYADR[4:0])在硬件复位期间被锁存，并且设备地址位([6:5])固定为10。SDA为双向，SCL为单向。SDA通过一个1.5kohm的上拉电阻。HWD88E1111用作总线接口的从设备。

硬件复位后5ms，HWD88E1111可以进行读/写操作。

表 7-19 MDI/MDC 到 TWSI 的管脚映射

管脚	100/400Kbps 模式	描述
MDI	SDA	串口数据线
MDC	SCL	串口时钟线

TWSI功能包括：

- 1、7位设备地址/8位数据传输
- 2、100Kbps模式
- 3、400Kbps模式

使用TWSI的多个设备可以共享MDC和MDIO线，并通过4.5kohm至10kohm的电阻上拉。

硬件复位后5ms，HWD88E1111可进行读/写操作。

7.10.1 总线操作

主设备为每个传输的数据位产生一个时钟脉冲。仅当SCL线上的时钟信号为低电平时，数据线的高电平或低电平状态才能更改。SCL为高电平时，SDA线上从高到低的跳变定义为开始。SCL为高电平时，SDA线上从低到高的跳变定义为停止。启动(S)，重复启动(Sr)和停止(P)条件始终由主设备生成。应答(A)和非应答($\bar{A}$)可以由从设备或主设备生成。

主设备连续监视启动和停止条件。每当检测到停止时，HWD88E1111就会进入待机模式，并且当前操作会被取消。从设备从此错误情况中恢复，并等待下一次传输开始。

必须始终使用应答(A)进行数据传输。接收器必须在应答时钟脉冲期间拉低SDA线，以使其在该时钟脉冲的高电平期间保持稳定的低电平。

如果从设备不应答(A)设备地址，在传输中的某个时间之后再不能接收更多的数据字节，则主设备必须中止传输。这种情况，从设备会在随后的第一个字节上生成非应答($\bar{A}$)。然后，从设备将数据线拉高，主设备必须产生停止或重复启动条件。当从设备正在总线上传输数据且主设备响应非应答($\bar{A}$)时，从设备必须接收到停止或重复启动条件。如果均未接收到，则为错误情况。从设备从此错误情况中恢复，并等待下一次传输开始。

总线接口在IEEE掉电模式下仍然有效。若HWD88E1111芯片处于IEEE掉电模式，无论何时主设备对从设备进行寻址，芯片都会跳出该模式。

7.10.2 读写操作

写操作需要一个8位从设备地址，然后是寄存器地址和应答。从设备地址是7位长，后跟第八位。数据传输的第一位是最高有效位(MSb)。第八位是最低有效位(LSb)，方向位(R/W：读=1，写=0)。读操作与写操作的执行方式相同，不同之处在于读操作的R/W位为1。

一个完整的字节写操作包括高字节和低字节。首先写入高位字节，然后写入低位字节。

寄存器地址计数器保持在上一次读或写操作期间访问的最后一个地址，递增1。只要维持芯片电源，该地址就在操作之间保持有效。寄存器限制为32个寄存器，计数器到达寄存器31的低字节后，它就会翻转到寄存器0的高字节。

7.10.2.1 随机写入

对于随机写入，必须先将高字节和低字节都写入从设备，然后再将数据写入寻址的寄存器。



图 7-16 随机写入

7.10.2.2 顺序写入

顺序写入由随机地址写入开始，从设备接收到寄存器地址后，将以应答进行响应。只要主设备没有产生停止，从设备就会产生一个应答。在顺序写入中，HWD88E1111仅接受字节的偶数传输。如果最后一个字节为奇数，则由从设备在内部保存，但不写入从设备寄存器。

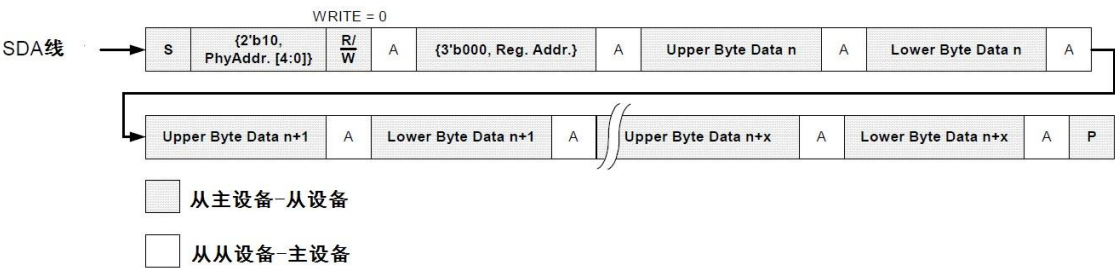


图 7-17 顺序写入

7.10.2.3 当前地址读取

当前地址读取用于读取当前寄存器地址的数据。当前地址读取由一个启动(S)开始，并重置从设备以与主设备同步。



图 7-18 当前地址读取

7.10.2.4 随机读取

随机读取用于访问任何特定寄存器。要写入数据字地址，需要写入“虚拟”字节。当设备地址和数据字地址被应答确认后，生成另一个启动条件。

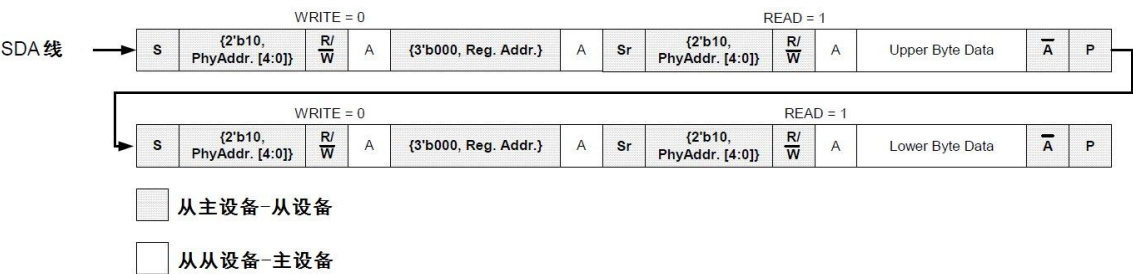


图 7-19 随机读取

7.10.2.5 顺序读取

顺序读取用于按地址顺序读取特定的寄存器。顺序读取由当前或随机地址读取启动。主设备接收到寄存器数据后，应答响应。只要从设备收到应答，寄存器数据就将继续以增量方式读取。当主设备没有以零响应但确实产生停止条件时，顺序读取操作将停止。下图是由随机读取开始的顺序读取的示例。

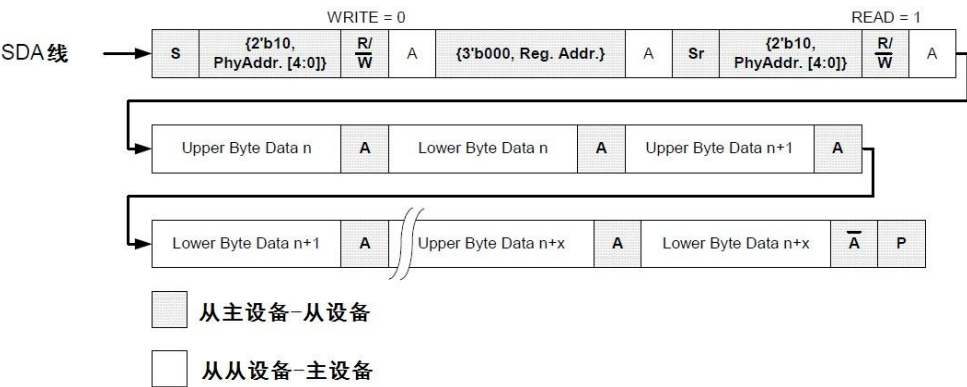


图 7-20 顺序读取

7.11 自动协商

HWD88E1111支持5种类型的自动协商：

- 1、10/100BASE-TX双绞线自动协商
- 2、1000BASE-X自动协商
- 3、自动介质选择自动协商

自动协商提供了一种机制，用于在链接会话期间将信息从本地站传输到链接伙伴，以建立速度，双工和主/从优先级。

1000BASE-X的自动协商仅支持1000Mbps操作。

自动协商会在以下任一情况下启动：

- 1、上电复位
- 2、硬件重置
- 3、软件复位(寄存器0.15)
- 4、重新启动自动协商(寄存器0.9)
- 5、从掉电过渡到上电(寄存器0.11)
- 6、链接断开

10/100BASE-TX或1000BASE-X自动协商的选项由RESETn上的硬件配置设置和所使用的数字接口决定。

7.11.1 10/100/1000BASE-T 自动协商

10/100/1000BASE-T自动协商(AN)基于IEEE802.3规范的第28和40条。它用于协商CAT5UTP电缆的速度，双工和流量控制。启动自动协商后，HWD88E1111将确定远端设备是否具有自动协商功能。确认具备后，HWD88E1111和远端设备会协商运行的速度和双工。

如果远端设备不具备自动协商功能，则HWD88E1111将使用并行检测功能来确定100BASE-TX和10BASE-T模式下远端设备的速度。如果基于并行检测功能建立了连接，则链路以半双工模式进行。有关自动协商的完整说明，请参见IEEE802.3第28和40节。

硬件复位后，可以通过寄存器0.12启用和禁用10/100/100BASE-T自动协商。自动MDI/MDIX和自动协商可以分别被启用和禁用。禁用自动协商时，可以分别通过寄存器0.13、0.6和0.8设置速度和双工。启用自动协商后，可以通过寄存器4和9更改所通告的能力。

使用CONFIG[2]引脚或寄存器可以配置自动协商选项。

硬件解复位后，可以将HWD88E1111配置为1000BASE-T、100BASE-TX模式或10BASE-T模式。

自动协商也可以通过寄存器0、4和9来配置。对寄存器0.12、0.13、0.6和0.8的更改在以下条件发生后才会生效：

- 1、软件复位(寄存器0.15)
- 2、重新启动自动协商(寄存器0.9)
- 3、从掉电过渡到上电(寄存器0.11)
- 4、链接断开

要启用或禁用自动协商，应同时更改寄存器0.12和寄存器0.15或0.9。例如，要禁用自动协商并强制10BASE-T半双工模式，应将寄存器0写入0x8000。

每当自动协商进入仲裁状态机中的能力检测状态时，寄存器4和9就在内部被锁存。因此，一旦HWD88E1111开始发送快速链接脉冲(FLPs)，对寄存器4或9的写操作将无效，这确保了所发送的FLPs序列彼此一致。

在进行其他下一页交换时，寄存器7的处理方式与寄存器4和9类似。

如果使能了自动介质检测功能，则必须将寄存器22.0设置为零，才能查看双绞线自动协商寄存器。

如果通告了1000BASE-T模式，则HWD88E1111将自动发送适当的下一页来通告能力并协商主/从操作模式。如果用户不希望发送更多额外的下页，则可以将下一页位(寄存器4.15)设置为零，用户无需更多的设置。

如果除了1000BASE-T所需的页面之外还需要其他页面，则用户可以将寄存器4.15设置为1，并分别通过寄存器7和8发送和接收其他页面。

注意，HWD88E1111会自动处理1000BASE-T的下一页交换，无需用户交互，不管是否发送了其他的下一页。

HWD88E1111完成自动协商后，将更新寄存器1、5、6和10中的各种状态。速度，双工，接收的页面以及自动协商完成状态也可在寄存器17和19中获知。

7.11.2 1000BASE-X 自动协商

在IEEE802.3规范的第37条中定义了1000BASE-X自动协商。它用于通过光纤电缆自动协商双工和流量控制。寄存器0、4、5、6和15用于分别启用自动协商AN，能力通告，确定链路伙伴的能力，显示AN状态以及显示双工操作模式。

1、HWCFG_MODE[3:0]=0011或0111，则寄存器0_1.12决定打开或关闭1000BASE-X自动协商。

2、寄存器4.5和4.6分别控制1000BASE-X全双工和半双工通告，4.8:7通告了流控制能力。

3、寄存器5.5和5.6显示链接伙伴1000BASE-X全双工/半双工能力。

4、寄存器15.14和15.15显示HWD88E1111设备的双工状态。

如果启用了自动介质检测，则必须将寄存器22.0设置为1才能查看光纤自动协商寄存器。

当使用GMII或RGMII接口时，HWD88E1111支持1000BASE-X自动协商的下一页选项。在以下模式支持每个IEEE条款27(光纤自动协商)的下一页：

- 1、GMII至1000BASE-X
- 2、GMII到自动媒体检测
- 3、RGMII到1000BASE-X
- 4、RGMII到自动媒体检测

光纤页面的寄存器7用于发送下一页，而光纤页面的寄存器8用于存储接收到的下一页。下一页交换是在软件干预下发生的。用户必须设置光纤组(第1页)寄存器4.15才能启用光纤下一页交换。在将要发送的新的下一页装入寄存器7之前，应先读取寄存器中接收的每个下一页。

7.11.3 SGMII 自动协商

SGMII是CISCO设计的事实标准。SGMII使用1000BASE-X编码在PHY和MAC之间发送数据以及自动协商信息。但是，SGMII自动协商的内容与1000BASE-X自动协商的内容不同。对于1000BASE-X操作，将更新寄存器4和5。

HWD88E1111支持带有和不带有自动协商的SGMII接口。如果选择了SGMII模式，则可以通过写入寄存器0_1.12(光纤组)然后进行软复位来启用或禁用自动协商。如果禁用了SGMII自动协商(0_1.12=0)，则MAC的接口连接、速度和有双绞线侧确定的双工状态，将无法从PHY传达给MAC。用户必须以其他某种方式(例如通过读取PHY寄存器的链接，速度和双工状态)获得的信息对MAC进行编程。当在GMII/RGMII到SGMII模式下禁用SGMII自动协商时，操作速度由寄存器20.5:4决定。

7.11.4 GBIC 模式自动协商

GBIC自动协商是可将MAC侧的1000BASE-X自动协商转换为铜侧的10/100/1000BASE-T自动协商。如果选择了GBIC模式，则可以通过写入光纤寄存器0_1.12并进行软复位来启用和禁用自动协商。也可以通过硬件配置捆绑选项来启用/禁用GBIC模式自动协商。

7.11.5 介质自动检测自动协商

HWD88E1111支持两个单独的介质接口：光纤接口和铜缆接口。它可以同时监视两个接口，并与所连接的任何介质建立链接。在这种操作模式下，HWD88E1111在其两个介质接口中同时承载1000BASE-X和10/100/1000BASE-T自动协商。第一个完成自动协商和链接的介质将被启用，而另一个介质功能将被关闭以节省电能。

自动协商寄存器4和5具有双重功能。如果操作介质为铜缆，则它们分别代表10/100/1000BASE-T自动协商通告的能力和相应的链接伙伴的能力。如果操作介质是光纤，则它们包含1000BASE-X自动协商信息。使能自动介质检测后，可以通过选择寄存器22.7:0来读取或写入任一寄存器集。

7.11.6 串行接口自动协商旁路模式

根据IEEE802.3X第37条，1000BASE-X自动协商状态机要求在建立链接之前，两个链接伙伴都支持自动协商。如果一个链接伙伴实现了自动协商功能，而另一方则没有实现，除非手动禁用了自动协商并且双方都配置为在相同的操作模式下工作，否则无法进行双向通信。

为解决此问题，HWD88E1111实现了串行接口自动协商旁路模式。GMII/RGMII，SGMII和GBIC模式的串行接口自动协商旁路模式的功能详细信息参阅下表。需要将寄存器0.12和27.12设置为1，串行接口自动协商旁路模式才能运行。

备注：对于GMII/RGMII和GBIC模式，默认情况下寄存器27.12=1，指示HWD88E1111默认情况下自动进入串行接口自动协商旁路模式，如果串行接口自动协商不成功，则在200ms后绕过自动协商。

表 7-20 GMII/RGMII, SGMII 和 GBIC 模式的串行接口自动协商

模式	HWCFG_MODE[3:0]	Reg.27.12 默认值 H/W 复位	Reg.27.11 状态	旁路计时	旁路链接时采取的操作
GMII/RGMII	0111=GMI 到光纤 0011=RGMII 到光纤	1	串口自协商启用 (0_1.12=1)且串口链接 (17.10=1): 27.11=1 旁路链接 27.11=0 自动协商链接	200ms	全双工和暂停位设置为 寄存器 4 的通告值
SGMII	0000=SGMII 到铜缆, 带时钟 0100=SGMII 到铜缆, 无时钟	0	串口自协商启用 (0_1.12)且串口链接 (17.10=1): 27.11=1 旁路链接 27.11=0 自动协商链接	200ms	铜缆自协商重启: 全双工=1 半双工=1 暂停=00 速度=仅 1000Mbps
GBIC	1000	1	N/A	200ms(铜缆 链接成功开 始计时)	铜缆自动协商不重启, 暂停值为铜缆自动协商 值

此处的串行接口自动协商，在GMII/RGMII到光纤模式(寄存器0_1.12=1)下，适用于光纤侧，在SGMII到铜缆模式(寄存器0_1.12=1)或GBIC模式，适用于MAC或串行接口侧。当进入能力检测(Ability_Detect)状态时，旁路计时器从大约200毫秒的初始值开始递减计数。如果HWD88E1111在200毫秒内收到空闲信号，则认为另一端“有效”，但无法发送配置代码来执行自动协商。200毫秒后，状态机将移动到旁路链接(Bypass_Link_Up)的新状态，在该状态下HWD88E1111将处于链接状态，并且将操作模式设置为上表中“旁路链接时采取的操作”下列出的值。如果在旁路计时器持续时间内未断言能力匹配，则执行串行接口自动协商旁路模式。在执行串行接口自动协商旁路的情况下，HWD88E1111将通过寄存器27.11报告旁路状态，同时通过寄存器17_1.10标明链路改变。寄存器27.11和17_1.10能够指示是由于标准自动协商还是旁路而恢复了链接。

7.12 光纤/铜缆自动选择

HWD88E1111具有可以自动检测并在光纤和铜缆连接之间切换的特性。芯片监视串行接口线和MDI线的信号。如果插入了光缆，则将自行调整为光纤模式。如果插入RJ-45电缆，则将自动调整为铜缆模式。如果同时连接了两条电缆，则第一个建立介质链接的模式将被启用。未启用的介质将关闭以节省电能。如果第一个介质上的链接丢失，则非活动介质将启动，并且两种介质都将再次开始搜索链接。

依靠介质选择，内部自动协商寄存器能够标明铜缆或光纤模式。在这种情况下，寄存器1、4、5、6、17和19会受到影响。寄存器27和寄存器22用于控制光纤/铜缆自动选择和状态。详细信息，参阅“扩展的PHY特定状态寄存器”。

可以通过硬件配置捆绑选项或寄存器写操作来启用光纤/铜缆自动选择。有关硬件配置捆绑选项的信息，参阅“硬件配置”章节。启用/禁用介质自动选择功能的配置捆绑选项也可以通过写寄存器27.15被覆盖，

此过程需要进行软件复位。选择介质后，寄存器访问权限将自动更新为该介质寄存器，设置寄存器27.9=1，可以禁用此功能。

光纤/铜缆自动选择要求将MAC/媒体接口的配置捆绑选项设置为铜缆。例如，如果MAC接口是GMII，则应捆绑GMII到铜缆的操作模式。通过设置HWFG_MODE[3:0]=1111来完成。类似地，对于除GMII之外的其他模式，介质选择应绑到铜缆上。如果需要将操作模式从GMII更改为光纤，则应通过写入寄存器27.15=1来禁用光纤/铜线自动选择。可以使用寄存器27.3:0通过软件选择光纤或铜缆。

如果选择了光纤/铜缆自动选择，则ANEG[3:0]捆绑选项位不仅会为10/100/1000BASE-T铜缆自动协商选择自动协商选项，还会影响光纤1000BASE-X自动协商。

ANEG[3:2]必须等于11才能允许光纤自动协商运行，这同时还将为铜缆侧自动协商指定了10/100BASE-T能力。如果不选择通告10/100BASE-T能力，需要重新编程寄存器4的0页。

上述的光纤铜缆自动选择在“能量检测”睡眠模式下不可用。

在进行MAC接口环回测试时，通过设置寄存器27.15=1来禁用介质自动选择。通过设置寄存器0.14=1来启用环回。

7.12.1 光纤/铜缆自动选择的首选介质

HWD88E1111可以配置选择介质优先。如果配置的非首选介质先建立了链接，之后在首选介质上检测到能量，则PHY将丢弃非首选介质上的链接4秒钟，并为首选介质提供建立链接的机会。寄存器26.11:10来选择首选介质。

- 1、00=与第一个介质建立链接
- 2、01=首选光纤
- 3、10=首选铜缆

从一种介质切换到另一种介质的时间也可以通过软件进行管理，而不是自动进行。将寄存器26.11:10设置为00，表示不给任何介质确定优先级。然后，软件将轮询寄存器17_0.4和17_1.4，以查看是否分别在铜或光纤介质上检测到能量。如果一种介质的链路已经建立，但第二种介质指示已通过寄存器17_0.4或17_1.4检测到能量，则管理软件可以通过寄存器26.11:10设置采用已经准备好的第二种介质优先建立链接。在第二个媒体寄存器上建立链接完成，可将26.11:10设置回00。

寄存器19_0.4和19_1.4是粘性位，分别在铜缆或光纤介质上检测到的能量发生变化时报告。

如果给某一种介质确定优先权并选中，则另一种介质的“能量检测”状态将没有意义。因此，如果用户希望能够监视其他介质的能量检测状态，则不应设置寄存器26中的优先位。

光纤介质的活动取决于信号检测引脚(SD±)，用户需要使用寄存器26.7设置外部信号检测。

7.13 降档功能

如果未启用降档功能，则两个千兆链路设备之间的连接需要四对RJ-45电缆来建立10、100或1000Mbps链路。用于连接10Mbps和100Mbps以太网PHY的电缆通常只有两对线。仅有一对1、2和3、6对可用，千兆位

链接设备可以自动协商到1000Mbps，但无法链接。未启用降档功能的千兆位PHY将反复进行自动协商，但是一直无法以1000Mbps建立链接，且不会尝试以10Mbps或100Mbps的速度链接。

启用降档功能后，HWD88E1111能够使用电缆中的线对1、2和3、6与另一个千兆链路设备自动协商，降档为10Mbps或100Mbps进行链接，以次高速度为准在两个千兆位PHY之间通告。

对于三对电缆(附加对4、5或7、8，但不能同时使用)，两对电缆具有相同的降档功能。

默认情况下，降档功能处于关闭状态。请参见寄存器20.11:8，其中描述了如何启用此功能以及如何控制降档算法参数。

要启用降档功能，必须设置以下寄存器：

- 1、寄存器20.8=1，启用降档
- 2、寄存器20.11:9，设置降档之前的链接尝试次数

7.14 TRR 字节填充阻止功能

通过将寄存器位20.15设置为1以及软复位来启用TRR字节填充块功能。默认情况下，该功能被禁止(寄存器20.15=0)。

7.14.1 接收方向上的 TRR 字节填充阻止

基于SERDES的MAC的链接设备可以在\T\R\之后发送额外的\R\，在一个好帧的末尾形成\T\R\R\。在RGMII或GMII模式下，此类帧的接收会导致RX_ER在RX_DV变低之后填一位有效位。这是正常现象，但是某些MAC可能会丢弃此帧类型。在接收方向上，启用TRR字节填充阻塞(20.15=1)将阻止在帧末尾RX_DV变低之后RX_ER填充有效位。

在以下模式下，可以在接收方向上阻止TRR字节填充：

- 1、RGMII到铜
- 2、RGMII到光纤
- 3、RGMII到SGMII
- 4、GMII转铜
- 5、GMII转光纤
- 6、GMII到SGMII

7.14.2 发送方向上的 TRR 字节填充阻止

连接到PHY的基于SERDES的MAC可以在帧的结尾使用\T\R\R\进行传输。在HWD88E1111中启用TRR字节填充阻塞(20.15=1)将阻止发送额外的\R\，因此仅在发送帧的末尾发送\T\R\。

在以下模式下，可以在发送方向上阻止TRR字节填充：

- 1、SGMII转铜
- 2、光纤到铜

7.15 环回模式

7.15.1 MAC 接口环回

MAC接口的功能，时序以及信号完整性可以通过将HWD88E1111芯片置于MAC接口回环模式中来测试。该模式通过配置寄存器0.14=1使能。在回环模式中，从MAC接收的数据不会从媒介接口传输出去。相反，数据返回并发送给MAC。对于铜线媒介，在回环测试中，链路断开且不会接收到数据包。在使用铜线介质的模式中，当执行一个寄存器0.14MAC接口回环测试时，铜线接收器将掉电，链路将不会建立链接且不会传输接收的任意数据。铜线发送器将发送Idles。

当自动协商时使能回环测试，将发送FLP自动协商编码。若模式为强制10BASE-T模式且回环测试使能，那么将在铜线端发送10BASE-Tidle链路脉冲。若模式为强制100BASE-T模式且回环测试使能，那么将在铜线端发送100BASE-Tidle链路脉冲。

在使用光纤媒介的模式中执行一个寄存器0.14回环测试时，光纤收发器启动且若接收到有效的代码组，同步状态将会建立。从MAC接收的任意数据不会发送至线缆上去。光纤发送器将发送Idles脉冲。

如下部分描述GMII/MII-铜线，RGMII-铜线，以及SGMII-铜线回环测试速度的确定。

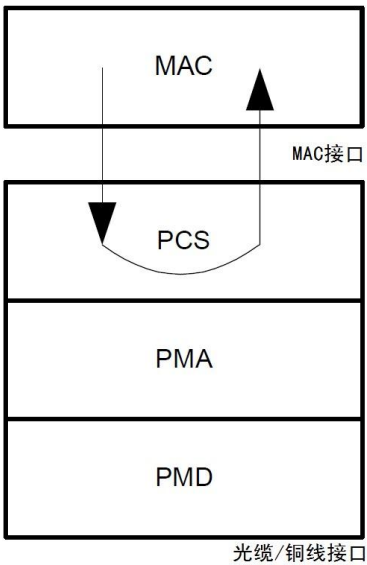


图 7-21 MAC 接口环回测试框图

7.15.1.1 启用自动协商时的环回

如果启用了自动协商，并且链路断开，可以使用寄存器20.6:4设置速度。需要软复位才能更新寄存器20.6:4。然后可以通过设置寄存器0.14=1来启用环回。例如，当启用自动协商时，写：

表 7-21 自协商环回配置

Register20.6:4=101	MAC 接口速度设置为 100Mbps
--------------------	---------------------

Register0.15=1	软件复位，需要更新寄存器 20.6:4 设置
Register0.14=1	启用环回

7.15.1.2 禁止自动协商时的环回

如果在强制速度模式下(禁用自动协商)，则通过寄存器0.6和0.13来设置速度。需要软复位才能更新0.6和0.13。然后可以通过设置寄存器0.14=1来启用环回。例如，当禁用自动协商(MAC接口速度强制为100Mbps)时，写：

表 7-22 禁用自动协商配置

Register0.13=1 Register0.6=0	MAC 接口速度设置为 100Mbps
Register0.15=1 (e.g., Register0=0xa100) Loopbackbitsetting0x6100	软件复位，需要更新寄存器 0.13 和寄存器 0.6 设置
Register0.14=1	启用环回

7.15.1.3 GBIC 和 SGMII 模式环回

对于GBIC和SGMII模式，禁用了串行接口自动协商，就可以执行环回。

例如，从GBIC模式的捆绑选项(HWCFG_MODE[3:0]=1000)开始，执行以下寄存器写操作：

表 7-23 GBIC 和 SGMII 模式环回配置

22.7:0=0x01	选择 PHY 的光纤寄存器组
Register0.12=0and0.15=1	禁用光纤自动协商并进行软复位
Register0.14=1	启用环回

要返回正常操作，执行以下寄存器写操作：

表 7-24 GBIC 和 SGMII 模式环回返回正常操作配置

Register0.14=0	禁用环回
Register0.12=1and0.15=1	启用 SERDES(或 SGMII)自动协商并进行软复位
22.7:0=0x00	选择 PHY 的铜缆寄存器组

对于介质转换和GBIC/SFP应用，串行接口可以实现MAC接口的环回。

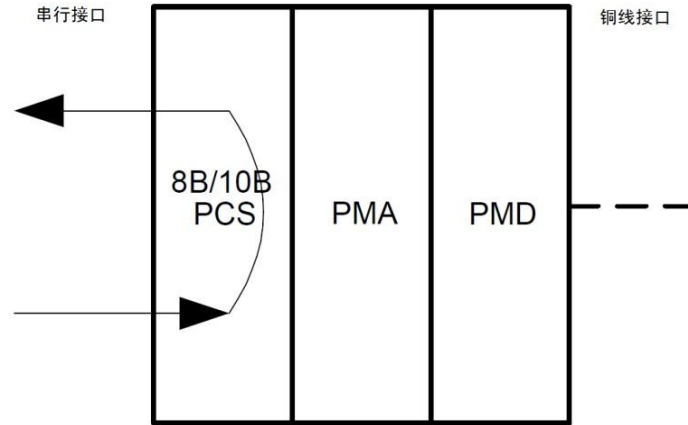


图 7-22 GBIC 环回

7.15.2 铜缆环回

铜缆环回允许链接设备将帧发送到HWD88E1111中，来测试发送和接收数据路径。在到达MAC接口引脚之前，从链路设备进入PHY的帧被环回并通过铜缆发送出去，它们也被发送到MAC。在铜缆环回期间，从MAC接收的数据包被忽略。如下图，铜缆环回允许链接设备接收自己的帧。

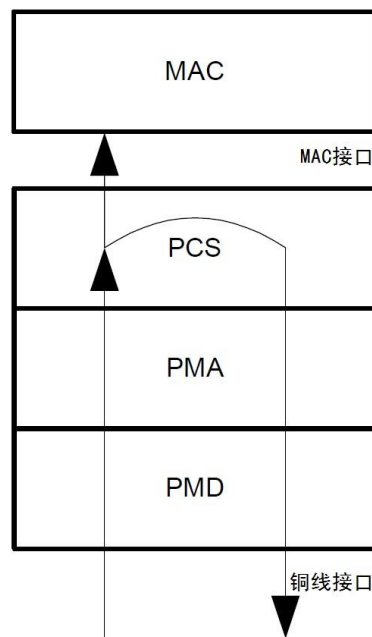


图 7-23 铜缆环回

在启用铜缆环回功能之前，PHY必须首先建立到另一个PHY链路设备的链接。如果启用了自动协商，则两个链接设备都应通告相同的速度和全双工。如果禁用了自动协商，则必须将两个链接设备都强制设置为相同的速度和全双工。建立链接后，通过写入寄存器20.14启用铜缆环回模式。

- 1、20.14=1(启用铜缆环回)
- 2、20.14=0(禁用铜缆环回)

7.15.3 外部 1000Mbps 环回

对于生产测试，可以使用外部回送存根测试10/100/1000Mbps模式的完整数据路径。对于10/100Mbps模式，环回测试不需要写入寄存器。对于1000Mbps模式，一系列寄存器写操作将为外部1000Mbps环回设置PHY。所有模式都需要一个外部stub环回。

7.15.3.1 Stub 环回

Stub环回可以藉由RJ-45接头连接，将RJ-45线对1、2分别连接到线对3、6，将线对4、5分别连接到线对7、8，如下图所示。

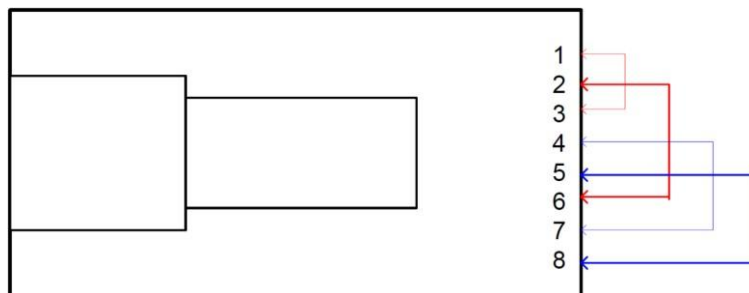


图 7-24 回环桩(带标签的顶视图)

7.15.3.2 启用 1000Mbps 短接环回

要启用1000Mbps的Stub环回模式，请写入以下寄存器：

寄存器18=0x0000 (禁用所有中断)

寄存器9.12:11=“11”(强制主设备，即寄存器9: 0x1B00)

寄存器0.15=“1”(即寄存器0x9140，以执行软复位)

寄存器29=0x0007 (指向寄存器30_7)

寄存器30.3=“1”(即寄存器30: 0x0808)

寄存器29=0x0010 (指向寄存器30_16)

寄存器30.1=“1”(即寄存器30: 0x0042)

寄存器29=0x0012 (指向寄存器30_18)

寄存器30.0=“1”(即寄存器30: 0x8901)

7.15.3.3 禁用 1000Mbps 短接环回

要禁用千兆位Stub环回模式，请将默认设置恢复到上面的相关寄存器。

备注：

寄存器29是指向隐藏寄存器的指针。

寄存器9.12:11=恢复原始值(即寄存器9: 0x0300)

寄存器0.15= “1” (即寄存器: 0x9140，以执行软复位)

寄存器29=0x0007 (指向寄存器30_7)

寄存器30.3= “0” (即寄存器30: 0x0800)

寄存器29=0x0010 (指向寄存器30_16)

寄存器30.1= “0” (即寄存器30:0x0040)

寄存器29=0x0012(指向寄存器30_18)

寄存器30.0=“0”(即寄存器30: 0x8900)

寄存器18=恢复期望的中断

7.15.3.4 外部千兆回送测试设置

外部环回测试设置要求存在MAC，该MAC将发起要通过PHY发送的帧。环回末节取代了普通的RJ-45电缆，使PHY能够以1000Mbps的速度自链接。它还允许实际的外部环回。参见下图。MAC应当接收到与其发送相同的数据包。

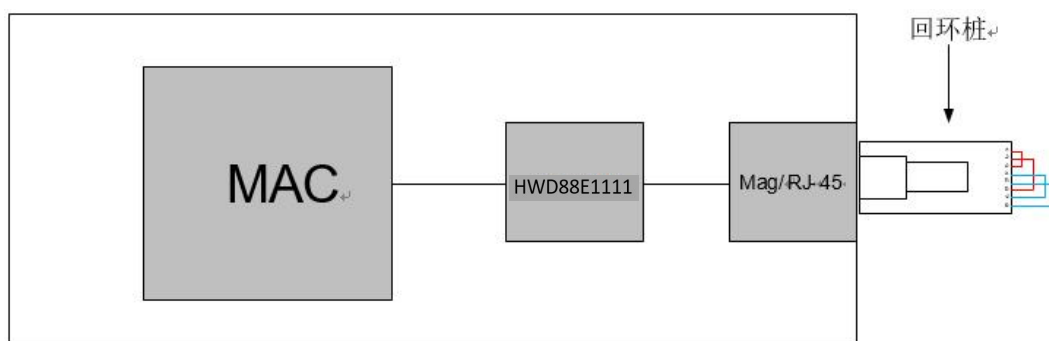


图 7-25 10/100/1000Mbps 模式下使用一个外部回环桩的测试建立

7.16 虚拟电缆测试器 (VCT™) 功能

HWD88E1111芯片的虚拟电缆测试仪®功能使用时域反射仪(TDR)来确定电缆，连接器和端接的质量。可以诊断的一些可能的问题包括开路，短路，电缆阻抗不匹配，连接器损坏，端接不匹配以及磁性不良。

HWD88E1111芯片沿四对连接的电缆中的每对电缆传输一个已知幅度(+1V)的信号。它将对每对电缆进行电缆诊断测试，依次测试MDI[0]，MDI[1]，MDI[2]和MDI[3]对。传输的信号将继续沿电缆向下传输，直到反射出电缆缺陷为止。反射的幅度和反射返回所需的时间分别显示在寄存器28.12:8和28.7:0中。

使用寄存器28中的信息，可以确定到问题位置的距离和问题的类型。例如，可以使用寄存器28上的表将反射回来所需的时间转换为距离。反射的极性和幅度以及距离将指示不连续的类型。例如，+1V反射表示靠近PHY的开路，而-1V反射表示靠近PHY的短路。

寄存器22用于选择哪对MDI的结果如寄存器28所示。

如果电缆正确端接且没有间断，则不会有反射。如果没有反射，则无法通过TDR方法确定电缆长度。相反，如果链接良好，则使用DSP算法确定电缆长度，如寄存器17.9:7所示。

通过设置寄存器28.15=1激活电缆诊断功能时，在发送测试脉冲之前经过了预定时间。这是为了确保链接伙伴丢失链接，以使其停止发送1000BASE-T或100BASE-TX空闲或10Mbit数据包。这对于执行TDR测试是必需的。在没有链路伙伴或链路伙伴自动协商或发送10Mbit空闲链路脉冲时，可以执行TDR测试。如果

HWD88E1111芯片在125ms内收到连续信号，它将宣布测试失败，因为它无法启动TDR测试。在测试失败的情况下，接收到的数据无效。测试结果也汇总在寄存器位28.14:13中。

- 1、11=测试失败(由于上述原因无法运行TDR测试)
- 2、00=有效测试，正常电缆(无短路或电缆开路)
- 3、10=有效测试，电缆打开(阻抗>333欧姆)
- 4、01=有效测试，电缆短路(阻抗<33欧姆)

短路和断路的定义是任意的，用户可以使用寄存器28中的信息以他们希望的任何方式进行定义。不连续位置处的阻抗失配也可以在知道反射幅度的情况下进行计算。

建立1000BASE-T链接后，可以建立有关电缆的其他信息。Page4寄存器28总结了四对电缆之间的对偏斜。Page5寄存器28.3:0报告每对电缆的极性，而位5:4报告哪个通道连接到哪对电线。仅当第5页寄存器28.6设置为1时，第4页和第5页寄存器28的内容才有效。

7.17 MDI/MDIX 交叉

如表 7- 21所示，芯片会自动确定是否需要在两对之间交叉，因此不需要外部交叉电缆。如果芯片与设备之间无法进行自动交叉校正操作，则芯片需要在开始自动协商之前完成调整设置。如果芯片与设备之间能够进行自动交叉校正操作，则按照IEEE802.3第40.4.4节中描述的随机算法来确定执行交叉的设备。

当HWD88E1111与未实现自动协商的旧式10BASE-T设备互连时，由于存在链接脉冲信号，因此设备可以遵循与上述相同的算法。但是，当与未实现自动协商(即不存在链路脉冲信号)的传统100BASE-TX设备进行互连时，HWD88E1111将使用信号检测来确定是否交叉。

可通过寄存器16.6:5禁用自动MDI/MDIX交叉功能。

HWD88E1111默认为MDI模式。请参阅硬件配置中的ENA_XC和寄存器16.6:5。

下表显示了MDI和MDIX模式下的引脚映射。

表 7-25 MDI 和 MDIX 模式下的引脚映射

引脚	MDI			MDIX		
	1000BASE-T	100BASE-TX	10BASE-T	1000BASE-T	100BASE-TX	10BASE-T
MDI[0]±	BI_DA±	TX±	TX±	BI_DB±	RX±	RX±
MDI[1]±	BI_DB±	RX±	RX±	BI_DA±	TX±	TX±
MDI[2]±	BI_DC±	unused	unused	BI_DD±	unused	unused
MDI[3]±	BI_DD±	unused	unused	BI_DC±	unused	unused

备注：

上表假设PCB上没有交叉。

MDI/MDIX状态由寄存器17.6指示。该位指示接收对(3,6)和(1,2)是否交叉。如上表所示，在1000BASE-T操作中，可以校正线对(4,5)和(7,8)之间的交叉，寄存器17.6并未提交。有关所有线对的交叉状态，请参见寄存器28第5页5:4。有关所有线对的交叉状态，参见寄存器28第5页5:4。

7.18 极性校正

HWD88E1111芯片在1000BASE-T和10BASE-T在1000BASE-T和10BASE-T模式下，自动纠正接收对的极性错误。在100BASE-TX模式下，极性错误没有影响。

在1000BASE-T模式下，接收极性错误基于idle码元的序列自动进行纠正。一旦解扰器锁定，那么所有信号对的极性也锁定。只有在接收器失锁的时候极性会变为解锁状态。

在10BASE-T模式下，极性错误基于检测到有效间隔的链路脉冲进行纠正。极性检测在MDI交叉线检测阶段开始，并在10BASE-T建立链路的时候锁定。当链路断开的时候极性会变为解锁状态。

极性纠正状态通过寄存器17.1标识。该位标识接收对(3、6)在MDI操作模式下是否极性翻转。在MDIX模式下，接收对为(1、2)，寄存器17.1指示该信号对是否极性翻转。虽然对所有信号对的极性反转进行了纠正，但是寄存器17.1仅指示上述信号对(即1、2)的极性反转情况。四对信号对各自的极性状态参考寄存器28_5.3:0。该功能通过寄存器16.1使能和禁用。

7.19 数据终端设备(DTE)检测

HWD88E1111芯片支持数据终端设备(DTE)电源功能。DTE电源功能用于检测链接伙伴是否需要芯片提供的电源。

可以通过写入寄存器20.2，然后进行软件复位来启用DTE电源功能。启用DTE后，HWD88E1111芯片将首先监视链接伙伴传输的任何活动。如果链接伙伴处于活动状态，则该链接伙伴具有电源，并且不需要芯片的电源。如果链路伙伴没有活动，则DTE电源接通，并发送特殊脉冲以检测链路伙伴是否需要DTE电源。如果链接伙伴安装了低通滤波器(或类似的固定装置)，则将检测到该链接伙伴需要DTE电源。

DTE电源需求的检测可以通过两种方式报告给HWD88E1111芯片。

1、一旦检测到链接伙伴为需要DTE电源的设备，就会立即出现DTE电源状态寄存器(寄存器27.4)。HWD88E1111芯片将连续查询该寄存器，以检测链接伙伴是否需要DTE电源。

2、如果使能了DTE电源状态更改中断(寄存器18.2)，则在检测到DTE电源设备时会产生一个中断。然后，HWD88E1111芯片将读取已更改的DTE电源状态(寄存器19.2)和DTE电源状态寄存器(寄存器27.4)。

如果一个需求DTE电源的链路伙伴被拔出，DTE电源状态(寄存器27.4)会在一个用户可控制延迟(默认为20秒-寄存器27.8:5)之后置为0，以避免DTE电源状态寄存器在链路伙伴上电期间被置0(大多数应用情况)，因为低通滤波器(或相似结构)在上电的时候被移除。如果DTE电源状态被要求马上置0，就要对寄存器27.8:5写入4'b0000。

表 7-26 用于 DTEPower 的寄存器

寄存器	描述
20.2-使能以太网供电(PoE)检测	0=关闭 DTE 检测 1=使能 DTE 检测 使能这个特性需要进行软复位(0.15=1) HW 复位: DIS_POWER 位配置 SW 复位: 更新

寄存器	描述
27.4-以太网供电检测状态	0=不需要电源 1=需要电源 HW 复位: 0 SW 复位: 0
18.2-以太网供电检测状态改变中断使能	0=不使能 1=使能 HW 复位: 0 SW 复位: 保持
19.2 以太网供电检测状态改变中断	0=没有改变 1=改变 HW 复位: 0; W 复位: 0
27.8:5DTE 检测状态回落	一旦 PHY 不再检测到链路伙伴滤波器, PHY 等待一段时间再清零以太网供电检测状态位(27.4)。等待时间为 5 秒乘以这些位的值。(例: 5*0x4=20s) HW 复位默认为: 0x4 SW 复位: 保持

7.20 自动和手动阻抗校准

7.20.1 MAC 接口校准电路

自动校准可用于MAC接口I/O。硬件复位后, PHY默认情况下以45欧姆目标阻抗运行自动校准电路。通过更改阻抗目标并通过写寄存器重新启动自动校准, 可以使用其他阻抗目标。各个NMOS和PMOS输出晶体管可以以各种增量控制22至55欧姆的目标。

如果不需要自动校准, 则可以使用手动NMOS和PMOS设置。如果PCB走线不同于50欧姆, 则可以对MAC接口I/O缓冲器的输出阻抗进行编程以匹配走线阻抗。用户可以调整NMOS和PMOS驱动器的输出强度, 以完美匹配传输线阻抗并完全消除反射。

7.20.2 MAC 接口校准寄存器定义

如果寄存器29=0x0003, 则寄存器30定义如下:

表 7-27 寄存器 30-MAC 接口校准定义

寄存器位	功能	设置描述	模式	HW 复位	SW 复位
15	重启校准	0=正常, 1=重启 Bit15 是一个自清零寄存器。一旦该寄存器清零, 校准开始。	R/W	0	保持
14	校准完成	1=校准完毕, 0=正在校准	RO	0	保持
13	保留	0	R/W	0	保持
12:8	PMOS 值	00000=所有 finger 关断	R/W	自动校准值	保持

寄存器位	功能	设置描述	模式	HW 复位	SW 复位
		11111=所有 finger 打开 校准完毕后, 自动校准值储存在这里一旦 LATCH 位置 1, 会写入新的校准值。 自动校准值会丢失			
7	保留	0	R/W	0	保持
6	锁存	1=锁存新值。该位自清 0 (用于手动设置)	R/W SC(自清零)	0	保持
5	PMOS/NMOS 选择	1=PMOS 值在 LATCH 置 1 的时候被写入 0=NMOS 值在 LATCH 置 1 的时候被写入	R/W	0	保持
4:0	NMOS 值	00000=所有 fingers 关断 11111=所有 fingers 打开 校准完毕后, 自动校准值储存在这里一旦 LATCH 位置 1, 会写入新的校准值。 自动校准值会丢失	R/W	自动校准值	保持

表 7-28 其他控制, 寄存器 30

寄存器位	功能	设置描述	模式	HW 复位	SW 复位
15:12	保留	该控制位执行读操作在执行写之前不可更改	RW	0x8	保持
11:9	校准 PMOS 目标阻抗	000=52ohm 001=45ohm 010=36ohm 011=32ohm 100=30ohm 101=25ohm 110=24ohm 111=22ohm	RW	0x1	保持
8:6	校准 NMOS 目标阻抗	000=56ohm 001=43ohm 010=39ohm 011=33ohm 100=29ohm 101=27ohm 110=24ohm 111=23ohm	RW	0x1	保持
5:2	数据包发送	Bit5:1=Packetgeneration 数据包发送使能,0=不使能	RW	0x00	保持

寄存器位	功能	设置描述	模式	HW 复位	SW 复位
		Bit4:0=随机,1=0x5a(数据包 pattern 形式选择) Bit3:0=64byte,1=1518byte(数据包 length 长度选择) Bit2:1=Generateerrorpacket 发送错误数据包,0=无错			
1	保留	该控制位执行读操作在执行写之前不可更改	RW	0x00	保持
0	关闭 NEXTCan-celler	0=EnableNEXT 1=DisableNEXT	RW	0x0	保持

7.20.3 更改自动校准目标

PHY在硬件重置后默认运行一个45欧姆目标阻抗的自动校准电路。其余的阻抗目标可以通过改变阻抗目标以及通过寄存器写重启自动校准来选择。

要改变自动校准目标，写如下寄存器：

寄存器29=0x0012

寄存器30，bit11:9=ppp(写入新PMOS目标值)

寄存器30，bit8:6=nnn(写入新NMOS目标值)

寄存器29=0x0003

寄存器30=0x8000(使用新目标重启自动校准)

例：为了设定大约55欧姆自动校准目标，按如下方式写入：

Reg=0x0012

Reg30，bit11:9=000且bit18:6=000

Reg29=0x0003

Reg30=0x8000

7.20.4 手动设定校准电阻

要使用手动校准，要对如下寄存器进行写操作：

寄存器29=0x0003

寄存器30=b' 000PPPPP011NNNNN-调整PMOS强度

寄存器30=b' 000PPPPP010NNNNN-调整NMOS强度

此处PPPPP是表征PMOS强度的5bit值。

NNNNN是表征NMOS强度的5位值。

PPPPP或NNNNN的值取决于所使用的板。“11111”值使能所有的叉指数为最大驱动强度，最小的阻抗。“00000”值把所有叉指数调整为最小驱动强度，最大阻抗。使用一个示波器来监视目的地附近的RX_CLK引脚。

从默认的自动校准值开始并向各方向移动来观察它是如何影响板上信号的完整性。图7- 26和图7- 27展示了2.5V的PMOS和NMOS阻抗设定的趋势走向。

注意：图7- 26和图7- 27中的趋势走向只是使用标称值，不同产品会有所差异。

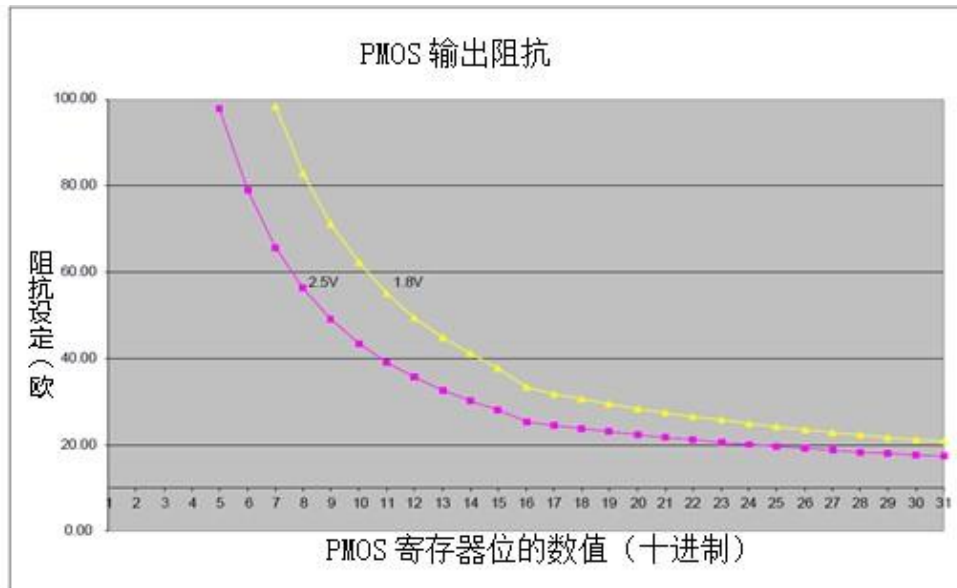


图 7-26 PMOS 输出阻抗 2.5V 趋势线

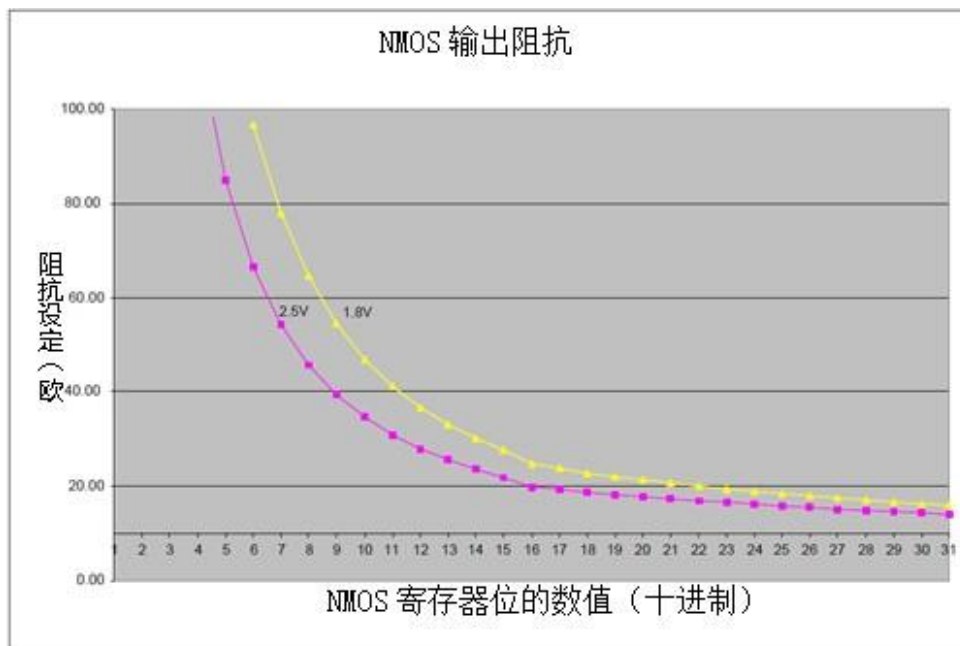


图 7-27 NMOS 输出阻抗 2.5V 趋势线

例：自动校准有50欧姆目标，但是如果GMII的板上走线阻抗是60欧姆，你就会看到目标设备上通过示波器捕获的的反射。参考图7- 28。在手动校准之后，在图7- 29中可以看到反射被消除。

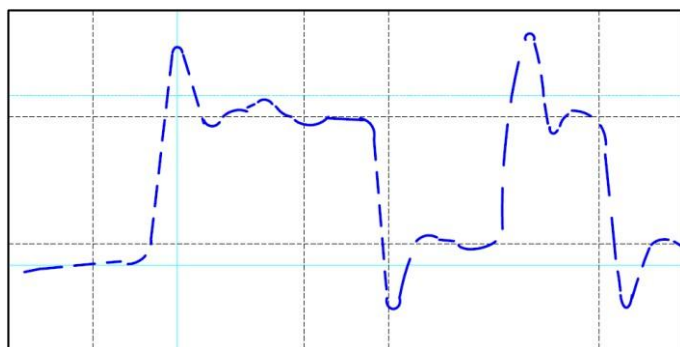


图 7-28 使用 50 欧姆设置但走线阻抗为 60 欧姆时的信号反射

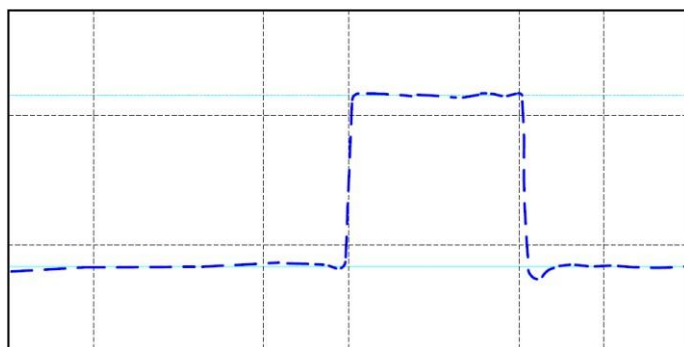


图 7-29 手动校准为 60 欧姆后的干净信号

7.21 数据包生成器

HWD88E1111芯片包含一个非常简单数据包生成器。启用后，将忽略来自MAC的传输数据。在启用数据包生成器之前，应先建立链接。生成器将以已建立链接的速度生成数据包。

一旦启用，固定长度的64或1518字节帧的数据包(包括CRC)将以12字节的IPG连续发送。前导码长度为8个字节。帧的有效载荷可以是固定的5A, A5、5A, A5模式或伪随机模式。正确的IEEECRC会附加到帧的末尾。错误包也可以生成。

寄存器如下：

如果在第18页上注册30：

位5:1=使能数据包生成，0=禁止

位4:0=随机，1=0x5a(分组模式选择)

位3:0=64字节，1=1518字节(数据包长度选择)

位2:1=生成错误数据包，0=无错误

7.22 CRC 错误计数器和帧计数器

通常位于MAC内部的CRC计数器和帧计数器在HWD88E1111芯片上也存在。CRC计数器和帧计数器的特性通过寄存器写使能且每个计数器存储于8个寄存器位中。

7.22.1 使能 CRC 错误计数器和帧计数器

7.22.1.1 使能计数器

对以下寄存器进行写可以使能开启两个计数器。

寄存器29:0x0010(指向寄存器30_16)(注意0x0010是16进制16, 不要和寄存器处的值混淆)。

寄存器30:0x0001(使能CRC错误计数器和帧计数器)

7.22.1.2 计数器禁用以及清零

对以下寄存器进行写可以禁用并清零两个计数器。

寄存器29:0x0010(指向P16的寄存器30)

寄存器30:0x0000(禁用并清零CRC错误计数器和帧计数器)

7.22.1.3 读取计数器的内容

通过对以下寄存器进行写, 可以读取CRC计数器和帧计数器的内容。

寄存器29:0x000C(指向寄存器30_12)

寄存器30. 15:8(帧计数值存储在该位置), 30. 7:0(CRC错误计数值存储在该位置)

读命令不会清零计数器。要清空CRC错误计数器, 禁用后再使能计数器, 详细内容参考寄存器30_12。

7.22.1.4 铜线和光纤模式下 CRC 校验以及包计数的比较

CRC错误校验针对接收到的包而不是发送的包。数据包的计数是针对从介质接收到的数据包。

在GMII/RGMII-光纤模式中, CRC校验功能对从光纤接收到的包进行错误校验。

在GBIC和SFP应用的媒介转换器模式中, CRC校验只对从铜介质接收到的包进行校验。

在GMII/RGMII/SGMII-铜介质模式下, CRC校验只对从铜介质接收到的包进行校验。

7.23 LED 接口

LED接口包含6个引脚: LED_LINK10, LED_LINK100, LED_LINK1000, LED_DUPLEX, LED_RX和LED_TX。LED可以由PHY控制, 也可以手动控制, 与PHY的状态无关。手动控制是通过写入寄存器25来实现的。任何一个LED都可以独立于其他LED进行控制(即, 一个LED可以从外部进行控制, 而另一个LED可以通过PHY的状态进行控制)。

7.23.1 手动 LED 控制

由于独立于PHY的状态, 任何LED都可以打开, 关闭或以不同频率闪烁。这可以分别通过对寄存器25. 11:0写入11、10或01来实现, 该寄存器控制6个LED中每一个LED的手动LED操作。这样就不用MAC或者CPU主动驱动LED了。如果LED由位于板后的CPU驱动, 穿过整块板子的LED走线会引入噪声。这个噪声可能会导致EMI问题。除此之外, PCB的布局也会由于额外穿过整个板子的走线而变得更加复杂。

7.23.1.1 LED 连接

这些LEDs可以在单LED模式或双色LED模式下使用。

单个LED连接如下图所示。LED输出为低电平有效。LED的正极应通过300Ω上拉电阻上拉至VDD0。负极应连接到LED引脚。



图 7-30 单 LED 连接

双色LED连接如下图所示。可以选择任何两个LED输出引脚用于实现所需的双色功能。每个LED引脚的功能在接下来的章节中进行描述。选择LED引脚和模式，单个LED的组合功能就产生期望的双色LED行为。举例来说，如果需要用绿色LED指示100Mbps的速度，琥珀色LED指示1000Mbps速度，那么以如下方式连接：

- 1、LED_LINK1000连接琥珀色LED(LED_x)的负端
- 2、LED_LINK100连接绿色LED(LED_y)的负端

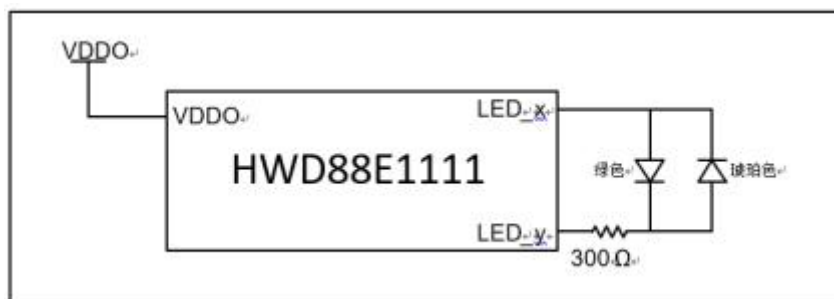


图 7-31 双色 LED 连接

7.23.2 LED 功能

可以配置LED由PHY控制，每个LED可以编程为指示各种PHY状态，并具有可变的闪烁速率。当LED由PHY的状态控制时，链接LED有四种工作模式。

- 1、寄存器24.5:3=000(直接LED模式)
- 2、寄存器24.5:3=001、010、011、100、111(组合LED模式。如下所述，有三种不同的组合LED模式。)

7.23.2.1 直接驱动链接 LED 模式

配置寄存器24.5:3=000时，LED输出处于直接驱动LED模式。

表 7-29 寄存器 24.5:3 的 LED_LINK=000(默认)

器件引脚	LED 输出电平
LED_LINK10	低=10-baseT 链路连接；高=10-baseT 链路断开
LED_LINK100	低=100-baseTX 链路连接；高=100-baseTX 链路断开
LED_LINK1000	低=1000-baseT 链路连接；高=1000-baseT 链路断开

7.23.2.2 组合链接 LED 模式

三种组合链接LED模式。配置寄存器24.5:3=011时，LED输出如下表所示。

表 7-30 LED_Link 控制寄存器 24.5:3=011

器件引脚			速率	链接状态
LED_LINK1000	LED_LINK100	LED_LINK10		
高	高	高	任意速率	链路断开
高	高	低	10Mbps	链路连接
高	低	高	100Mbps	链路连接
低	高	高	1000BASE-T(从设备)	链路连接
低	高	低	1000BASE-T(主设备)	链路连接
低	高	高	1000BASE-X	链路连接

配置寄存器24.5:3=001时，LED输出如下表所示。

表 7-31 LED_Link 控制寄存器 24.5:3=001

器件引脚			速率	链接状态
LED_LINK1000	LED_LINK100	LED_LINK10		
低	高	高	1000Mbps	链路连接
低	低	高	100Mbps	链路连接
低	高	低	10Mbps	链路连接
高	高	高	任意速率	链路断开

配置寄存器24.5:3=010时，LED输出如下表所示。

表 7-32 LED_Link 控制寄存器 24.5:3=010

器件引脚			速率	链接状态
LED_LINK1000	LED_LINK100	LED_LINK10		
低	高	低	1000Mbps	链路连接
高	低	低	100Mbps	链路连接

器件引脚			速率	链接状态
LED_LINK1000	LED_LINK100	LED_LINK10		
高	高	低	10Mbps	链路连接
高	高	高	任意速率	链路断开

当寄存器24.5:3=“100”，LED输出如下表所示：

表 7-33 寄存器 24.5:3=“100”时的 LED_LINK 链路控制

器件引脚			选择的速率	链路状态
LED_LINK1000	LED_LINK100	LED_LINK10		
低	高	高	1000Mbps 链路且不处于 GMII/RGMII-1000BASE-X 模式	链路连接
高	低	高	100Mbps	链路连接
高	高	低	10Mbps	链路连接
高	高	高	任意速率	链路断开

配置寄存器24.5:3=111时，LED输出如下表所示。

表 7-34 LED_Link 控制寄存器 24.5:3=111

器件引脚			速率	链接状态
LED_LINK1000	LED_LINK100	LED_LINK10		
低	低	高	1000Mbps 链路 (1000BASE-X)	链路连接
低	高	低	1000Mbps 链路(主)	链路连接
低	高	高	1000Mbps 链路(从)	链路连接
高	低	高	100Mbps	链路连接
高	高	低	10Mbps	链路连接
高	高	高	任意速率	链路断开

7.23.2.3 双工，RX 和 TXLED

通过设置LED控制寄存器中的位，可对LED_DUPLEX和LED_TX引脚的LED输出进行编程。共有八种LED编程组合。

下表显示了LED控制寄存器位的设置以及LED_DUPLEX和LED_TXLED的相应功能。

表 7-35 LED_DUPLEX 引脚的 LED 输出

寄存器 24.2	寄存器 24.7	LED 指示
----------	----------	--------

0	0	低=全双工高=半双工闪烁=冲突
1	0	低=全双工高=半双工
0	1	低=光纤链路连接高=光纤链路断开
1	1	保留

表 7-36 LED_RX 引脚的 LED 输出

寄存器 24.1	LED 指示
0	低=链路连接；高=链路断开；闪烁=接收中
1	低=接收中；高=没有在接收

表 7-37 LED_TX 引脚的 LED 输出

寄存器 24.6	寄存器 24.0	LED 指示
0	0	低=发送中；高=未在发送中
0	1	低=链路连接；高=链路断开；闪烁=发送或接收中
1	0	低=发送或接收中；高=未在发送或接收中
1	1	高=未在发送或接收中；闪烁=发送或接收中

7.23.2.4 LED 脉冲拉伸和闪烁频率

一些状态可以进行脉冲拉伸。因为某些状态的持续时间过短，导致很难在LEDs上观测到，因此脉冲拉伸是很有必要的。脉冲拉伸持续时间可以通过寄存器24.14:12进行修改。默认的脉冲拉伸持续时间设置为170~340ms。脉冲拉伸持续时间仅适用于下描述的LEDs。

脉冲拉伸仅适用于冲突模式的双工引脚，或LED_RX和LED_TX引脚(不适用于链路、速度和双工信号)。

一些状态通过闪烁的LED来标识多种事件。闪烁周期可以通过寄存器24.10:8来修改。默认的闪烁周期为84ms。闪烁率仅适用于冲突模式下的双工引脚，LED_RX和LED_TX引脚(不适用于链路、速度和双工信号)。闪烁率定义了LED闪烁的频率。

7.24 IEEE1149.1 控制器

IEEE1149.1标准为数字集成电路和数模混合电路中的数字部分定义了一个测试端口和边界扫描架构。

此标准为测试嵌入式印刷电路板、高集成度且复杂的数字电路产品以及测试高密度表面焊接技术提供了解决方案。

HWD88E1111芯片采用了5个基础的指令：BYPASS、SAMPLE/PRELOAD、EXTEST、CLAMP、HIGH-Z和IDCODE。在重置之前，会选用ID_CODE指令。下表列出了指令和操作码的对应关系。

表 7-38 TAP 控制器操作码

指令	操作码
----	-----

指令	操作码
EXTEST	00000000
SAMPLE/PRELOAD	00000001
CLAMP	00000010
HIGH-Z	00000011
BYPASS	11111111
IDCODE	00000100

HWD88E1111芯片为测试保留了5个引脚作为测试接入点(TAP)：测试模式选择输入(TMS)、测试时钟输入(TCK)、测试数据输入(TDI)、测试数据输出(TDO)、测试重置输入(TRSTn)。为了保证操作的竞争风险为0，所有输入和输出都同步于测试时钟(TCK)。TAP输入信号(TMS和TDI)在TCK的上升沿是被采样；而输出信号(TDO)则是下降沿采样。更多细节可以参考IEEE1149.1边界扫描架构的技术文档。

7.24.1 Bypass 指令

此bypass指令使用了bypass寄存器。Bypass寄存器包含了单个的移位寄存器，用于在HWD88E1111芯片的TDI和TDO之间提供一条最短长度的串行路径。此寄存器容许测试数据快速进出系统中的其他测试设备。

7.24.2 Sample/Preload 指令

Sample/preload指令容许边界扫描寄存器在扫描时不影响HWD88E1111芯片的正常运作。此指令被选择时会实现两个功能：采样和预加载。

Sample指令容许对从系统引脚流向片上测试逻辑的数据(或者从测试逻辑到系统引脚)进行抓取，而不会影响芯片的正常运行。对数据的抓取是当控制器在Capture-DR状态时依赖TCK信号上升沿触发，且可通过对元件的TDO输出进行位移从而能查看抓取的数据。

当通过TDO输出的数据取样和位移实现数据观测时，preload指令容许通过TDI对一个初始数据模式进行位移和存放于连接了系统输出引脚的边界扫描寄存器中锁存住的并行输出。这保证了在进入extest指令前，已知的数据已经被驱动到系统输出引脚。没有preload指令的话，不确定的数据在第一次扫描序列完成后才会被驱动。Sample和preload这两个阶段的数据位移可能同时出现。当sample抓取的数据正在被移出，preload的数据可能正被移入。

7.25 HWD88E1111 边界扫描链顺序

可以用于HWD88E1111芯片的扫描链如下表：

表 7-39 边界扫描链顺序

引脚	I/O
RESETn	输入

引脚	I/O
125CLK	输出
CONFIG[6]	输入
CONFIG[5]	输入
COMA	输入
TXD[7]	输入
TXD[6]	输入
TXD[5]	输入
TXD[4]	输入
TXD[3]	输入
TXD[2]	输入
TXD[1]	输入
TXD[0]	输入
TX_EN	输入
GTX_CLK	输入
TX_ER	输入
TX_CLK	输出
CRS	输出
COL_IN	输入
COL_OUT	输出
COL_OEN	COL 输出使能
RX_ER	输出
RX_CLK	输出
RX_DV	输出
RXD[0]	输出
RXD[1]	输出
RXD[2]	输出

引脚	I/O
RXD[3]	输出
RXD[4]	输出
RXD[5]	输出
RXD[6]	输出
RXD[7]	输出
G_OEN	TX_CLK,CRS,COL,RX_ER,RX_DV,RXD[7:0],RX_CLK 输出使能
MDC	输入
MDIO	Input
MDIO	Output
MDIO_EN	MDIO 输出使能
INTn	输出
INTn_EN	INTn 输出使能
LED_LINK10	输出
LED_LINK100	输出
LED_LINK1000	输出
LED_DUPLEX	输出
LED_RX	输出
LED_TX	输出
LED_OEN	LED 输出使能
CONFIG[0]	输入
CONFIG[1]	输入
CONFIG[2]	输入
CONFIG[3]	输入
CONFIG[4]	输入

7.25.1 Exttest 指令

Extest指令允许测试HWD88E1111的外围电路(一般为测试板内部连接)。运行extest指令前, 首次施加的测试激励是通过sample/preload指令移位到边界扫描寄存器中。因此, 每当extest指令有任何改动, 已知的数据就会立马从HWD88E1111芯片被驱动到外部连接。

7.25.2 Clamp 指令

Clamp指令容许当bypass寄存器被选择充当TDI和TDO间的串行路径时, 在边界扫描寄存器中判定从元件引脚处驱动的信号的状态。当clamp指令被选定时, 从元件引脚处驱动的信号不会跳转。

7.25.3 HIGH-Z 指令

High-Z指令把元件所有系统逻辑输出设置于非活跃驱动状态(例如: 高阻态)。内部电路测试系统可能把信号往连接线上驱动, 而连接线通常情况下是被元件输出所驱动的, 但在此状态下元件输出的高阻态能够避免了损坏元件的风险。

7.26 IDCODE 指令

IDCODE包含了制造商识别码, 部件序号和版本。

表 7-40 IDCODE

版本	部件序号	制造商识别码	
31 到 28 位	27 到 12 位	11 到 1 位	0
0000	0000000000000000	00111101001	1

7.27 寄存器描述

7.27.1 Page0, reg0

表 7-41 控制寄存器-铜线(P0, Reg0)

位	域	模式	硬复位	软复位	功能描述
15	复位	可读写 自清零	0	写 1 后清 0	PHY 软件复位。 对此位写 1 会导致 PHY 状态机复位。当复位操作完成时此位自动清 0。复位立刻生效。 此位和 0_1.15 相同。 1=PHY 复位 0=正常工作
14	回环	可读写	0	0	当回环(lookback)被激活, TXD 上的发送数据内部回环到 RXD。当回环使能时链路断开。回环速度取决于寄存器 20.6:4 中设备所处模式。 在 TBI 模式下, 当复位引脚释放后 COL 引脚采样

位	域	模式	硬复位	软复位	功能描述
					到一个上升沿时，此位置 1。当 COL 采样到下降沿时此位复位。 在所有的铜线模式下，如果铜线自协商使能，回环速度取决于寄存器 20[6:4]。如果铜线自协商关闭，回环速度取决于寄存器 0.6 和 0.13 设置的速度。 在 GMII 对光纤模式和 RGMII 对光纤模式下回环的速度设置为 1000Mbps。 在 SGMII 对 GMII 或 SGMII 对 RGMII 模式下，如果光纤自协商使能，回环速度设置为 SGMII 链路伙伴发布的速度(即 SGMII 链路伙伴铜线链路速度)。 如果光纤自协商关闭，回环速度通过寄存器 20[6:4] 设置。 使能回环之前寄存器位 0.15 一定要被清 0。 此位和 0_1.14 相同。 1=使能回环 0=关闭回环
13	速度选择 (最低有效位)	可读写	见功能描述	更新	改变此位会破坏正常的工作模式。因此任何对此位的改变一定要伴随一个软件复位以使其生效。以下任一事件发生时对此位的写才生效：使能软件复位(寄存器 0.15)从 IEEE 掉电模式转变到正常模式(寄存器 0.11)。 此位的硬件复位值如下： ANEG[3:0] HWC_CFG_MODE[3:0] Bit0_0.13 001x 0x00 1 001x 1x11 1 001x 1x10 1 001x 0110 1 所有其他配置 0 如果 MODE[3:0](软件复位后的 HWC_CFG_MODE 或者寄存器 27[3:0])为如下值之一，对此寄存器位的写操作将没有作用： 1x0x, 01x1, 001x 这些模式下此位总是为 0。 bit6, 13 11=保留 10=1000Mbps 01=100Mbps 00=10Mbps
12	自协商使能	可读写	见功能描述	更新	改变此位会破坏正常的工作模式。因此任何对此位的改变一定要伴随一个软件复位以使其生效。 以下任一事件发生时对此位的写才生效：

位	域	模式	硬复位	软复位	功能描述
					使能软件复位(寄存器 0.15) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11)。 当自协商使能时(0.12=1)，速度、双工方式和暂停的能力在寄存器 4 和寄存器 9 发布。如果自协商使能关闭(0.12=0)，速度和双工方式将按照寄存器 0.13，0.6 和 0.8 的值设置。 如果寄存器 0.12 设置为 0(自适应关闭)并且速度在寄存器 0_0.13 和寄存器 0_0.6 中手动强制为 1000Mbps，若此时寄存器 0_0.8 设置为 1(全双工)，那么自协商仍被使能并且仅发布 1000BASE-T 全双工，若此时寄存器 0_0.8 设置为 0(半双工)，则发布 1000BASE-T 半双工。此时寄存器 4_0.8:5 和 9_0.9:8 被忽略。IEEE 规定自协商对于 1000BASE-T 正常运行是必须的。 此位的硬件复位值为： ANEG[3:2] Bit0.12 11 1 所有其他配置 0 1=使能自协商 0=关闭自协商
11	IEEE 掉电模式	可读写	见功能描述	0	当端口从 IEEE 掉电模式转变到正常模式，即使复位(0.15)和重启自协商(0_0.9)没有被用户设置，也会自动进行软件复位和重启自协商。 如果 16.3 设置为 1，IEEE 掉电模式会关闭除了 MAC 接口以外的整个芯片；如果 16.3 设置为 0，MAC 接口也会被关闭。如果 16.4 为 0，IEEE 掉电模式也不会影响 125CLK 输出。 此位和 page1_0.11 相同。 1=进入 IEEE 掉电模式 0=正常工作
10	孤立	可读写	0	0	若此位置 1，GMII/MII/TBI 的输出引脚会变为高阻态。 GMII/MII/TBI 的输入被忽略。此位和 0_1.10 相同。 1=孤立 0=正常工作
9	重启铜线自协商	可读写 自清零	0	写 1 后清 0	硬件复位或软件复位后自协商会自动重启不论重启自协商位(0_0.9)是否使能。 当自协商位(0.12)使能时，重启自协商的功能才可以被使用。 1=重启自协商 0=正常工作

位	域	模式	硬复位	软复位	功能描述
8	铜线双工模式	可读写	见功能描述	更新	改变此位会破坏正常的工作模式。因此任何对此位的改变一定要伴随一个软件复位以使其生效。 以下任一事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 从 IEEE 掉电模式转变到正常工作模式(寄存器 0.11)。 此位的硬件复位值如下： ANEG[3:0] Bit0_0.8 00x 11 1xx x1 所有其他配置 0 1=全双工 0=半双工
7	冲突测试	可读写	0	0	将此位置 1 会导致不论何时 TX_EN 引脚置位，COL 引脚都会置位。 此位和 0_1.7 相同。 1=使能 COL 信号测试 0=关闭 COL 信号测试
6	速度选择(高有效位)	可读写	见功能描述	更新	改变此位会破坏正常的工作模式。因此任何对此位的改变一定要伴随一个软件复位以使其生效。以下任一事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 从 IEEE 掉电模式转变到正常工作模式(寄存器 0.11)。 此位的硬件复位值如下： ANEG[3:0] HWCFG_MODE[3:0] Bit0_0.6 1xxx xxxx 1 x1xx xxxx 1 xxxx xx01 1 xxxx 1x00 1 xxxx 0x11 1 xxxx 0010 1 所有其他配置 0 Bit6, 13 11=保留 10=1000Mbps 01=100Mbps 00=10Mbps
5:0	保留				当进行寄存器写操作时，这些位一定要被读取并且保持不变。

7.27.2 Page1, reg0

表 7-42 控制寄存器-光纤(P1, Reg0)

位	域	模式	硬复位	软复位	功能描述
15	复位	可读写	0	写 1 后清 0	PHY 软件复位。 对此位写 1 会导致 PHY 状态机复位。当复位操作完成时此位自动清 0。复位立刻生效。 此位和 0_0.15 相同。 1=PHY 复位 0=正常工作
14	回环	可读写	0	0	当回环被激活, TXD 上的发送数据内部回环到 RXD。当回环使能时链路断开。回环速度取决于寄存器 20.6:4 中设备所处模式。 在所有的铜线模式下, 如果铜线自协商使能, 回环速度取决于寄存器 20[6:4]。如果铜线自协商关闭, 回环速度取决于寄存器 0.6 和 0.13 设置的速度。 在 GMII 对光纤模式和 RGMII 对光纤模式下回环的速度设置为 1000Mbps。 在 SGMII 对 GMII 或 SGMII 对 RGMII 模式下, 如果光纤自协商使能, 回环速度设置为 SGMII 链路伙伴发布的速度(即 SGMII 链路伙伴铜线链路速度)。 如果光纤自协商关闭, 回环速度通过寄存器 20[6:4]设置。 此位和 0_0.14 相同。 1=使能回环 0=关闭回环
13	速度选择(低有效位)	只读	总为 0	总为 0	Bit6, 13 10=1000Mbps
12	光纤自协商使能	可读写	见功能描述	更新	改变此位会破坏正常的工作模式。因此任何对此位的改变一定要伴随一个软件复位以使其生效。以下任一事件发生时对此位的写才生效: 使能软件复位(寄存器 0.15)重启自协商被置位(寄存器 0_1.9)从 IEEE 掉电模式转变到正常模

位	域	模式	硬复位	软复位	功能描述																		
					式(寄存器 0.11)光纤链路断开。 此位在 serdes 用于所有配置模式时，使能光纤接口的自协商功能。此位的硬件复位值为： <table><tr><td>MODE[3:0]</td><td>ANEG[3:2]</td><td>Bi0.12</td></tr><tr><td>x000</td><td>xx</td><td>1</td></tr><tr><td>x110</td><td>xx</td><td>1</td></tr><tr><td>0100</td><td>xx</td><td>1</td></tr><tr><td>xx11</td><td>11</td><td>1</td></tr><tr><td>所有其他配置</td><td></td><td>0</td></tr></table> 当设置此位为 1/0 时，自协商被重启(位 0_1.9 被置 1) 1=使能自协商 0=关闭自协商	MODE[3:0]	ANEG[3:2]	Bi0.12	x000	xx	1	x110	xx	1	0100	xx	1	xx11	11	1	所有其他配置		0
MODE[3:0]	ANEG[3:2]	Bi0.12																					
x000	xx	1																					
x110	xx	1																					
0100	xx	1																					
xx11	11	1																					
所有其他配置		0																					
11	IEEE 掉电模式	可读写	见功能描述	0	当端口从 IEEE 掉电模式转变到正常模式，即使复位(0.15)和重启自协商(0_1.9)没有被用户设置，也会自动进行软件复位和重启自协商。 如果 16.3 设置为 1, IEEE 掉电模式会关闭除了 MAC 接口以外的整个芯片；如果 16.3 设置为 0, MAC 接口也会被关闭。如果 16.4 为 0, IEEE 掉电模式也不会影响 125CLK 输出。 1 此位和 0_0.11 相同。 1=进入 IEEE 掉电模式 0=正常工作																		
10	孤立	可读写	0	0	若此位置 1，GMII/MII 的输出引脚会变为高阻态。 GMII/MII 的输入被忽略。 此位和 0_0.10 相同。 1=孤立 0=正常工作																		
9	重启光纤自协商	可读写 自清零	0	写 1 后清 0	硬件复位或软件复位后光纤自协商会自动重启 不论重启自协商位(0_1.9)是否使能。 无论 1.0.12 位使能或禁用自协商, 该位均置位。 1=重启光纤自协商 0=正常工作																		
8	光纤双工模式	可读写	见功能描述	更新	改变此位会破坏正常的工作模式。因此任何对此位的改变一定要伴随一个软件复位以使其生效。 以下任何一事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启光纤自协商位置位(寄存器 0_1.9)																		

位	域	模式	硬复位	软复位	功能描述
					从 IEEE 掉电模式转变到正常模式(寄存器 0.11)。 此位的硬件复位值如下： ANEG[3:0] Bit0_1.8 00x1 1 1xxx 1 所有其他配置 0 1=全双工 0=半双工
7	冲突测试	可读写	0	0	将此位置 1 会导致不论何时 TX_EN 引脚置位，COL 引脚都会置位。 此位和 0_0.7 相同。 1=使能 COL 信号测试 0=关闭 COL 信号测试
6	速度选择(最高有效位)	只读	总为 1	总为 1	Bit6, 13 10=1000Mbps
5:0	保留				当进行寄存器写操作时，这些位一定要被读取并且保持不变。

7.27.3 Page0, reg1

表 7-43 状态寄存器-铜线(P0, Reg1)

位	域	模式	硬复位	软复位	功能描述
15	100BASE-T4	只读	总为 0	总为 0	100BASE-T4。不支持此协议。 0=PHY 不支持 100BASE-T4
14	100BASE-X 全双工	只读	见功能描述	见功能描述	此位的硬件复位值为： HWCFG_MODE[3:0] Bit1.14 xx01 0 1x00 0 0x11 0 xx00 0 所有其他配置 1 此位的软件复位值为： HWCFG_MODE[3:0] Bit1.14 xx01 0

位	域	模式	硬复位	软复位	功能描述
					1x00 0 0x11 0 所有其他配置 1 1=PHY 支持 100BASE-X 全双工 0=PHY 不支持 100BASE-X 全双工
13	100BASE-X 半双工	只读	见功能描述	见功能描述	此位的硬件复位值为： HWCFG_MODE[3:0] Bit1.13 xx01 0 1x00 0 0x11 0 xx00 0 所有其他配置 1 此位的软件复位值为： HWCFG_MODE[3:0] Bit1.13 xx01 0 1x00 0 0x11 0 所有其他配置 1 1=PHY 支持 100BASE-X 半双工 0=PHY 不支持 100BASE-X 半双工
12	10Mbps 全双工	只读	见功能描述	见功能描述	此位的硬件复位值为： HWCFG_MODE[3:0] Bit1.12 xx01 0 1x00 0 0x11 0 xx00 0 所有其他配置 1 此位的软件复位值为： HWCFG_MODE[3:0] Bit1.12 xx01 0 1x00 0 0x11 0 所有其他配置 1

位	域	模式	硬复位	软复位	功能描述
					1=PHY 支持 10BASE-X 半双工 0=PHY 不支持 10BASE-X 半双工
11	10Mbps 半双工	只读	见功能描述	见功能描述	此位的硬件复位值为： HWCFG_MODE[3:0] Bit1.11xx010 1x00 0 0x11 0 xx00 0 所有其他配置 1 此位的软件复位值为： HWCFG_MODE[3:0] Bit1.11 xx01 0 1x00 0 0x11 0 所有其他配置 1 1=PHY 支持 10BASE-T 半双工 0=PHY 不支持 10BASE-T 半双工
10	100BASE-T2 全双工	只读	总为 0	总为 0	不支持此协议。 0=PHY 不支持 100BASE-T2 全双工
9	100BASE-T2 半双工	只读	总为 0	总为 0	不支持此协议。 0=PHY 不支持 100BASE-T2 半双工
8	扩展状态	只读	总为 1	1=寄存器 15 表示扩展状态	1=寄存器 15 表示扩展状态
7	保留				当进行寄存器写操作时，这些位一定要被读取并且保持不变
6	管理帧前导码抑制	只读	总为 1	总为 1	1=PHY 接受前导码抑制的管理帧
5	铜线自协商完成	只读	0	0	1=铜线自协商完成 0=铜线自协商未完成
4	铜线远程错误	只读 闩锁高有效	0	0	仅 1000BASE-T 模式支持远程错误位。 1=检测到远程错误情况 0=未检测到远程错误情况
3	自协商能力	只读	总为 1	总为 1	1=PHY 能够进行自协商
2	铜线链路状态	只读 闩锁低有效	0	0	此位指示最后一次读操作后是否丢失链接。 要获取当前的链路状态，要么背靠背读取此寄存器位，要么读取寄存器 17_0.10(当前链路实时状态位)。

位	域	模式	硬复位	软复位	功能描述
					1=链路连接 0=链路断开
1	检测到 Jabber	只读, 闩锁低有效	0	0	1=检测到 Jabber 情况 0=没有检测到 Jabber 情况
0	扩展能力	只读	总为 1	总为 1	1=可扩展寄存器能力

7.27.4 Page1, reg1

表 7-44 状态寄存器-光纤(P1, Reg1)

位	域	模式	硬复位	软复位	功能描述
15	100BASE-T4	只读	总为 0	总为 0	100BASE-T4。不支持此协议。 0=PHY 不支持 100BASE-T4
14	100BASE-X 全双工	只读	总为 0	总为 0	0=PHY 不支持 100BASE-X 全双工
13	100BASE-X 半双工	只读	总为 0	总为 0	0=PHY 不支持 100BASE-X 半双工
12	10Mbps 全双工	只读	总为 0	总为 0	0=PHY 不支持 10BASE-T 全双工
11	10Mbps 半双工	只读	总为 0	总为 0	0=PHY 不支持 10BASE-T 半双工
10	100BASE-T2 全双工	只读	总为 0	总为 0	不支持此协议。 0=PHY 不支持 100BASE-T2 全双工
9	100BASE-T2 半双工	只读	总为 0	总为 0	不支持此协议。 0=PHY 不支持 100BASE-T2 半双工
8	扩展状态	只读	总为 1	总为 1	1=寄存器 15 表示扩展状态
7	保留				当进行寄存器写操作时, 这些位一定要被读取并且保持不变。
6	管理帧前导码抑制	只读	总为 1	总为 1	1=PHY 接受前导码抑制的管理帧
5	光纤自协商完成	只读	0	0	1=光纤自协商完成 0=光纤自协商未完成 当光纤自协商由旁路导致链路建立, 或者关闭光纤自协商时此位不会被置 1。
4	光纤远程错误	只读, 闩锁高有效	0	0	1=检测到远程错误情况 0=未检测到远程错误情况 在 SGMII 对铜线和 SGMII 对 GMII 或对 RGMII 模式下此位总为 0。
3	自协商能力	只读	总为 1	总为 1	1=PHY 能够进行自协商
2	光纤链路状态	只读, 闩锁低有效	0	0	此位指示最后一次读操作后是否丢失链接。要获取当前的链路状态, 要么背靠背读取此寄存器位, 要么读取寄存器

位	域	模式	硬复位	软复位	功能描述
					17_1.10(当前链路状态位)。 1=链路连接 0=链路断开
1	保留	—	—	—	当进行寄存器写操作时，此位一定要被读取并且保持不变。
0	扩展能力	只读	总为 1	总为 1	1=可扩展寄存器能力

7.27.5 Page any, reg2

表 7-45 PHY 标识符(任意页，Reg2)

位	域	模式	硬复位	软复位	功能描述
15:0	组织的独特标识符 3:18	只读	0x0141	0x0141	OUI 是 0x005043 <pre> 0000 0000 0101 0000 0100 0011 ^ ^ bit1.....bit24 </pre> 寄存器 2.[15:0]显示 OUI 的 bits3~18。 <pre> 0000 0001 0100 0001 ^ ^ bit3.....bit18 </pre>

7.27.6 Page any, reg3

表 7-46 PHY 标识符(任意页，Reg3)

位	域	模式	硬复位	软复位	功能描述
15:10	OUI 最低有效位	只读	总为 000011	0x00	器件唯一标识符比特位 19: 24 <pre> 000011 ^ ^ bit19....bit24 </pre>
9:4	型号	只读	一直是 001100	0x00	HWD88E1111 型号=001100
3:0	修订号	只读	见功能描述	见功能描述	修订版本号

7.27.7 Page0, reg4

表 7-47 自协商广播寄存器-铜线(P0, Reg4)

位	域	模式	硬复位	软复位	功能描述
15	下一页	可读写	0x0	保持	以下任意事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启自协商位配置位(寄存器 0_0.9) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11) 链路断开。 如果使能了 1000BASE-T，那么需要的下一页会被自动发送。 如果不需要额外的下一页，寄存器 4_0.15 应该被设置为 0。如 果 4_0.15 置 1，那么寄存器 7_0 应该被编程为想要的值，并且 当寄存器 7_0.15=1 时寄存器 7_0 被发送。 GBIC 模式下对此位的写是不重要的。 1=发布下一页 0=不发布下一页
14	应答	只读	总为 0	总为 0	必须为 0
13	远程错误	可读写	0x0	保持	以下任意事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启自协商位被置位(寄存器 0_0.9) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11)链路断开。 GBIC 模式下对此位的写是不重要的。 1=设置远程错误位 0=不设置远程错误位
12	保留	可读写	0x0	保持	当进行寄存器写操作时，此位一定要被读取并且保持不变。
11	不对称暂停	可读写	见功能描述	保持	以下任意事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启自协商位被置位(寄存器 0_0.9) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11) 链路断开。 GBIC 模式下对此位的写是不重要的。 此位的硬件复位值为： ENA_PAUSE Bit4_0.11 0 0 1 1 1=不对称暂停 0=没有不对称暂停
10	暂停	可读写	见功能描述	保持	以下任意事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启自协商位被置位(寄存器 0_0.9) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11) 链路断开。

位	域	模式	硬复位	软复位	功能描述
					GBIC 模式下对此位的写是不重要的。此位的硬件复位值为： ENA_PAUSE Bit4_0.10 0 0 1 1 1=实施 MAC 暂停 0=不实施 MAC 暂停
9	100BASE-T4	可读写	0x0	0x0	0=不支持 100BASE-T4
8	100BASE-TX 全双工	可读写	见功能描述	保持	以下任意事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启自协商位被置位(寄存器 0_0.9) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11) 链路断开。 GBIC 模式下对此位的写是不重要的。 如果寄存器 0.12 设置为 0 并且速度在寄存器 0_0.13 和寄存器 0_0.6 中手动强制为 1000Mbps, 同时若寄存器 0_0.8 设置为 1, 那么自协商仍被使能并且仅发布 1000BASE-T 全双工。若寄存器 0_0.8 设置为 0, 则发布 1000BASE-T 半双工。寄存器 4_0.8:5 和 9_0.9:8 被忽略。IEEE 规定自协商对于 1000BASE-T 正常运行是必须的。此位的硬件复位值为： ANEG[3:0] HWCFG_MODE[3:0] Bit4_0.8 0011 0x00 1 0011 1x11 1 11xx 0x00 1 11xx 1x11 1 所有其他配置 0 1=发布此能力 0=不发布此能力
7	100BASE-TX 半双工	可读写	见功能描述	保持	以下任意事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启自协商位被置位(寄存器 0_0.9) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11) 链路断开。 GBIC 模式下对此位的写是不重要的。 如果寄存器 0_0.12 设置为 0 并且速度在寄存器 0_0.13 和寄存器 0_0.6 中手动强制为 1000Mbps, 同时若寄存器 0_0.8 设置为 1, 那么自协商仍被使能并且仅发布 1000BASE-T 全双工。若寄存器 0_0.8 设置为 0, 则发布 1000BASE-T 半双工。寄存器 4_0.8:5 和 9_0.9:8 被忽略。IEEE 规定自协商对于 1000BASE-T

位	域	模式	硬复位	软复位	功能描述															
					正常运行是必须的。此位的硬件复位值为： <table><tr><td>ANEG[3:0]</td><td>HWCFG_MODE[3:0]</td><td>Bit4_0.7</td></tr><tr><td>0010</td><td>0x00</td><td>1</td></tr><tr><td>0010</td><td>1x11</td><td>1</td></tr><tr><td>11xx</td><td>0x00</td><td>1</td></tr><tr><td>11xx</td><td>1x11</td><td>1</td></tr></table> 所有其他配置0 1=发布此能力 0=不发布此能力	ANEG[3:0]	HWCFG_MODE[3:0]	Bit4_0.7	0010	0x00	1	0010	1x11	1	11xx	0x00	1	11xx	1x11	1
ANEG[3:0]	HWCFG_MODE[3:0]	Bit4_0.7																		
0010	0x00	1																		
0010	1x11	1																		
11xx	0x00	1																		
11xx	1x11	1																		
6	10BASE-TX 全双工	可读写	见功能描述	保持	以下任意事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启自协商位被置位(寄存器 0_0.9) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11) 链路断开。 GBIC 模式下对此位的写是不重要的。 如果寄存器 0_0.12 设置为 0 并且速度在寄存器 0_0.13 和寄存器 0_0.6 中手动强制为 1000Mbps, 同时若寄存器 0_0.8 设置为 1, 那么自协商仍被使能并且仅发布 1000BASE-T 全双工。若寄存器 0_0.8 设置为 0, 则发布 1000BASE-T 半双工。寄存器 4_0.8:5 和 9_0.9:8 被忽略。IEEE 规定自协商对于 1000BASE-T 正常运行是必须的。此位的硬件复位值为： <table><tr><td>ANEG[3:0]</td><td>HWCFG_MODE[3:0]</td><td>Bit4_0.6</td></tr><tr><td>0001</td><td>0x00</td><td>1</td></tr><tr><td>0001</td><td>1x11</td><td>1</td></tr><tr><td>11xx</td><td>0x00</td><td>1</td></tr><tr><td>11xx</td><td>1x11</td><td>1</td></tr></table> 所有其他配置0 1=发布此能力 0=不发布此能力	ANEG[3:0]	HWCFG_MODE[3:0]	Bit4_0.6	0001	0x00	1	0001	1x11	1	11xx	0x00	1	11xx	1x11	1
ANEG[3:0]	HWCFG_MODE[3:0]	Bit4_0.6																		
0001	0x00	1																		
0001	1x11	1																		
11xx	0x00	1																		
11xx	1x11	1																		
5	10BASE-TX 半双工	可读写	见功能描述	保持	以下任意事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启自协商位被置位(寄存器 0_0.9) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11) 链路断开。 GBIC 模式下对此位的写是不重要的。 如果寄存器 0_0.12 设置为 0 并且速度在寄存器 0_0.13 和寄存器 0_0.6 中手动强制为 1000Mbps, 同时若寄存器 0_0.8 设置为 1, 那么自协商仍被使能并且仅发布 1000BASE-T 全双工。若															

位	域	模式	硬复位	软复位	功能描述
					寄存器 0_0.8 设置为 0，则发布 1000BASE-T 半双工。寄存器 4_0.8:5 和 9_0.9:8 被忽略。IEEE 规定自协商对于 1000BASE-T 正常运行是必须的。此位的硬件复位值为： ANEG[3:0] HWCFG_MODE[3:0] Bit4_0.5 0000 0x00 1 0000 1x11 1 11xx 0x00 1 11xx 1x11 1 所有其他配置 0 1=发布此能力 0=不发布此能力
4:0	选择域	可读写	总为 00001	总为 00001	选择域模式 00001=802.3

7.27.8 Page1, reg4

表 7-48 自协商广播寄存器-光纤(GMII/RGMII 模式)(P1, Reg4)

位	域	模式	硬复位	软复位	功能描述
15	下一页	可读写	0x0	保持	以下任意事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启自协商位被置位(寄存器 0_1.9) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11) 链路断开。 1=发布下一页 0=不发布下一页
14	保留	—	—	—	当进行寄存器写操作时，此位一定要被读取并且保持不变。
13:12	远程错误 2 远程错误 1	可读写	0x0	保持	以下任意事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启自协商位被置位(寄存器 0_1.9) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11) 链路断开。 设备没有能力检测远程错误。 00=无错误，链路正常(默认值) 01=连接失败 10=下线

位	域	模式	硬复位	软复位	功能描述
					11=自协商错误
11:9	保留	—	—	—	当进行寄存器写操作时，这些位一定要被读取并且保持不变。
8:7	暂停	可读写	见功能描述	保持	以下任意事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启自协商位被置位(寄存器 0_1.9) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11) 链路断开。 GBIC 模式下对此位的写是不重要的。 此位的硬件复位值为： ENA_PAUSE Bit4_1.8:7 0 0 1 1 00=不暂停 01=对称暂停 10=面对链路伙伴的不对称暂停 11=对本地设备既存在对称暂停也存在不对称暂停
6	1000BASE-X 半双工	可读写	见功能描述	保持	以下任意事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启自协商位被置位(寄存器 0_1.9) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11) 链路断开。 此位的硬件复位值为： ANEG[3:0] Bit4_1.6 x1xx 1 所有其他配置 0 1=发布此能力 0=不发布此能力
5	1000BASE-X 全双工	可读写	见功能描述	保持	以下任意事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启自协商位被置位(寄存器 0_1.9) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11) 链路断开。 此位的硬件复位值为： ANEG[3:0] Bit4_1.5 1xxx 1

位	域	模式	硬复位	软复位	功能描述
					所有其他配置 0 1=发布此能力 0=不发布此能力
4:0	保留	—	—	—	当进行寄存器写操作时，这些位一定要被读取并且保持不变。

表 7-49 自协商广播寄存器-(SGMII-铜线模式)(MODE=0x00)(P1, Reg4)

位	域	模式	硬复位	软复位	功能描述
15	铜线链路状态	只读	0x0	0x0	0=铜线没有连接；1=铜线连接
14	保留	—	—	—	当进行寄存器写操作时，此位一定要被读取并且保持不变。
13	保留	—	—	—	当进行寄存器写操作时，此位一定要被读取并且保持不变。
12	铜线双工状态	只读	0x0	0x0	0=铜线接口解析为半双工 1=铜线接口解析为全双工
11:10	铜线速度[1:0]	只读	0x0	0x0	00=铜线接口速度为 10Mbps 01=铜线接口速度为 100Mbps 10=铜线接口速度为 1000Mbps 11=保留
9:0	保留	—	—	—	当进行寄存器写操作时，这些位一定要被读取并且保持不变。

表 7-50 自协商广播寄存器-光纤(SGMII-RGMII 模式)(MODE=x110)(P1, R4)

位	域	模式	硬复位	软复位	功能描述
15:0	保留	—	—	—	当进行寄存器写操作时，这些位一定要被读取并且保持不变。

表 7-51 自协商广播寄存器-光纤(GBIC 模式)(MODE=1000)(P1, Reg4)

位	域	模式	硬复位	软复位	功能描述
15:9	保留	—	—	—	当进行寄存器写操作时，这些位一定要被读取并且保持不变。
8:7	暂停	只读	总为 00	总为 00	铜线接口上链路伙伴检测到的暂停状态 00=没有暂停 01=对称暂停

位	域	模式	硬复位	软复位	功能描述
					10=面对链路伙伴的不对称暂停 11=对本地设备既存在对称暂停也存在不对称暂停
6	1000BASE-X 半双工	只读	总为 00	总为 00	铜线链路伙伴半双工状态 1=能够半双工 0=不能半双工
5	1000BASE-X 全双工	只读	总为 00	总为 00	铜线链路伙伴全双工状态 1=能够全双工 0=不能全双工
4:0	保留	—	—	—	当进行寄存器写操作时,这些位一定要被读取并且保持不变。

7.27.9 Page0, reg5

表 7-52 链路伙伴能力寄存器-基本页, 铜线(P0, Reg5)

位	域	模式	硬复位	软复位	功能描述
15	下一页	只读	0	0	此位当链路断开时清 0, 当接收到基本页时加载。 接收码字第 15 位 1=链路伙伴能够发下一页 0=链路伙伴不能够发下一页
14	应答	只读	0	0	此位当链路断开时清 0, 当接收到基本页时加载。 接收码字第 14 位 1=链路伙伴接收到链路码字 0=链路伙伴未接收到链路码字
13	远程错误	只读	0	0	此位当链路断开时清 0, 当接收到基本页时加载。 接收码字第 13 位 1=链路伙伴检测到远程错误 0=链路伙伴未检测到远程错误
12	技术能力域	只读	0	0	此位当链路断开时清 0, 当接收到基本页时加载。 接收码字第 12 位
11	非对称暂停	只读	0	0	此位当链路断开时清 0, 当接收到基本页时加载。 接收码字第 11 位 1=链路伙伴请求非对称暂停 0=链路伙伴未请求非对称暂停

位	域	模式	硬复位	软复位	功能描述
10	暂停能力	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 10 位 1=链路伙伴能进行对称暂停操作 0=链路伙伴不能进行对称暂停操作
9	100BASE-T4 能力	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 9 位 1=链路伙伴支持 100BASE-T4 能力 0=链路伙伴不支持 100BASE-T4 能力
8	100BASE-TX 全双工能力	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 8 位 1=链路伙伴支持 100BASE-TX 全双工能力 0=链路伙伴不支持 100BASE-TX 全双工能力
7	100BASE-TX 半双工能力	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 7 位 1=链路伙伴支持 100BASE-TX 半双工能力 0=链路伙伴不支持 100BASE-TX 半双工能力
6	10BASE-T 全双工能力	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 6 位 1=链路伙伴支持 10BASE-T 全双工能力 0=链路伙伴不支持 10BASE-T 全双工能力
5	10BASE-T 半双工能力	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 5 位 1=链路伙伴支持 10BASE-T 半双工能力 0=链路伙伴不支持 10BASE-T 半双工能力
4:0	选择域	只读	0x00	0x00	此位当链路断开时清 0，当接收到基本页时加载。 选择域接收到的码字 4:0 位

7.27.10 Page1, reg5

表 7-53 链路伙伴能力寄存器-基本页，光纤(RGMII 或 GMII 模式)(P1, Reg5)

位	域	模式	硬复位	软复位	功能描述
15	下一页	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。

位	域	模式	硬复位	软复位	功能描述
					接收码字第 15 位 1=链路伙伴能够发下一页 0=链路伙伴不能够发下一页
14	应答	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 14 位 1=链路伙伴接收到链路码字 0=链路伙伴未接收到链路码字
13:12	远程错误 2 远程错误 1	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 13:12 位 00=无错误，链路正常(默认) 01=链接失败 10=掉线 11=自协商错误
11:9	保留	—	—	—	当进行寄存器写操作时，这些位一定要被读取并且保持不变。
8:7	非对称暂停	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 8:7 位 00=没有暂停 01=对称暂停 10=面对链路伙伴的不对称暂停 11=对本地设备既存在对称暂停也存在不对称暂停
6	1000BASE-X 半双工	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 6 位 1=链路伙伴支持 1000BASE-X 半双工能力 0=链路伙伴不支持 1000BASE-X 半双工能力
5	1000BASE-X 全双工	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 5 位 1=链路伙伴支持 1000BASE-X 全双工能力 0=链路伙伴不支持 1000BASE-X 全双工能力
4:0	保留	—	—	—	当进行寄存器写操作时，这些位一定要被读取并且保持不变。

表 7-54 链路伙伴能力寄存器-基本页，光纤(SGMII-铜线模式)(模式=0x00)(P1, Reg5)

位	域	模式	硬复位	软复位	功能描述
15	保留	—	—	—	当进行寄存器写操作时，此位一定要被读取并且保持不变。
14	应答	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 14 位 1=链路伙伴接收到链路码字 0=链路伙伴未接收到链路码字
13:0	保留	—	—	—	当进行寄存器写操作时，这些位一定要被读取并且保持不变。

表 7-55 链路伙伴能力寄存器-基本页，光纤(SGMII-RGMII 模式)(模式=x110)(P1, Reg5)

位	域	模式	硬复位	软复位	功能描述
15	铜线连接	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 15 位 1=链路伙伴的铜线为连接状态 0=链路伙伴的铜线未连接
14	应答	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 14 位 1=链路伙伴接收到链路码字 0=链路伙伴未接收到链路码字
13	保留	—	—	—	当进行寄存器写操作时，此位一定要被读取并且保持不变。
12	铜线双工状态	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 12 位 1=链路伙伴铜线接口支持全双工 0=链路伙伴铜线接口支持半双工
11:10	铜线速度状态	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。接收码字第 11:10 位 00=10Mbps 01=100Mbps 10=1000Mbps 11=保留
9:0	保留	—	—	—	当进行寄存器写操作时，这些位一定要被读取并且保持不变。

表 7-56 链路伙伴能力寄存器-基本页，光纤(GBIC 模式)(模式=1000)(P1, Reg5)

位	域	模式	硬复位	软复位	功能描述
---	---	----	-----	-----	------

位	域	模式	硬复位	软复位	功能描述
15	保留	—	—	—	当进行寄存器写操作时，此位一定要被读取并且保持不变。
14	应答	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 14 位 1=链路伙伴接收到链路码字 0=链路伙伴未接收到链路码字
13:9	保留	—	—	—	当进行寄存器写操作时，这些位一定要被读取并且保持不变。
8:7	非对称暂停	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 8:7 位 00=没有暂停 01=对称暂停 10=面对链路伙伴的不对称暂停 11=对本地设备既存在对称暂停也存在不对称暂停
6	1000BASE-X 半双工	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 6 位 1=链路伙伴支持 1000BASE-X 半双工能力 0=链路伙伴不支持 1000BASE-X 半双工能力
5	1000BASE-X 全双工	只读	0	0	此位当链路断开时清 0，当接收到基本页时加载。 接收码字第 5 位 1=链路伙伴支持 1000BASE-X 全双工能力 0=链路伙伴不支持 1000BASE-X 全双工能力
4:0	保留	—	—	—	当进行寄存器写操作时，这些位一定要被读取并且保持不变。

7.27.11 Page0, reg6

表 7-57 自协商扩展寄存器-铜线(P0, Reg6)

位	域	模式	硬复位	软复位	功能描述
15:5	保留	—	—	—	当进行寄存器写操作时，这些位一定要被读取并且保持不变。
4	平行检测错误	只读，闩锁高有效	0	0	当接收到一个基本页且接收到的链路控制字的第 15 位为 1 时，6_0.3 被置位。当链路断开时此位清 0。 1=通过平行检测功能检测到错误 0=未通过平行检测功能检测到错误
3	链路伙伴能够发布下一页	只读	0	0	寄存器 6_0.3 无效，直到自协商完成位(寄存器 1_0.5)指示自协商完成后，此位才为有效。 1=链路伙伴能够发布下一页 0=链路伙伴不能够发布下一页

位	域	模式	硬复位	软复位	功能描述
2	本地下一页能力	只读	总为 1	总为 1	1=本地设备支持下一页功能
1	接收到页	只读，闩锁高有效	0	0	当接收到有效页时此位置位 1=接收到一个新页 0=未接收到一个新页
0	链路伙伴自协商能力	只读	0	0	当设备接收到 3 个匹配的 FLP 并且自协商寄存器 0_0.12 被使能，此位置 1。 1=链路伙伴具备自协商能力 0=链路伙伴不具备自协商能力

7.27.12 Page1, reg6

表 7-58 自协商扩展寄存器 - 光纤(P1, Reg6)

位	域	模式	硬复位	软复位	功能描述
15:4	保留	—	—	—	当进行寄存器写操作时，这些位一定要被读取并且保持不变。
3	链路伙伴能够发布下一页	只读	0	0	在 SGMII 对铜线。SGMII 对 RGMII。GBIC 和兼容的 GBIC 模式下此位总为 0。在所有其他模式下寄存器 6_1.3 被置位： 当接收到一个基本页并且接收到的链路控制字的 15 位为 1 时此位置 1。当链路断开连接时此位清 0。 1=链路伙伴能够发布下一页 0=链路伙伴不能够发布下一页
2	本地下一页能力	只读	总为 1	总为 1	1=本地设备支持下一页功能
1	接收到页	只读，闩锁高有效	0	0	当接收到有效页时此位置位 1=接收到一个新页 0=未接收到一个新页
0	链路伙伴自协商能力	只读	0	0	当处于同步状态，设备光纤接收端接收到 3 个非 0 有效匹配的配组码并且自协商寄存器 0_1.12 为开启时，此位置 1。 1=链路伙伴具备自协商能力 0=链路伙伴不具备自协商能力

7.27.13 Page0, reg7

表 7-59 附加页发送寄存器-铜线(P0, Reg7)

位	域	模式	硬复位	软复位	功能描述
---	---	----	-----	-----	------

位	域	模式	硬复位	软复位	功能描述
15	下一页	可读写	0	0	对寄存器 7_0 的写操作，暗含了在自协商状态机内设置一个变量用以指示下一页被加载。 发送码字 15 位
14	保留	—	—	—	当进行寄存器写操作时，此位一定要被读取并且保持不变。
13	消息页模式	可读写	1	1	发送码字 13 位
12	应答 2	可读写	0	0	发送码字 12 位
11	翻转	只读	0	0	发送码字 11 位 每当接收到一个页，此位内部进行翻转取相反值
10: 0	消息/无格式域	可读写	0x001	0x001	发送码字 10:0 位

7.27.14 Page1, reg7

表 7-60 附加页发送寄存器-光纤(P1, Reg7)

位	域	模式	硬复位	软复位	功能描述
15	下一页	可读写	0	0	对寄存器 7_1 的写操作，暗含了在自协商状态机内设置一个变量用以指示下一页被加载。 发送码字 15 位
14	保留	—	—	—	当进行寄存器写操作时，此位一定要被读取并且保持不变。
13	消息页模式	可读写	1	1	发送码字 13 位
12	应答 2	可读写	0	0	发送码字 12 位
11	翻转	只读	0	0	发送码字 11 位 每当接收到一个页，此位内部进行翻转取相反值
10:0	消息/无格式域	可读写	0x001	0x001	发送码字 10:0 位

7.27.15 Page0, reg8

表 7-61 链路伙伴附加页寄存器-铜线(P0, Reg8)

位	域	模式	硬复位	软复位	功能描述
15	下一页	只读	0	0	仅当接收到一个来自链路伙伴的下一页时此寄存器被加载。链路断开时此寄存器清 0。 接收码字 15 位

位	域	模式	硬复位	软复位	功能描述
14	应答	只读	0	0	接收码字 14 位
13	消息页	只读	0	0	接收码字 13 位
12	应答 2	只读	0	0	接收码字 12 位
11	翻转	只读	0	0	接收码字 11 位
10:0	消息/无格式域	只读	0x000	0x000	接收码字 10:0 位

7.27.16 Page1, reg8

表 7-62 链路伙伴附加页寄存器-光纤(P1, Reg8)

位	域	模式	硬复位	软复位	功能描述
15	下一页	只读	0	0	仅当接收到一个来自链路伙伴的下一页时此寄存器被加载。链路断开时此寄存器清 0。 接收码字 15 位
14	应答	只读	0	0	接收码字 14 位
13	消息页	只读	0	0	接收码字 13 位
12	应答 2	只读	0	0	接收码字 12 位
11	翻转	只读	0	0	接收码字 11 位
10:0	消息/无格式域	只读	0x000	0x000	接收码字 10:0 位

7.27.17 Page0, reg9

表 7-63 1000BASE-T 控制寄存器(P0, Reg9)

位	域	模式	硬复位	软复位	功能描述
15:13	测试模式	可读写	0	保持	退出测试模式后需进行硬件复位或软件复位(寄存器 0.15)以确保正常的操作模式。 重启自协商会清 0 这些位。 000=正常模式 001=测试模式 1-发送波形试 010=测试模式 2-发送抖动测试(主设备模式) 011=测试模式 3-发送抖动测试(从设备模式) 100=测试模式 4-发送失真测试 101, 110, 111=保留 对于测试模式 2 和测试模式 3 的抖动测试来说, 同步于测试数据的发送时钟来自 RX_CLK 引脚。

位	域	模式	硬复位	软复位	功能描述
12	主/从手动配置使能	可读写	见功能描述	保持	以下任意事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启自协商位被置位(寄存器 0_0.9) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11) 链路断开。 此位的硬件复位值为： ANEG[3:0]Bit9_0.12xx1x0 所有其他配置 1 1=手动主/从配置 0=自动主/从配置
11	主/从配置值	可读写	见功能描述	保持	以下任意事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启自协商位被置位(寄存器 0_0.9) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11) 链路断开。 如果寄存器 9_0.12 为 0，忽略此位。 此位的硬件复位值为： ANEG[3:0]Bit9_0.11xxx10 所有其他配置 1 1=手动配置为主设备 0=手动配置为从设备
10	端口类型	可读写	见功能描述	保持	以下任意事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启自协商位被置位(寄存器 0_0.9) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11) 链路断开。 如果寄存器 9_0.12 为 0，忽略此位。 此位的硬件复位值为： ANEG[3:0]Bit9_0.10 xxx10 所有其他配置 1 1=优先多端口设备(主设备) 0=优先单端口设备(从设备)
9	1000BASE-T 全双工	可读写	见功能描述	保持	以下任意事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启自协商位被置位(寄存器 0.9) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11) 链路断开。 此位的硬件复位值为：

位	域	模式	硬复位	软复位	功能描述
					ANEG[3:0] Bit9_0.9 1xxx 1 所有其他配置 0 1=发布 1000BASE-T 全双工 0=不发布 1000BASE-T 全双工
8	1000BASE-T 半双工	可读写	见功能描述	保持	以下任意事件发生时对此位的写才生效： 使能软件复位(寄存器 0.15) 重启自协商位被置位(寄存器 0_0.9) 从 IEEE 掉电模式转变到正常模式(寄存器 0.11) 链路断开。 此位的硬件复位值为： ANEG[3:0] Bit9_0.8 x1xx 1 所有其他配置 0 1=发布 1000BASE-T 半双工 0=不发布 1000BASE-T 半双工
7:0	保留	—	—	—	当进行寄存器写操作时，这些位一定要被读取并且保持不变。

7.27.18 Page0, reg10

表 7-64 1000BASE-T 状态寄存器(P0, Reg10)

位	域	模式	硬复位	软复位	功能描述
15	主/从设备配置错误	只读， 闕锁高有效	0	0	当进行读操作以及重启自协商时此寄存器位会清 0，当自协商关闭时此位为 0。 1=检测到主/从设备配置错误 0=未检测到主/从设备配置错误
14	主/从设备配置解析完成	只读	0	0	1=本地 PHY 配置解析为主设备 0=本地 PHY 配置解析为从设备
13	本地接收器	只读	0	0	1=本地接收器正常 0=本地接收器不正常
12	远端接收器状态	只读	0	0	1=远端接收器正常 0=远端接收器不正常
11	链路伙伴 1000BASE-T 全双工能力	只读	0	0	1=链路伙伴具备 1000BASE-T 全双工能力 0=链路伙伴不具备 1000BASE-T 全双工能力

位	域	模式	硬复位	软复位	功能描述
10	链路伙伴 1000BASE-T 半双工能力	只读	0	0	1=链路伙伴具备 1000BASE-T 半双工能力 0=链路伙伴不具备 1000BASE-T 半双工能力
9:8	保留	—	—	—	当进行寄存器写操作时，这些位一定要被读取并且保持不变。
7:0	空闲错误计数	只读， 写 1 后 清 0	0	0	空闲错误计数器的最高有效位。 这些位描述了自这个寄存器最后一次被读取后的空闲错误计数。计数器在 11111111 停住，不会翻转。

7.27.19 Page any, reg11

表 7-65 保留寄存器(任意页，Reg11)

位	域	模式	硬复位	软复位	功能描述
15: 0	保留	—	—	—	这些位必须读取并且当执行写操作时不能改变

7.27.20 Page any, reg12

表 7-66 保留寄存器(任意页，Reg12)

位	域	模式	硬复位	软复位	功能描述
15: 0	保留	—	—	—	这些位必须读取并且当执行写操作时不能改变

7.27.21 Page any, reg13

表 7-67 保留寄存器(任意页，Reg13)

位	域	模式	硬复位	软复位	功能描述
15: 0	保留	—	—	—	这些位必须读取并且当执行写操作时不能改变

7.27.22 Page any, reg14

表 7-68 保留寄存器(任意页，Reg14)

位	域	模式	硬复位	软复位	功能描述
15: 0	保留	—	—	—	这些位必须读取并且当

位	域	模式	硬复位	软复位	功能描述
					执行写操作时不能改变

7.27.23 Page any, reg15

表 7-69 扩展状态寄存器(任意页, Reg15)

位	域	模式	硬复位	软复位	功能描述
15	1000BASE-X 全双工	只读	看描述	看描述	当模式是以下之一的时候, 该位值 1: 0011, 0110, 0111, 1000 当由以下模式的时候, 如果自动光纤/铜线模式打开的, 该位置 1: 1001, 1011, 1101, 1111 任何其他模式/自动-光纤-铜线连接, 该位都置 0 1=1000BASE-X 全双工能力 0=非 1000BASE-X 全双工能力
14	1000BASE-X 半双工	只读	看描述	看描述	当模式是以下之一的时候, 该位置 1: 0011, 0110, 0111, 1000 当由以下模式的时候, 如果自动光纤/铜线模式打开的, 该位置 1: 1001, 1011, 1101, 1111 任何其他模式/自动-光纤-铜线连接, 该位都置 0 1=1000BASE-X 全双工能力 0=非 1000BASE-X 全双工能力
13	1000BASE-T 全双工	只读	看描述	看描述	当模式是以下之一的时候, 该位置 1: 0000, 0100, 1000, 1001, 1011, 1101, 1111 任何其他模式, 该位都置 0。 1=1000BASE-X 全双工能力 0=非 1000BASE-X 全双工能力
12	1000BASE-T 半双工	只读	看描述	看描述	当模式是以下之一的时候, 该位置 1: 0000, 0100, 1000, 1001, 1011, 1101, 1111 任何其他模式/, 该位都置 0 1=1000BASE-X 全双工能力 0=非 1000BASE-X 全双工能力
11: 0	保留	—	—	—	这些位必须读取并且当执行写操作时不能改变

7.27.24 Page any, reg16

表 7-70 PHY 特定控制寄存器(任意页, Reg16)

位	域	模式	硬复位	软复位	功能描述
---	---	----	-----	-----	------

位	域	模式	硬复位	软复位	功能描述										
15:14	发送 FIFO 深度	可读写	0x0	保留	当发送 FIFO 使能的时候，在 page69 看“同步 FIFO”来确定 <table><tr><td>1000BASE-T</td><td>10/100BASE-T</td></tr><tr><td>00=±16Bits</td><td>00=±8Bits</td></tr><tr><td>01=±24Bits</td><td>01=±12Bits</td></tr><tr><td>10=±32Bits</td><td>10=±16Bits</td></tr><tr><td>11=±40Bits</td><td>11=±20Bits</td></tr></table>	1000BASE-T	10/100BASE-T	00=±16Bits	00=±8Bits	01=±24Bits	01=±12Bits	10=±32Bits	10=±16Bits	11=±40Bits	11=±20Bits
1000BASE-T	10/100BASE-T														
00=±16Bits	00=±8Bits														
01=±24Bits	01=±12Bits														
10=±32Bits	10=±16Bits														
11=±40Bits	11=±20Bits														
13:12	接收 FIFO 深度	可读写	0x0	保留	当发送 FIFO 使能的时候，在 page69 看“同步 FIFO”来确定 <table><tr><td>1000BASE-T</td><td>10/100BASE-T</td></tr><tr><td>00=±16Bits</td><td>00=±8Bits</td></tr><tr><td>01=±24Bits</td><td>01=±12Bits</td></tr><tr><td>10=±32Bits</td><td>10=±16Bits</td></tr><tr><td>11=±40Bits</td><td>11=±20Bits</td></tr></table>	1000BASE-T	10/100BASE-T	00=±16Bits	00=±8Bits	01=±24Bits	01=±12Bits	10=±32Bits	10=±16Bits	11=±40Bits	11=±20Bits
1000BASE-T	10/100BASE-T														
00=±16Bits	00=±8Bits														
01=±24Bits	01=±12Bits														
10=±32Bits	10=±16Bits														
11=±40Bits	11=±20Bits														
11	发送中 CRS 置位	可读写	0x0	保留	这个位在全双工没有影响 1=发送置位 0=不发送置位										
10	强制 linkgood	可读写	0x0	保留	如果强制链接状态良好，则绕过链接状态机，并且链路始终处于链接状态。在 1000BASE-T 模式下，此功能无效。 1=强制连接 0=正常工作										
9:8	能量检测	可读写	看描述	保留	硬件复位后，该位默认为如下所示 <table><tr><td>DIS_SLEEP</td><td>Bits16[9:8]</td></tr><tr><td>1</td><td>1</td></tr><tr><td>0</td><td>0</td></tr></table> 0x = 关闭 10 = 仅在接收时感应(能量检测) 11 = 感应并定期发送 NLP(能量检测+)	DIS_SLEEP	Bits16[9:8]	1	1	0	0				
DIS_SLEEP	Bits16[9:8]														
1	1														
0	0														
7	使能扩展距离	可读写	0x0	保留	当使用超过 100m 的电缆时，必须降低 10BASE-Treceive 阈值以检测传入的信号。 1=较低的 10BASE-T 接收阈值 0=正常 10BASE-T 接收阈值										
6:5	MDI 交叉模式	可读写	看描述	保留	这些位的更改会干扰正常操作；因此，对这些寄存器的任何更改都必须先进行软件复位才能生效。硬件复位										

位	域	模式	硬复位	软复位	功能描述
					后，该位默认为如下所示 ENA_XC ANEG[3:0] Bits16[6:5] 1 1xxx 11 1 x1xx 11 0 xxxx 01(用于多端口设备) 0 xxxx 00(用于单端口设备) x 00xx 01(用于多端口设备) x 00xx 00(用于单端口设备) 00=手动 MDI 配置 01=手动 MDIX 配置 10=保留 11=在所有模式下启用自动交叉模式
4	禁用 125CLK	可读写	看描述	保留	对该位的更改会干扰正常操作。因此，对这些寄存器的任何更改都必须先进行软件复位才能生效。硬件复位后，该位默认为如下所示 DIS_125 Bit16.4 0 0 1 1 1=125CLK 电平常低 0=125CLK 时钟输出
3	MAC 接口是否可以被关闭	可读写	0x1	保留	对该位的更改会干扰正常操作。因此，对这些寄存器进行任何更改必须先进行软件复位才能生效。 当寄存器 0.11 进入 IEEE 掉电模式或能量检测模式时，该位决定是否关闭 MAC 接口。IEEE 掉电模式下配置 0111 或 0011 模式，RX_CLK 不输出。 1=MAC 接口不可被关闭 0=MAC 接口可以进入掉电模式
2	SQE 测试	可读写	0x0	保留	无论寄存器 16.2 的状态如何，都将在全双工模式下自动关闭 SQE 测试。 1=启用 SQE 测试 0=关闭 SQE 测试
1	极性反转	可读写	0x0	保留	如果关闭了极性，10BASE-T 将强制将极性设置为正常。 1=关闭极性反转 0=启用极性反转
0	禁用超时传输	可读写	0x0	保留	超时传输(Jabber)仅在 10BASE-T 半双工模式下有效。 1=关超时传输功能 0=启用 jabber 功能

表 7-71 PHY 特定状态寄存器-铜线(P0, Reg17)

位	域	模式	硬复位	软复位	功能描述
15:14	Speed	只读	0x0	保持	此状态位仅在解析位 17_0.11=1 之后才有效。 当自动协商完成或禁用自动协商时，已解析的位将被置位。 11=保留 10=1000Mbps 01=100Mbps 00=10Mbps
13	双工	只读	0x0	保持	此状态位仅在解析位 17_0.11=1 之后才有效。 当完成自动协商或禁用自动协商时，已解析的位将被置位。 1=全双工 0=半双工
12	Page 接收	只读， 闩锁高有效	0x0	0x0	1=page 接收 0=page 不接收
11	速度和双工解决	只读	0x0	0x0	未启用自动协商时 17_0.11=1。 1=已解决 0=未解决 (如果位 27.11 为 1，则该位将为 0。)
10	链接(实时)	只读	0x0	0x0	1=链接 0=链接断开
9:7	电缆长度 (仅限 1000 模式)	只读	0x0	0x0	电缆长度的测量只是一个粗略的估计，实际值取决于电缆的衰减，远程收发器的输出电平，连接器阻抗等。 000=<50m 001=50-80m 010=80-110m 011=110-140m 100=大于 140m 采如应用手册中所描述，还提供了一种新的基于 DSP 改进的电缆长度估算：“VCT-电缆状态扩展功能以及如何将 TDR 结果用于千兆 PHY”
6	MDI 交叉状态	只读	0x0	0x0	此状态位仅在解析位 17_0.11=1 之后才有效。 当完成自动协商或禁用自动协商时，已解析的位将置 1。该位是 0 还是 1，具体取决于手动配置模式下写入 16.6: 5 的内容。 寄存器 16.6: 5 用软件复位进行更新。 1=MDIX 0=MDI

位	域	模式	硬复位	软复位	功能描述
5	Downshfit 状态	只读	0x0	0x0	1=Downshift 0=NoDownshift
4	铜线能量检测状态	只读	0x0	0x0	若 PHY 在 6 秒之内未检测到能量, 则 PHY 将进入睡眠模式。上电, 或者硬件/软件复位完成的 6 秒后, PHY 将以激活模式启动。 1=睡眠 0=激活
3	发送暂停启用	只读	0x0	0x0	这反映了 MAC 暂停解析。此位仅供参考, 设备不使用。 此状态位仅在解析位 17_0.11=1 之后才有效。当完成自动协商或禁用自动协商时, 已解析的位将置 1。 1=传输暂停开启 0=传输暂停关闭
2	接收暂停已启用	只读	0x0	0x0	这反映了 MAC 暂停解析。此位仅供参考, 设备不使用。 此状态位仅在解析位 17_0.11=1 之后才有效。当完成自动协商或禁用自动协商时, 已解析的位将置 1。 1=启用接收暂停 0=禁用接收暂停
1	极性(实时)	只读	0x0	0x0	1=反转 0=正常
0	超时传输(实时)	只读	0x0	保持	1=超时传输 0=未超时传输

7.27.26 Page1, reg17

表 7-72 PHY 特定状态寄存器-光纤(P1, Reg17)

位	域	模式	硬复位	软复位	功能描述
15:14	Speed	只读	0x0	保持	这些状态位仅在解析位 17_0.11=1 之后才有效。当自动协商完成或禁用自动协商时, 已解析的位将置位。 11=保留 10=1000Mbps 01=100Mbps 00=10Mbps
13	双工	只读	0x0	保持	此状态位仅在已解析的位 17_0.11=1 之后才有效。当完成自动协商或禁用自动协商时, 已解析的位将置位。

位	域	模式	硬复位	软复位	功能描述
					1=全双工 0=半双工
12	Page 接收	只读, 门锁高有效	0x0	0x0	1=page 接收 0=page 不接收
11	速度和双工解决	只读	0x0	0x0	未启用自动协商时, 或模式为 0001 或 010117_0.11=1. 1=已解决 0=未解决 (如果位 27.11 为 1, 则该位将为 0。)
10	链接(实时)	只读	0x0	0x0	1=链接 0=链接断开
9:5	保留	—	—	—	在执行写操作时, 必须读取这些位并将其保持不变。
4	光纤能量检测状态	只读	0x1	0x1	1=未检测到能量 0=检测到能量
3	启用发送暂停	只读	0x0	0x0	这反映了 MAC 暂停解析。此位仅供参考, 设备不使用。 此状态位仅在解析位 17_1.11=1 之后才有效。 当自动协商完成或禁用自动协商时, 已解析的位置 1。 1=启用发送暂停 0=禁止发送暂停
2	接收暂停使能	只读	0x0	0x0	这反映了 MAC 暂停解析。此位仅供参考, 设备不使用。 此状态位仅在已解析位 17_1.11=1 之后才有效。 当自动协商完成或禁用自动协商时, 已解析的位置 1。 1=启用接收暂停 0=禁用接收暂停
1:0	保留	—	—	—	在执行写操作时, 必须读取这些位并将其保持不变。

7.27.27 Page0, reg18

表 7-73 中断使能寄存器(P0, Reg18)

位	域	模式	硬复位	软复位	功能描述
15	自动协商错误中断使能	可读写	0	保持	1=中断使能

位	域	模式	硬复位	软复位	功能描述
					0=中断禁用
14	速度改变中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
13	全双工改变中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
12	page 接收中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
11	自动协商完成中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
10	链接状态改变中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
9	符号错误中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
8	错误的载波中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
7	FIFO 上溢/下溢中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
6	MDI 交叉更改中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
5	降档中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
4	能量检测中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
3	保留	可读写	0x0	保持	1=中断使能 0=中断禁用
2	DTE 功率检测状态更改中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
1	极性更改中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
0	Jabber 中断启用	可读写	0x0	保持	1=中断使能 0=中断禁用

7.27.28 Page1, reg18

表 7-74 中断使能寄存器-光纤(P1, Reg18)

位	域	模式	硬复位	软复位	功能描述
15	保留	—	—	—	执行写操作时，必须读取该位并保持不变。

位	域	模式	硬复位	软复位	功能描述
14	速度改变中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
13	全双工改变中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
12	page 接收中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
11	自动协商完成中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
10	连接状态改变中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
9	符号错误中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
8	错误的载波中断使能	可读写	0x0	保持	1=中断使能 0=中断禁用
7	FIFO 上溢/下溢中断启用	可读写	0x0	保持	1=中断使能 0=中断禁用
6:5	保留	—	—	—	执行写操作时，必须读取该位并保持不变。
4	光纤能量检测中断使能	可读写	0x0	保持	仅当启用了自动介质检测或模式为 0000、0110 或 1110 时，此位才有效。 1=中断允许 0=禁止中断
3:0	保留	—	—	—	执行写操作时，必须读取该位并保持不变。

7.27.29 Page0, reg19

表 7-75 中断状态寄存器(P0, Reg19)

位	域	模式	硬复位	软复位	功能描述
15	自动协商错误	只读，闩锁高有效	0	0	协商完成后，如果无法解决 MASTER/ SLAVE，并行检测故障，没有公用 HCD 或链接不出现的情况，则会发生错误。 1=自动协商 0=无自动协商
14	速度改变	只读，闩锁高有效	0x0	0x0	1=速度改变 0=速度不变
13	全双工改变	只读，闩锁	0x0	0x0	1=全双工更改

位	域	模式	硬复位	软复位	功能描述
		高有效			0=全双工未更改
12	page 接收	只读, 闩锁 高有效	0x0	0x0	1=Page 接收 0=Page 不接收
11	自动协商完成	只读, 闩锁 高有效	0x0	0x0	1=自动协商完成 0=自动协商没有完成
10	连接状态改变	只读, 闩锁 高有效	0x0	0x0	1=连接状态改变 0=连接状态没有改变
9	符号错误	只读, 闩锁 高有效	0x0	0x0	1=符号错误 0=没有符号错误
8	错误载波	只读, 闩锁 高有效	0x0	0x0	不适用于 1000Mbs.1=假载波 0=无虚假载波
7	FIFO 上溢/下溢	只读, 闩锁 高有效	0x0	0x0	1=上溢/下溢错误 0=无 FIFO 错误
6	MDI 交叉更改	只读, 闩锁 高有效	0x0	0x0	1=交叉改变 0=交叉没改变
5	降档中断	只读, 闩锁 高有效	0x0	0x0	1=检测到降档 0=无降档
4	能量检测已更改	只读, 闩锁 高有效	0x0	0x0	1=能量检测状态已更改 0=未检测到能量检测状态变化
3	保留	—	—	—	执行写操作时, 必须读取该位并保持不变。
2	DTE 电源检测状态更改中断	只读, 闩锁 高有效	0x0	0x0	1=DTE 电源检测状态已更改 0=未检测到 DTE 电源检测状态变化
1	极性改变	只读, 闩锁 高有效	0x0	0x0	1=极性改变 0=极性不变
0	Jabber	只读, 闩锁 高有效	0x0	0x0	1=Jabber 0=无 jabber

7.27.30 Page1, reg19

表 7-76 中断状态寄存器(Page1, Reg19)

位	域	模式	硬复位	软复位	功能描述
15	保留	—	—	—	执行写操作时, 必须读取该位并保持不变。
14	速度改变	只读, 闩锁 高有效	0x0	0x0	1=速度改变 0=速度不变
13	全双工改变	只读, 闩锁 高有效	0x0	0x0	1=全双工更改 0=全双工未更改

位	域	模式	硬复位	软复位	功能描述
12	page 接收	只读, 闩锁高有效	0x0	0x0	1=Page 接收 0=Page 不接收
11	自动协商完成	只读, 闩锁高有效	0x0	0x0	1=自动协商完成 0=自动协商没有完成
10	连接状态改变	只读, 闩锁高有效	0x0	0x0	1=连接状态改变 0=连接状态没有改变
9	符号错误	只读, 闩锁高有效	0x0	0x0	1=符号错误 0=没有符号错误
8	错误载波	只读, 闩锁高有效	0x0	0x0	1=错误载波 0=无错误载波
7	FIFO 上溢/下溢	只读, 闩锁高有效	0x0	0x0	1=上溢/下溢错误 0=无 FIFO 错误
6:5	保留	—	—	—	执行写操作时, 必须读取该位并保持不变。
4	光纤能力检测改变	只读	0x0	0x0	仅当模式为 0000、0110 或 1110 时, 更改的光纤能量检测才有效。 1=光纤能量检测状态已更改 0=未检测到光纤能量检测状态变化
3:0	保留	—	—	—	执行写操作时, 必须读取该位并保持不变。

7.27.31 Page any, reg20

表 7-77 扩展 PHY 特殊控制寄存器(任意页, Reg20)

位	域	模式	硬复位	软复位	功能描述
15	块载波扩展位	可读写	0x0	0x0	以下模式适用于接收方向 1011,0011,0110,1111,0111 以及 1110。 以下模式适用于发送方向 0000,0100,1000,1100。 1=启用分组载波扩展 0=关闭分组载波扩展 在请参考白皮书 TRR 字节填充和 MAC 以了解详细信息。
14	通路回环	可读写	0x0	0x0	1=使能线路环回 0=正常运行
13	保留	—	—	—	执行写操作时, 必须读取该位并保持不变。
12	关闭通路脉冲	可读写	0x0	0x0	1=关闭链接脉冲 0=启用链接脉冲
11:9	降档计数器	可读写	0x6	更新	对该位的更改会干扰正常操作。因此, 对该寄存器的任何更改都必须在软件复位后生效。 1x, 2x, ...8x 是在 PHY 降档至下一个最高速度之前 PHY 尝试建立千兆链路的次数。 000=1x 100=5x 001=2x 101=6x

位	域	模式	硬复位	软复位	功能描述																																				
					010=3x 110=7x 011=4x 111=8x 注意：当模式为以下之一时，位 9 设置为 0： 0010、0011、0111、1000、1001、1100 或 1101。																																				
8	降档使能	可读写	0x0	更新	对该位的更改会干扰正常操作。因此，对该寄存器的任何更改都必须在软件复位后生效。 当 mode 为以下之一时，此位设置为 0： 0010、0011、0111、1000、1001、1100 或 1101。 0=关闭降档。 1=启用降档。																																				
7	RGMII 接收时序控制	可读写	0x0	更新	对该位的更改会干扰正常操作。因此，对该寄存器的任何更改都必须在软件复位后生效。 1=为 RXD 输出增加延迟到 RX_CLK。请参阅“时序图”章节 RGMII/RTBI 模式的“RGMII/RTBI 延迟定时”。																																				
6:4	默认 MAC 接口速度 (位 5: 4 还确定了禁用 SGMII 自动协商时, GMII/RGMII 到 SGMII 模式的操作速度。)	可读写	0x6	更新	这些位的更改会干扰正常操作。因此，对该寄存器的任何更改都必须在软件复位后生效。 启用自动协商后，链路断开期间的 MAC 接口速度。 <table><tr><th>Bit</th><th>Speed</th><th>TX_CLKspeed</th><th>TX_CLKspeed</th></tr><tr><td>-linkdown</td><td></td><td>-1000BASE-Tlink</td><td></td></tr><tr><td>000</td><td>10Mbps</td><td>2.5MHz</td><td>0MHz</td></tr><tr><td>001</td><td>100Mbps</td><td>25MHz</td><td>0MHz</td></tr><tr><td>01x</td><td>1000Mbps</td><td>0MHz</td><td>0MHz</td></tr><tr><td>100</td><td>10Mbps</td><td>2.5MHz</td><td>2.5MHz</td></tr><tr><td>101</td><td>100Mbps</td><td>25MHz</td><td>25MHz</td></tr><tr><td>110</td><td>1000Mbps</td><td>2.5MHz</td><td>2.5MHz</td></tr><tr><td>111</td><td>1000Mbps</td><td>25MHz</td><td>25MHz</td></tr></table> Note: 当模式是以下的时候，bit5 置位 1 0010,0011,0111,1000,1001,1100 或 1101。	Bit	Speed	TX_CLKspeed	TX_CLKspeed	-linkdown		-1000BASE-Tlink		000	10Mbps	2.5MHz	0MHz	001	100Mbps	25MHz	0MHz	01x	1000Mbps	0MHz	0MHz	100	10Mbps	2.5MHz	2.5MHz	101	100Mbps	25MHz	25MHz	110	1000Mbps	2.5MHz	2.5MHz	111	1000Mbps	25MHz	25MHz
Bit	Speed	TX_CLKspeed	TX_CLKspeed																																						
-linkdown		-1000BASE-Tlink																																							
000	10Mbps	2.5MHz	0MHz																																						
001	100Mbps	25MHz	0MHz																																						
01x	1000Mbps	0MHz	0MHz																																						
100	10Mbps	2.5MHz	2.5MHz																																						
101	100Mbps	25MHz	25MHz																																						
110	1000Mbps	2.5MHz	2.5MHz																																						
111	1000Mbps	25MHz	25MHz																																						
3	保留	—	—	—	执行写操作时，必须读取该位并保持不变。																																				
2	DTE 检测使能	可读写	看描述	更新	1=启用 DTE 检测 0=禁用 DTE 检测																																				
1	RGMII 发送时序控制	可读写	0x0	更新	对该位的更改会干扰正常操作。因此，对该寄存器的任何更改都必须在软件复位后生效。 1=增加 TXD 输出的 GTX_CLK 延迟 请参阅第 217 页“不同 RGMII/RTBI 模式的“RGMII/RTBI 延迟定时”。																																				
0	发送器禁用	可读写	0x0	保持	写操作时必须读取该位并保持不变																																				

表 7-78 接受错误计数寄存器(任意页, Reg21)

位	域	模式	硬复位	软复位	功能描述
15:0	接受错误计数	只读, 闩锁高有效	0x0000	保持	计数器将固定为 0XFFFF 并且不会归零回滚。错误载波和符号错误都会报告。以下模式下光纤接收错误报告。0011, 0111, 0110 和 1110。其余操作模式中报告铜线接收错误。

7.27.33 Page any, reg22

表 7-79 扩展地址(任意页, Reg22)

位	域	模式	硬复位	软复位	功能描述
15:8	保留(Reserved)	—	—	—	当执行写操作的时候, 必须读取这些位并且保持其不变。
7:0	为寄存器 0 到 28 选择页数	可读写	0X00	保持	寄存器 Bits22[7:0]用来给光纤/铜线寄存器定义选择使用的。 0x00=选择铜线寄存器 0, 1, 4, 5, 6, 7, 8, 17, 18, 19 的 banks。 0x01=选择光纤寄存器 0, 1, 4, 5, 6, 7, 8, 17, 18, 19 的 banks。 与此同时寄存器 22[7:0]还选择了 VCT 对, 以便从寄存器 28 中读取结果。 0x03=MDIpair3(3 号对) 0x02=MDIpair2(2 号对) 0x01=MDIpair1(1 号对) 0x00=MDIpair0(0 号对) 当寄存器 27[3:0]是 0110, 1110, 0011 或者 0111 的时候, Reg22[7:0]=01 当寄存器 27[3:0]是 1001, 1101, 1011, 1111, 并且 Reg27[15]=1, 此时 Reg22[7:0]=00。 当模式是 0000, 0010, 0100, 1000, 1010 或者是 1100 并且 Reg27[15]=0, Rge27[9]=0 时, 此时 Reg22[7:0]是 0x00 还是 0x01 取决于介质解析为铜线还是光纤。 如果 Reg27[15]或者 Reg27[9]=1,将 0x01 写入 Reg22[7:0]中, 以便光纤寄存器 banks 接入;

位	域	模式	硬复位	软复位	功能描述
					写 00 到 Reg22[7:0]中以便铜线寄存器 banks 接入。

表 7-80 寄存器 0,1,4,5,6,7,8,17,19 在 P0 和 P1 中 Reg22[7:0]对应的数值

模式[3:0]	DIS_FC (Reg27 [15])	22[7:0]默认值 NoLink	22[7:0]默认值 Linkup	寄存器 bank 访问 铜线=page0 光纤=page1	禁用/使能 自动媒介 寄存器选择 (reg27[9])	更新 22[7:0]
0000-SGMII 带时钟以及自动协商到铜线	x	“00000000”	“00000000”	铜线/SGMII	x	N/A
0100-SGMMII 不带时钟带自动协商到铜线	x	“00000000”	“00000000”	铜线/SGMII	x	N/A
1000-GBIC	x	“00000000”	“00000000”	铜线/光纤	x	N/A
1100-1000BASE-X 到铜线不带自动协商	x	“00000000”	“00000000”	铜线/光纤	x	N/A
1001-RTBI 到铜线	1	“00000000”	“00000000”	铜线	x	N/A
1101-TBI 到铜线	1	“00000000”	“00000000”	铜线	x	N/A
0110-RGMIItoSGMII	x	“00000000”	“00000000”	光纤	x	N/A
1110-GMII-SGMII	x	“00000000”	“00000000”	光纤	x	N/A
0011-RGMII 到光纤	x	“00000000”	“00000000”	光纤	x	N/A
0111-GMII 到光纤	x	“00000000”	“00000000”	光纤	x	N/A
1011-RGMII 到铜线	1	“00000000”	“00000000”	铜线	x	N/A
1011-RGMII 带自动选择(铜线)	0	“00000000”	“00000000”	铜线/光纤	0	Yes
1011-RGMII 带自动选择(光纤)	0	“00000000”	“00000001”	铜线/光纤	1	No
1111-GMII 到铜线	1	“00000000”	“00000000”	铜线	x	N/A
1111-GMII 带自动选择(铜线)	0	“00000000”	“00000000”	铜线/光纤	0	Yes
1111-GMII 带自动选择(光纤)	0	“00000000”	“00000001”	铜线/光纤	1	No

当模式为0x01, 0x11, 或者是x110, 仅仅只能访问光纤寄存器。对寄存器22[7:0]的写操作不会更改指向铜线寄存器组的指针。同样, 从寄存器22[7:0]=0x00开始的区域也没有指示可访问的铜线寄存器。

当模式为1x01或1x11且DIS_FC=0时，两个铜线或光纤寄存器均可被访问。当MAC被解析为铜线时，寄存器22[7:0]=0x00；当MAC被解析为光纤时，寄存器22[7:0]=0x01。寄存器22[7:0]可以变成选择铜线或者光纤寄存器组。如果禁用/启用自动媒介寄存器选择位(寄存器27.9)=0，这意味着必须更新寄存器22[7:0]指针，以便知道使用了哪种媒介。仍然可以写入寄存器22[7:0]更改指针以访问另一个存储区。

7.27.34 Page any, reg23

表 7-81 全局状态寄存器(任意页，Reg23)

位	域	模式	硬复位	软复位	功能描述
23[15:1]	保留	—	—	—	这些位必须读取并且当执行写操作的时候不能改变
23[0]	端口 0 中断	只读	0	0	1=端口中断 0=端口未中断 Bit 位在中断期间置高，直到寄存器 19 标识中断行为的对应的点清零。

7.27.35 Page any, reg24

表 7-82 LED 控制寄存器(任意页，Reg24)

位	域	模式	硬复位	软复位	功能描述
15	关闭 LED	可读写	0x0	保持	1=关闭 0=使能
14:12	脉冲展宽持续时间	可读写	0x4	保持	000=无脉冲展宽 001=21ms 到 42ms 010=42ms 到 84ms 011=84ms 到 170ms 100=170ms 到 340ms 101=340ms 到 670ms 110=670ms 到 1.3s 111=1.3s 到 2.7s

位	域	模式	硬复位	软复位	功能描述
11	强制中断	可读写	0x0	保持	1=强制 INTn 引脚置位 0=正常工作
10:8	闪烁速率	可读写	0x1	保持	000=42ms 001=84ms 010=170ms 011=340ms 100=670ms 101 到 111=保留
7	LED 全双工控制	可读写	0x0	保持	看 bit2
6	LED_TX 控制 (LSB)	可读写	0x0	保持	00=传输活动-持续 01=传输或者接收活动-持续 10=连接并且无活动-持续。传输或者接收活动-闪烁 11=传输或者接收活动-闪烁
5:3	LED_LINK 控制	可读写	0x0	保持	000=直接 LED 模式(DirectLedmode) 011=主/从 LED 模式 001, 010, 100, 111, 所有其他值=看手册组合连接 LED 部分
2	LED 双工控制	可读写	0x0	保持	Bit7,2-LED 双工行为 00-低-全双工, 高=半双工, 闪烁=冲突 01-低=全双工, 高=半双工 10-低=光纤连接, 高=光纤连接失败 11-保留
1	LED_RX 控制	可读写	0x0	保持	1=接收有效/连接 0=接收有效
0	LED_TX 控制 (MSB)	可读写	0x0	保持	看 bit6

7.27.36 Page any, reg25

表 7-83 手动 LED 覆盖寄存器(任意页, Reg25)

位	域	模式	硬复位	软复位	功能描述
15:14	SGMII 自动协商定时器	可读写	0x0	保持	00=1.6 到 2.0ms 01=0.50 到 0.60us 10=0.98 到 1.2us 11=2.1 到 2.3us
13:12	保留	—	—	—	这些位必须读取并且当执行写操作时不能改变
11:10	LED_全双工	可读写	0x0	保持	LED“Off”意味着 LED 引脚输出等价于高

位	域	模式	硬复位	软复位	功能描述
					LED“On”意味着 LED 引脚输出等价于低 00=正常 01=闪烁 10=LED 关闭 11=LED 打开
9:8	LED_LINK10	可读写	0x0	保持	LED“Off”意味着 LED 引脚输出等价于高 LED“On”意味着 LED 引脚输出等价于低 00=正常 01=闪烁 10=LED 关闭 11=LED 打开
7:6	LED_LINK100	可读写	0x0	保持	LED“Off”意味着 LED 引脚输出等价于高 LED“On”意味着 LED 引脚输出等价于低 00=正常 01=闪烁 10=LED 关闭 11=LED 打开
5:4	LED_LINK1000	可读写	0x0	保持	LED“Off”意味着 LED 引脚输出等价于高 LED“On”意味着 LED 引脚输出等价于低 00=正常 01=闪烁 10=LED 关闭 11=LED 打开
3:2	LED_RX	可读写	0x0	保持	LED“Off”意味着 LED 引脚输出等价于高 LED“On”意味着 LED 引脚输出等价于低 00=正常 01=闪烁 10=LED 关闭 11=LED 打开
1:0	LED_TX	可读写	0x0	保持	LED“Off”意味着 LED 引脚输出等价于高 LED“On”意味着 LED 引脚输出等价于低 00=正常 01=闪烁 10=LED 关闭 11=LED 打开

7.27.37 Page any, reg26

表 7-84 扩展 PHY 特定控制 2 寄存器(任意页, Reg26)

位	域	模式	硬复位	软复位	功能描述
---	---	----	-----	-----	------

位	域	模式	硬复位	软复位	功能描述
15	保留	—	—	—	这个 bit 必须读取并且当执行写操作时不能改变
14	FCTPLL 回环带宽控制	可读写	0x0	保持	1=PLL 带宽 2.2Mhz 0=PLL 带宽 1.1Mhz
13	FCT 传输预加重控制	可读写	0x0	保持	1=高预加重模式 0=低预加重模式
12	保留	可读写	0x0	保持	保留
11: 10	自动选择优先介质	可读写	0x0	保持	00=非优先介质 01=优先光纤介质 10=优先铜线介质 11=保留
9: 8	SERDES 模型(pattern)生成	可读写	0x0	保持	当光纤接口使能的时候, reg26[9:8]将由 serdes 控制模型(pattern)传输。混合方波模型(pattern)将被生成。因此抖动可以测量出来。 0X=正常工作 10=生成 K28.7 编码(五个连续相同编码必须跳变) 11=生成通用 D21.5 编码(0/1 交替跳变)
7	使能外部光纤信号检测输入	可读写	看描述	更新	对该位的更改会干扰正常的操作。因此, 对这些寄存器的任何更改都必须先进行软件复位才能生效。 1=使用外部硬件管脚对信号进行检测 0=强制信号检测良好
6	光纤输入阻抗	可读写	看描述	更新	对该位的更改会干扰正常的操作。因此, 对这些寄存器的任何更改都必须先进行软件复位才能生效。硬件复位后, 该位默认为: 75/50Ω bit26.6 0 0 1 1 1=75Ω 0=50Ω
5	光纤输出阻抗	可读写	看描述	更新	对该位的更改会干扰正常的操作。因此, 对这些寄存器的任何更改都必须先进行软件复位才能生效。硬件复位后, 该位默认为: 75/50Ω bit26.5 0 0 1 1 1=75Ω

位	域	模式	硬复位	软复位	功能描述
					0=50Ω
4	光纤模式时钟使能	可读写	看描述	更新	对该位的更改会干扰正常的操作。因此，对这些寄存器的任何更改都必须先进行软件复位才能生效。硬件复位后，该位默认为： HWCFG_MODE[3:0] Bit26.4 00001 01101 11101 所有其他配置0 1=开启 TC±驱动使能外部时钟 0=关闭 TC±驱动并且使用 TC±作为差分信号检测管脚。 给该 bit 位写 0 来使能光纤模式时钟，芯片需要以下模式中的的一个： 0010, 0011, 0111, 0110, 1110, xx00
3	保留	—	—	—	这个 bit 必须读取并且当执行写操作时不能改变
2: 0	光纤输出振幅(100Ω差分负载) 光纤输出振幅(150Ω差分负载)	可读写	010 010	保持	0.50V-1.20V=以 100Ω差分负载测量的差分峰峰值电压。 000=0.50V, 001=0.60V, 010=0.70V, 011=0.80V, 100=0.90V, 101=1.00V, 110=1.10V, 111=1.20V 0.62V-1.32V=以 150Ω差分负载测量的差分峰峰值电压。 000=0.62V, 001=0.72V, 010=0.82V, 011=0.92V, 100=1.02V, 101=1.12V, 110=1.22V, 111=1.32V

7.27.38 Page any, reg27

表 7-85 扩展 PHY 特定状态寄存器(任意页，Reg27)

位	域	模式	硬复位	软复位	功能描述
15	光纤/铜线自动选择禁用	可读写	看描述	更新	对该位的更改会干扰正常的操作。因此，对这些寄存器的任何更改都必须先进行软件复位才能生效。硬件复位后，该位默认为： DIS_FC Bit27.15

位	域	模式	硬复位	软复位	功能描述
					0 0 1 0 1=关闭光纤/铜线自动选择 0=使能光纤/铜线自动选择
14	保留	—	—	—	这个 bit 必须读取并且当执行写操作时不能改变
13	光纤/铜线结果	只读	0x0	保持	寄存器 27.13 表明光纤/铜线自动检测的结果。当 link 起来了以后这个 bit 有效。 1=光纤 Link 0=铜线 Link
12	串口自动协商旁路使能	可读写	看描述	更新	对该位的更改会干扰正常的操作。因此，对这些寄存器的任何更改都必须先进行软件复位才能生效。 对于以下模式，寄存器 12 的默认值为 1： 0111=GMII 到光纤 0011=RGMII 到光纤 1000=GBIC 模式
11	串口自动协商旁路状态	可读写	0x0	保持	对于 SGMII 模式，如果旁路逻辑打开了串行接口链接，则铜缆自动协商将重新启动并仅报告千兆位速度。 如果该位为 1，则位 17_1.11 将为 0。 1=串行接口链接出现，因为旁路模式计时器超时，并且绕过了光纤自动协商。 0=串行接口链接出现，因为常规的光纤自动协商已完成。 如果该位为 1，则位 17_1.11 将为 0。
10	中断极性	可读写	看描述	更新	对该位的更改会干扰正常的操作。因此，对这些寄存器的任何更改都必须先进行软件复位才能生效。 默认给 INT_POL 的值 1=INT 低有效 0=INT 高有效
9	禁用/使能自动媒介寄存器选择	只读	0x0	保持	1=关闭自动媒介寄存器选择 0=使能自动媒介寄存器选择
8: 5	DTE 检测状态回落滞后	可读写	0x4	保持	0000: 立即报告 0001: 在 DTE 电源状态回落 5s 汇报 1111: 在 DTE 电源状态回落 75s 汇报
4	DTE 电源状态	只读	0x0	保持	1=连接伙伴需要 DTE 电源 0=连接伙伴不需要 DTE 电源

位	域	模式	硬复位	软复位	功能描述
3: 0	HWCFG_MODE	可读写	看描述	更新	对该位的更改会干扰正常的操作。因此，对这些寄存器的任何更改都必须先进行软件复位才能生效 在硬件复位后，寄存器 27[3:0]默认为 HWCFG_MODE[3:0]中的值。 0000=SGMII 带有时钟并带有 SGMII 自动协商铜线 0100=SGMII 没有时钟并带有 SGMII 自动协商铜线 1000=1000BASE-X 不带时钟并带有 1000BASE-X 自动协商铜线(GBIC) 1100=1000BASE-X 不带时钟并带有 1000BASE-X 自动协商铜线 0001=保留 0101=保留 1001=RTBI 到铜线 1101=TBI 到铜线 0010=保留 0110=RGMII 到 SGMII 1010=保留 1110=GMII 到 SGMII 0011=RGMII 到光纤 0111=GMII 到光纤 1011=RGMII/修改 MII 到铜线 1111=GMII 到铜线

7.27.39 Page 0, reg28

表 7-86 MDI[0]虚拟线缆测试器状态寄存器(P0, Reg28)

位	域	模式	硬复位	软复位	功能描述
15	运行 VCT 测试	可读写，自清零	0x0	保持	1=运行 VCT 测试 0=VCT 测试完成
14: 13	状态	只读	0x0	保持	MDI[0]±VCT 测试结果 00=有效测试，正常线缆(线缆中没有短路或者开路) 01=有效测试，线缆短路(阻抗<33Ωs) 10=有效测试，线缆开路(阻抗大于 330Ωs) 11=测试失败
12: 8	幅值	只读	0x00	保持	在 MDI[0]±端口中反射的幅值。这些幅值的 bits 在 0x07 到 0x1F 之间 0x1F=最大正极性幅值(+1)

位	域	模式	硬复位	软复位	功能描述
					0X10=0 幅值 0x00=最大负极性幅值(-1)
7: 0	距离	只读	0x00	保持	MDI[0]±端口到短路/开路位置的大约距离(±1米), 在标称条件(室温和典型 VDD)下测量。请参考“VCT 如何使用 TDR 结果”应用笔记, 以了解有关故障距离的详细信息。

7.27.40 Page 1, reg28

表 7-87 MDI[1]虚拟线缆测试器状态寄存器(P1, Reg28)

位	域	模式	硬复位	软复位	功能描述
15	关闭等待期	可读写	0x0	保持	1=启动 VCT, 无需等待断开链接 0=在重启 VCT 测试时, 等待连接断开
14: 13	状态	只读	0x0	保持	MDI[1]±VCT 测试结果 00=有效测试, 正常线缆(线缆没有短路或开路) 01=有效测试, 线缆短路(阻抗<33Ωs) 10=有效测试, 线缆开路(阻抗大于 330Ωs) 11=测试失败
12: 8	幅值	只读	0x00	保持	在 MDI[1]±端口中反射的幅值。这些幅值的 bits 在 0x07 到 0x1F 之间 0x1F=最大正极性幅值(+1) 0X10=0 幅值 0x00=最大负极性幅值(-1)
7: 0	距离	只读	0x00	保持	MDI[1]±对到短路/开路位置的大约距离(±1米), 在标称条件(室温和典型 VDD)下测量。请参考“VCT 如何使用 TDR 结果”应用笔记, 以了解有关故障距离的详细信息。

7.27.41 Page 2, reg28

表 7-88 MDI[2]虚拟线缆测试器状态寄存器(P2, Reg28)

位	域	模式	硬复位	软复位	功能描述
15	保留	—	—	—	对该位的更改会干扰正常的操作。因此, 对这些寄存器的任何更改都必须先进行软件复位才能生效。

位	域	模式	硬复位	软复位	功能描述
14: 13	状态	只读	0x0	保持	MDI[2]±VCT 测试结果 00=有效测试, 正常线缆(线缆中没有短路或者开路) 01=有效测试, 线缆短路(阻抗<33Ωs) 10=有效测试, 线缆开路(阻抗大于 330Ωs) 11=测试失败
12: 8	幅值	只读	0x00	保持	在 MDI[2]±端口中反射的幅值。这些幅值的 bits 在 0x07 到 0x1F 之间 0x1F=最大正极性幅值(+1) 0x10=0 幅值 0x00=最大负极性幅值(-1)
7: 0	距离	只读	0x00	保持	MDI[2]±对到短路/开路位置的大约距离(±1 米), 在标称条件(室温和典型 VDD)下测量。 请参考“VCT 如何使用 TDR 结果”应用笔记, 以了解有关故障距离的详细信息。

7.27.42 Page 3, reg28

表 7-89 MDI[3]虚拟线缆测试器状态寄存器(P3, Reg28)

位	域	模式	硬复位	软复位	功能描述
15	保留	—	—	—	对该位的更改会干扰正常的操作。因此, 对这些寄存器的任何更改都必须先进行软件复位才能生效。
14: 13	状态	只读	0x0	保持	MDI[3]±VCT 测试结果 00=有效测试, 正常线缆(线缆中没有短路或者开路) 01=有效测试, 线缆短路(阻抗<33Ωs) 10=有效测试, 线缆开路(阻抗大于 330Ωs) 11=测试失败
12: 8	幅值	只读	0x00	保持	在 MDI[3]±端口中的反射幅值。这些幅值的 bits 在 0x07 到 0x1F 之间 0x1F=最大正极性幅值(+1) 0x10=0 幅值; 0x00=最大负极性幅值(-1)
7: 0	距离	只读	0x00	保持	MDI[3]±对到短路/开路位置的大约距离(±1 米), 在标称条件(室温和典型 VDD)下测量。 请参考“VCT 如何使用 TDR 结果”应用笔记, 以了解有关故障距离的详细信息。

7.27.43 Page 4, reg28

表 7-90 1000BASE-T 信号对偏移寄存器(P4, Reg28)

位	域	模式	硬复位	软复位	功能描述
---	---	----	-----	-----	------

位	域	模式	硬复位	软复位	功能描述
15:12	7, 8 对(MDI[3]±)	只读	0x0	0x0	偏移=bit 数值*8ns, 数值精确度在±8ns 以内
11:8	4, 5 对(MDI[2]±)	只读	0x0	0x0	偏移=bit 数值*8ns, 数值精确度在±8ns 以内
7:4	3, 6 对(MDI[1]±)	只读	0x0	0x0	偏移=bit 数值*8ns, 数值精确度在±8ns 以内
3:0	1, 2 对(MDI[0]±)	只读	0x0	0x0	偏移=bit 数值*8ns, 数值精确度在±8ns 以内只能当寄存器 28_5.6=1 的时候, 寄存器 28_4.15:0 的内容才是有效的

7.27.44 Page 5, reg28

表 7-91 1000BASE-T 信号对交换和极性(P5, Reg28)

位	域	模式	硬复位	软复位	功能描述
15: 7	保留	—	—	—	这些 bit 必须读取并且当执行写操作时不能改变
6	寄存器 28_4 和寄存器 25_5 是有效的	只读	0x0	0x0	1=有效 0=无效
5	C,D 交叉	只读	0x0	0x0	1=通道 C 在 MDI[2]±上接收 通道 D 在 MDI[3]±上接收 0=通道 D 在 MDI[2]±上接收 通道 C 在 MDI[3]±上接收
4	A,B 交叉	只读	0x0	0x0	1=通道 A 在 MDI[0]±上接收 通道 B 在 MDI[1]±上接收 0=通道 B 在 MDI[0]±上接收 通道 A 在 MDI[1]±上接收
3	7, 8 对(MDI[3]±)极性	只读	0x0	0x0	1=负极性 0=正极性
2	4, 5 对(MDI[2]±)极性	只读	0x0	0x0	1=负极性 0=正极性
1	3, 6 对(MDI[1]±)极性	只读	0x0	0x0	1=负极性 0=正极性
0	1, 2 对(MDI[0]±)极性	只读	0x0	0x0	1=负极性 0=正极性 如果寄存器 28_5.6=1, 28_5[15:0]的内容都有效

7.27.45 Page any, reg29

表 7-92 扩展寄存器(任意页, Reg29)

位	域	模式	硬复位	软复位	功能描述
15: 5	保留	—	—	—	这些 bit 必须读取并且当执行写操作时不能改变
4: 0	Page 选择	可读写	0x00	保持	00000=没有寄存器 30 的 page 访问, 或者寄存器 30 的 page0 00011=选择寄存器 30 的 page3 00111=选择寄存器 30 的 page7 01100=选择寄存器 30 的 page12 10000=选择寄存器 30 的 page16 10010=选择寄存器 30 的 page18

7.27.46 Page 3, reg30

表 7-93 校准覆盖(P3, Reg30)

位	域	模式	硬复位	软复位	功能描述
15	重启校准	可读写, 自清零	0x0	保持	一旦位 15 置位 1, 校准将要开始 0=正常 1=重启
14	校准完成	只读	0x0	保持	一旦位 14 变成 1, 校准结束 0=没有结束 1=结束了
13	保留	—	—	—	这个位必须读取并且当执行写操作时不能改变
12: 8	PMOS 值	可读写	看描述	保持	00000=所有数值(fingers)关闭 11111=所有数值(fingers)打开 硬件复位后寄存器反映了校准值
7	保留	—	—	—	这个位必须读取并且当执行写操作时不能改变
6	锁存	可读写, 自清零	0x0	保持	1=锁存新值 一旦 LATCH 设置为 1, 新的校准值将被写入 I/O 焊盘。自动校准值丢失。
5	PMOS/NMOS 选择	可读写	0x0	保持	1=PMOS0=NMOS 当 LATCH 置位为 1 的时候, 如果选择了 PMOS 则值写入为 1; 当 LATCH 置位为 0 的时候, 如果选择了 NMOS 则值写入为 0;
4: 0	NMOS 的值	可读写	看描述	保持	00000=所有数值(fingers)关闭 11111=所有数值(fingers)打开 硬件复位后寄存器反映了校准值

7.27.47 Page 7, reg30

表 7-94 强制吉比特模式(P7, Reg30)

位	域	模式	硬复位	软复位	功能描述
15: 4	保留	—	—	—	这些位必须读取并且当执行写操作时不能改变
3	强制吉比特模式	可读写	0	保持	强制吉比特模式位用于千兆 stub 回环模式。具体细节请看“使能 1000Mbpsstub 回环”。 1=强制吉比特 0=不强制
2: 0	保留	—	—	—	这些位必须读取并且当执行写操作时不能改变

7.27.48 Page 11, reg30

表 7-95 传输类型(P11, Reg30)

位	域	模式	硬复位	软复位	功能描述
15	传输方式	可读写	0	保持	1=ClassA 0=ClassB
14:0	保留	—	—	—	这些位必须读取并且当执行写操作时不能改变

7.27.49 Page 12, reg30

表 7-96 CRC 检查结果(P12, Reg30)

位	域	模式	硬复位	软复位	功能描述
15:8	帧计数	只读	0x00	保持	帧计数存储在这些位里 00000000=没有帧计数 11111111=最大帧计数 读命令不会使计数清空。若要清空 CRC 错误计数, 需关闭 crc_checker(寄存器 30_16.15=0)
7:0	CRC 错误计数	只读	0x00	保持	错误计数存储在这些位里 00000000=没有帧计数 11111111=最大帧计数 读命令不会使计数清空。若要清空 CRC 错误计数, 需关闭 crc_checker(寄存器 30_16.15=0)

7.27.50 Page 16, reg30

表 7-97 测试使能控制(P16, Reg30)

位	域	模式	硬复位	软复位	功能描述
15: 2	保留	—	—	—	这些位必须读取并且当执行写操作时不能改变
1	使能 Gbitstub 回环	可读写	0x0	保持	1=使能吉比特 Stub 回环 0=正常操作
0	使能 CRC 检查	可读写	0x0	保持	1=使能 CRC 检查 0=关闭 CRC 检查, 清除帧计数和 CRC 错误计数(寄存器 30_12 [15:0]=0x0000)

7.27.51 Page 18, reg30

表 7-98 杂项控制(P18, Reg30)

位	域	模式	硬复位	软复位	功能描述
15: 12	保留	可读写	0x8	保持	这些位必须读取并且当执行写操作时不能改变
11: 9	校准 PMOS 目标阻抗	可读写	0x1	保持	000=52Ω 001=45Ω 010=36Ω 011=32Ω 100=30Ω 101=25Ω 110=24Ω 111=22Ω
8: 6	校准 NMOS 目标阻抗	可读写	0x1	保持	000=56Ω 001=43Ω 010=39Ω 011=33Ω 100=29Ω 101=27Ω 110=24Ω 111=23Ω
5: 2	包生成	可读写	0x00	保持	Bit5: 1=包生成 0=禁用 Bit4: 0=随机 1=0x5a(包模式选择) Bit3: 0=64byte 1=1518byte(包长度选择) Bit2: 1=生成错误包 0=没有错误
1	保留	可读写	0X00	保持	这些位必须读取并且当执行写操作时不能改变
0	关闭近端串扰消除	可读写	0x0	保持	0=使能近端串扰消除 1=关闭近端串扰消除

7.27.52 Page any, reg31

表 7-99 保留寄存器(任意页，Reg31)

位	域	模式	硬复位	软复位	功能描述
15: 0	保留	—	—	—	这个 bit 必须读取并且当执行写操作时不能改变

8 应用建议

建议用户在设计PCB板时，将芯片数字供电电压 (DVDD)做成独立供电，提供1.2V电压。

9 使用注意事项

器件必须采取防静电措施进行操作。

该器件操作注意事项如下：

- a) 器件应在防静电的工作台上操作；
- b) 试验设备和器具应接地；
- c) 不能触摸器件引线；
- d) 器件应存放在导电材料制成的容器中；
- e) MOS 区域内避免使用能引起静电的塑料、橡胶或丝织物；
- f) 若可行，相对湿度保持在 50%以上。

10 订货信息

表 1 产品订货信息

序号	产品型号	封装形式	封装材料	质量保证等级	引脚材料	重量 (g)	详细规范
1	HWD88E1111PBGA117E	PBGA117	塑料	军温级			