

HWD65HVD230 型

CAN 总线收发器

产品手册

V1.2.0

成都华微电子科技有限公司

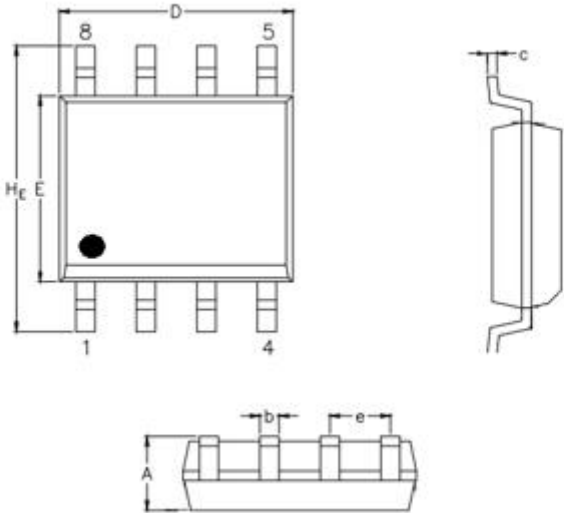
2025 年 5 月 7 日

版本历史

版次	更改说明	更改人	更改日期	备注
V1.0.0	初始发行版本	王海柱	20230818	
V1.1.0	新增参数对比	苟珂玮	20231123	
V1.2.0	更换新模板	苟珂玮	20250507	

4 封装信息

HWD65HVD230PSOP8M3封装外形及引脚排列图如下图所示。



单位为毫米

尺寸符号	数值		
	最小	公称	最大
D	4.80	—	5.20
E	3.80	—	4.00
H _D	5.80	—	6.20
e	—	1.27	—
b	0.35	—	0.45
c	—	0.2	—
A	1.50	—	1.75

图2 HWD65HVD230PSOP8M3封装外形图及引脚排列图

HWD65HVD230PSOP8M3引脚描述如下表所示。

表 1 HWD65HVD230PSOP8M3 引脚描述

引出端序号	符号	功 能
1	D	数据输入
2	GND	地
3	V _{CC}	电源
4	R	数据输出
5	V _{ref}	参考电压输出，V _{CC} /2
6	CANL	CAN 总线低电平输入或输出
7	CANH	CAN 总线高电平输入或输出

引出端序号	符号	功 能
8	R_s	模式选择引脚（强下拉到 GND 为高速模式；强上拉到 V_{CC} ，待机模式；10 k Ω 到 100 k Ω 下拉到 GND，斜率控制模式）

5 绝对最大额定值及推荐工作范围

5.1 绝对最大额定值

序号	参数名称	参数值
1	电源电压（ V_{CC} ）	-0.3V~6.0V
2	任意总线终端电压	-4V~16V
3	数字输入和输出电压 V_I （D 或 R）	-0.5V~ $V_{CC}+0.5V$
4	接收器输出电流（ I_O ）	-11mA~11mA
5	储存时的环境温度（ T_{stg} ）	-65°C~+150°C
6	引线耐焊接温度（ T_h ）	260°C
7	结温（ T_J ）	175°C

注：器件在上述所列“绝对最大额定值”下工作，可能对该器件造成永久性损坏。

5.2 推荐工作范围

序号	参数名称	参数值
1	电源电压（ V_{CC} ）	3V~3.6V
2	待机输入电压	0.75 V_{CC} ~ V_{CC}
3	任意总线终端电压	-2V~7V
4	差分输入电压（ V_{ID} ）	-6V~6V
5	工作环境温度（ T_A ）	-55°C~+125°C

6 电特性参数

表 4 电特性

特 性	符号	条 件 (除非另有规定, $V_{CC}=3V\sim3.6V$, $-55^{\circ}C\leq T_A\leq 125^{\circ}C$)		极限值		单位
				最小	最大	
发送器总线输出电压	V_{OH}	$V_I=0V$	CANH	2.45	V_{CC}	V
			CANL	0.5	1.25	V
	V_{OL}	$V_I=3V$	CANH 或 CANL	1.7	2.8	V
发送器差分输出电压	$V_{OD(D)}$	$V_I=0V$, 60 Ω 负载		1.5	3	V
		$V_I=0V$, 外加-2V~7V 的拉偏电压		1.2	3	V

特 性	符号	条 件 (除非另有规定, $V_{CC}=3\text{ V}\sim 3.6\text{ V}$, $-55^{\circ}\text{C}\leq T_A\leq 125^{\circ}\text{C}$)	极限值		单位
			最小	最大	
	$V_{OD(R)}$	$V_I = 3\text{ V}$, 60Ω 负载	-120	12	mV
		$V_I = 3\text{ V}$, 空载	-0.5	0.05	V
发送器高电平输入电流	I_{IH}	$V_I = 2\text{ V}$	-30		μA
发送器低电平输入电流	I_{IL}	$V_I = 0.8\text{ V}$	-30		μA
短路电流	I_{OS}	$V_{CANH}=-2\text{ V}$	-250	250	mA
		$V_{CANL}=7\text{ V}$	-250	250	mA
电源电流	I_{CC}	$V_{(RS)}=V_{CC}$, 待机模式		600	μA
电源电流	I_{CC}	$V_I=0\text{ V}$, 空载		17	mA
		$V_I=V_{CC}$, 空载		17	mA
接收器正向输入阈值电压	V_{IT+}			900	mV
接收器负向输入阈值电压	V_{IT-}		500		mV
输入阈值窗口电压	V_{hys}	$V_{IT+} - V_{IT-}$		160	mV
接收器高电平输出电压	V_{OH}	$-6\text{ V} \leq V_{ID} \leq 500\text{ mV}$, $I_O = -8\text{ mA}$	2.4		V
接收器低电平输出电压	V_{OL}	$900\text{ mV} \leq V_{ID} \leq 6\text{ V}$, $I_O = 8\text{ mA}$		0.4	V
总线输入电流	I_I	$V_{IH}=7\text{ V}$	100	250	μA
		$V_{IH}=7\text{ V}$, $V_{CC}=0\text{ V}$	100	350	μA
		$V_{IH}=-2\text{ V}$	-200	-30	μA
		$V_{IH}=-2\text{ V}$, $V_{CC}=0\text{ V}$	-100	-20	μA
差分输入电阻	R_{DIFF}	引脚对引脚, $V(D)=3\text{ V}$	40	100	k Ω
输入电阻	R_I		20	50	k Ω
基准输出电压	V_{REF}	$-5\mu\text{A} < I_{(VREF)} < 5\mu\text{A}$	$0.45V_{CC}$	$0.55V_{CC}$	V
		$-50\mu\text{A} < I_{(VREF)} < 50\mu\text{A}$	$0.4V_{CC}$	$0.6V_{CC}$	V
RS 端口输入电流	$I_{(RS)}$	$V_{(RS)} < 1\text{ V}$	-450	0	μA
发送器传输延时	t_{PLH}	$V_{(RS)} = 0\text{ V}$, $C_L = 50\text{ pF}$, $R_L=60\Omega$		85	ns
		$R_S=10\text{ k}\Omega$, $C_L = 50\text{ pF}$, $R_L=60\Omega$		125	ns
		$R_S=100\text{ k}\Omega$, $C_L = 50\text{ pF}$, $R_L=60\Omega$		870	ns
	t_{PHL}	$V_{(RS)} = 0\text{ V}$, $C_L = 50\text{ pF}$, $R_L=60\Omega$		120	ns
		$R_S=10\text{ k}\Omega$, $C_L = 50\text{ pF}$, $R_L=60\Omega$		180	ns
		$R_S=100\text{ k}\Omega$, $C_L = 50\text{ pF}$, $R_L=60\Omega$		1200	ns
脉冲偏移 $ t_{PLH}-t_{PHL} $	$t_{sk(p)}$	$V_{(RS)} = 0\text{ V}$, $C_L = 50\text{ pF}$, $R_L=60\Omega$		40	ns
		$R_S=10\text{ k}\Omega$, $C_L = 50\text{ pF}$, $R_L=60\Omega$		60	ns
		$R_S=100\text{ k}\Omega$, $C_L = 50\text{ pF}$, $R_L=60\Omega$		550	ns
发送器差分输出上升时间	t_r	$V_{(RS)} = 0\text{ V}$, $C_L = 50\text{ pF}$, $R_L=60\Omega$		100	ns
		$R_S=10\text{ k}\Omega$, $C_L = 50\text{ pF}$, $R_L=60\Omega$		160	ns
		$R_S=100\text{ k}\Omega$, $C_L = 50\text{ pF}$, $R_L=60\Omega$		1200	ns

特 性	符号	条 件 (除非另有规定, $V_{CC}=3\text{ V}\sim 3.6\text{ V}$, $-55^{\circ}\text{C}\leq T_A\leq 125^{\circ}\text{C}$)	极限值		单位
			最小	最大	
发送器差分输出下降时间	t_f	$V_{(RS)} = 0\text{ V}$, $C_L = 50\text{ pF}$, $R_L = 60\Omega$		80	ns
		$R_S = 10\text{ k}\Omega$, $C_L = 50\text{ pF}$, $R_L = 60\Omega$		150	ns
		$R_S = 100\text{ k}\Omega$, $C_L = 50\text{ pF}$, $R_L = 60\Omega$		1000	ns
接收器传输延时	t_{PLH}	$C_L = 15\text{ pF}$		60	ns
	t_{PHL}	$C_L = 15\text{ pF}$		60	ns
接收器输出上升时间	t_r	$C_L = 15\text{ pF}$		10	ns
接收器输出下降时间	t_f	$C_L = 15\text{ pF}$		10	ns
从发送器输入到接收器输出的环路总延迟	t_{LOOP1} (输出 高到输入 高)	$V_{(RS)} = 0\text{ V}$		115	ns
		$R_S = 10\text{ k}\Omega$, $C_L = 15\text{ pF}$, $R_L = 60\Omega$		175	ns
		$R_S = 100\text{ k}\Omega$, $C_L = 15\text{ pF}$, $R_L = 60\Omega$		920	ns
	t_{LOOP2} (输出 低到输入 低)	$V_{(RS)} = 0\text{ V}$		135	ns
		$R_S = 10\text{ k}\Omega$, $C_L = 15\text{ pF}$, $R_L = 60\Omega$		185	ns
		$R_S = 100\text{ k}\Omega$, $C_L = 15\text{ pF}$, $R_L = 60\Omega$		990	ns
唤醒时间	$t_{(wake)}$			1.5	μs
功能测试		电源电压=3.3 V, 根据 3.2.4 的功能进行功能测试。			

7 功能描述

7.1 概述

图 1 为 HWD65HVD230PSOP8M3 芯片的功能框图。在发送模式下数据从 D 端口输入，经过发送器逻辑驱动两个功率管对外输出 CAN 总线信号，在接收器模式下数据从 CANH、CANL 端口输入，经过接收器逻辑在 R 端口输出数字信号。在总线端口也针对大范围的总线电压进行了耐压设计，同时内部包含过温保护的热关断电路，可以保障器件和 CAN 总线的可靠性。RS 端口可以通过逻辑控制器件选择工作在高速模式或者待机模式，待机模式下发送器不工作，但是接收器还会处在收听状态。RS 端口可以通过对地电阻来使器件选择斜率控制模式，从而改变发送器发送数据的速率。内部集成一个 $V_{CC}/2$ 的基准电压，可供外部使用来稳定总线共模电平。

7.2 功能描述

7.2.1 高速模式

高速模式可以通过对 RS 端施加一个逻辑低电平来进行选择，高速模式通常用于工业应用。在这个模式下，器件允许输出切换的尽可能的快，对输出的上升和下降斜率没有内部的限制。在应用中如过需要选择

高速模式或者待机模式可以直接将器件 RS 端（8 引脚）连接到 μP 、MCU 或者 DSP 进行用于高速模式下的逻辑低和待机模式下的逻辑高电平之间的转换。图 3 为应用示意图。



图 3 高速模式应用示意图

7.2.2 斜率控制模式

在许多应用当中电磁兼容性是必不可少的，HWD65HVD230PSOP8M3 器件增加了斜率控制模式，以减少发送器输出上升和下降次数过多产生的电磁干扰以及由此产生的谐波。这些上升和下降的斜率可以通过在 RS 端口连接电阻来实现。如图 4 所示为应用示意图，图 5 所示为发送器斜率与电阻值的大致关系。其中 RS 端连接 $10\text{k}\Omega$ 电阻时的斜率大概为 $28\text{V}/\mu\text{s}$ ， $100\text{k}\Omega$ 的斜率大概为 $3\text{V}/\mu\text{s}$ 。在应用当中建议 RS 端电阻不要超过 $110\text{k}\Omega$ ，否则可能会影响正常工作。

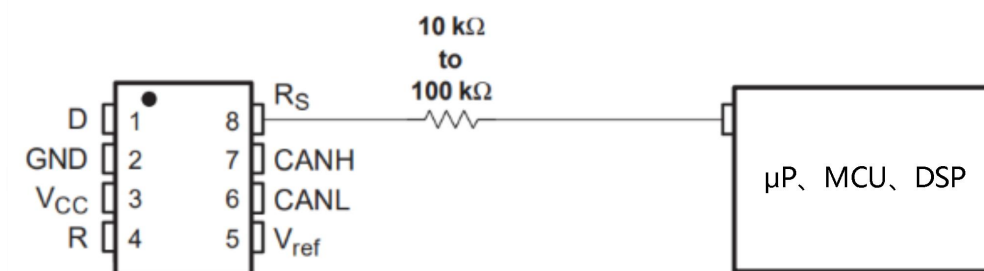


图 4 斜率控制模式应用示意图

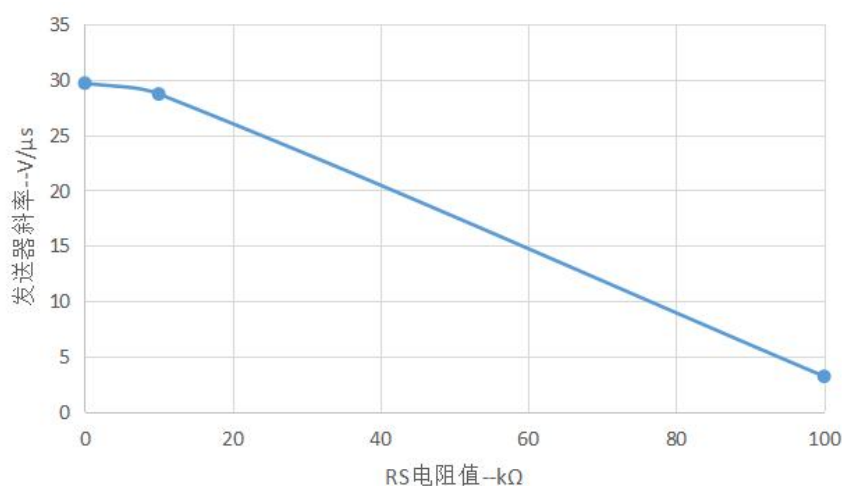


图 5 发送器斜率与 RS 端对地电阻值的关系示意图

7.2.3 待机模式

如果在 RS 端口施加一个逻辑高电平 ($>0.75V_{CC}$)，HWD65HVD230PSOP8M3 便会进入待机模式，在待机模式下发送器停止工作，接收器保持听取的工作状态，这就会使得器件所消耗较少的电源电流，进入一个低功耗模式。如果重新在 RS 给入逻辑低电平，则可以将器件重新唤醒。表 3 所示为器件的工作模式。

表 3 器件工作模式

RS 引脚	模式	发送器	接收器
低	高速模式	开启，高速模式	开启
10k Ω ~100k Ω 电阻	斜率控制模式	开启，斜率控制	开启
高	待机模式	关闭	开启

7.2.4 V_{REF} 参考电压

器件的 V_{REF} (引脚 5) 端口可以用作 $V_{CC}/2$ 的电压基准，该引脚可以连接到分岔终端的共模点上，以帮助进一步稳定总线上的共模电压，如果不使用 V_{REF} 引脚可以将它悬空。

7.2.5 热关断

如果环境温度过高或者输出电流过大导致的温度升高，发送器将会被禁用，总线的引脚表现为高阻抗。在热关断期间，D 端口到总线的数据传输会被切断，CAN 总线引脚高阻抗并且会被偏置到隐性电平。一旦热关断的条件被清除，结温降至低于热关断设置的温度，发送器将被重新唤醒并且恢复正常公做。在热关断期间接收器保持正常工作。

8 应用建议

CAN 总线在设备通电工作期间具有两种状态：显性和隐性。显性对应总线呈现一个差分输出信号的状态，对应于 D 和 R 引脚上的逻辑低电平；隐性状态是指总线被偏置到共模电平，对应于 D 和 R 引脚上的逻辑高电平，如图 6 所示。

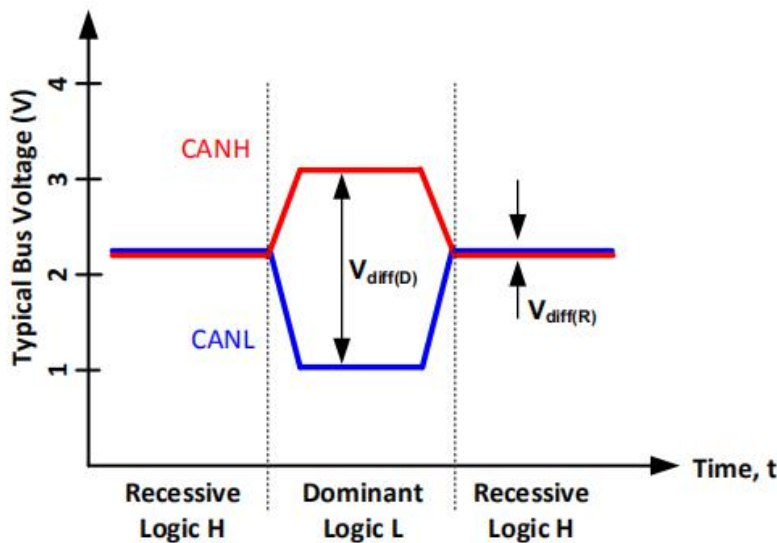


图 6 总线状态示意图

8.1 HWD65HVD230PSOP8M3 典型应用

图 7 展示了 HWD65HVD230PSOP8M3 的典型应用，主机 CAN 控制器的输出端连接发送器输入端 D 脚，CAN 总线的控制器输入端连接接收器的输出端 R 脚。收发器的 CANH、CANL 连接到差分总线上，通常在图 8 所示半双工多点拓扑结构中，总线是双绞线，特征阻抗为 120Ω，以减少总线上的信号反射。

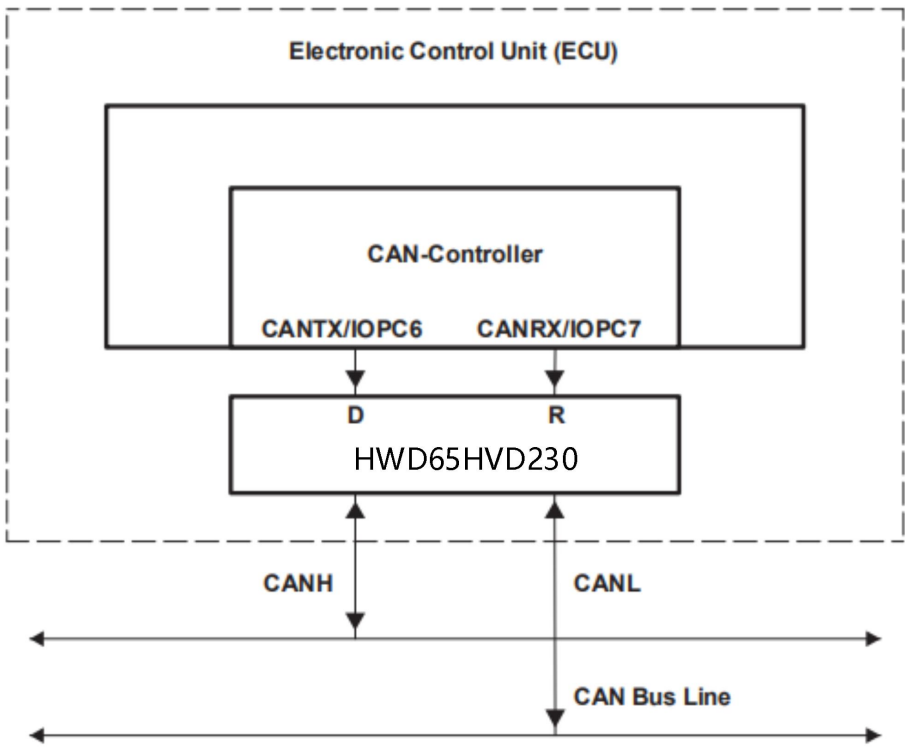


图 7 HWD65HVD230PSOP8M3 典型应用示意图

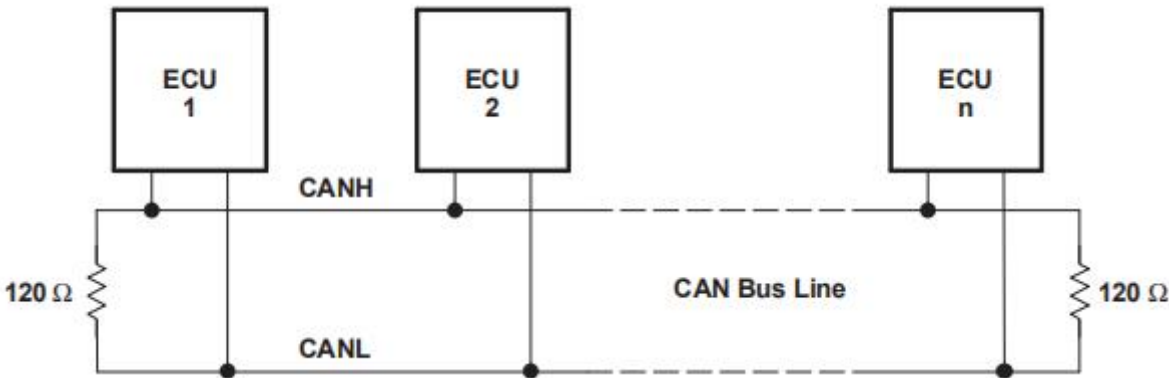


图 8 典型 CAN 总线网络

8.2 HWD65HVD230PSOP8M3 传输延时与原片对比

HWD65HVD230PSOP8M3 的速率传输速度与国外原片略有差距，如表 4 所示为 HWD65HVD230PSOP8M3 开关特性与原片的实测结果对比。发送器传输延时比原片略低，接收器传输延时略高，环路延时在 $V_{RS}=0V$ 时较高，在斜率控制模式以及慢速模式下较低。

表 4 HWD65HVD230PSOP8M3 开关特性与原片对比

参数		测试条件	原片	HWD65HVD230PS OP8M3	UNIT
发送器					
t _{PLH} 传输延迟时间， 低电平到高电平输出	V _(Rs) = 0 V	R _L =60Ω C _L =50pF	45	24.82~44.25	ns
	10 kΩ Rs 对地		95	29.21~53.57	
	100 kΩ Rs 对地		574	112.82~256.87	
t _{PHL} 传输延迟时间， 高电平到低电平输出	V _(Rs) = 0 V		55	30.15~42.13	
	10 kΩ Rs 对地		100	37.19~92.45	
	100 kΩ Rs 对地		742	318.92~816.21	
t _r 差分输出上升时间	V _(Rs) = 0 V		55	34.08~57.95	
t _f 差分输出下降时间			58	16.41~25.12	
t _r 差分输出上升时间	10 kΩ Rs 对地		130	35.97~51.2	
t _f 差分输出下降时间			111	17.49~64.6	
t _r 差分输出上升时间	100 kΩ Rs 对地		900	124.53~532.22	
t _f 差分输出下降时间			785	347.15~722.55	
接收器					
t _{PLH} 低电平到高电平输出传输延迟时间		C _L =15pF	34.8	31.59~48.89	ns
t _{PHL} 高电平到低电平输出传输延迟时间			33.6	30.62~43.98	
t _r 输出上升时间			2.36	2.967~4.956	
t _f 输出下降时间			2.49	2.874~4.891	
器件					
t _(LOOP1) 驱动器输入 到接收器输出 的环路总延迟，从 隐性到显性	V _(Rs) = 0 V	总线端口 R _L =60Ω; R 端口 C _L =15pF	73.5	50.39~82.24	ns
	10 kΩ Rs 对地		103	53.53~88.67	
	100 kΩ Rs 对地		513	134.18~254.58	
t _(LOOP2) 动器输入 到接收器输出的 环路总延迟，从显 性到隐性	V _(Rs) = 0 V		102.5	53.87~73.33	
	10 kΩ Rs 对地		165	66.01~132.77	
	100 kΩ Rs 对地		850	373.96~867.59	
t _(WAKE) 唤醒时间		-	0.516	0.775~0.973	μs

9 使用注意事项

器件必须采取防静电措施进行操作。

该器件操作注意事项如下：

- 器件应在防静电的工作台上操作；
- 试验设备和器具应接地；

- c) 不能触摸器件引线；
- d) 器件应存放在导电材料制成的容器中；
- e) MOS 区域内避免使用能引起静电的塑料、橡胶或丝织物；
- f) 若可行，相对湿度保持在 50%以上。

10 订货信息

表 9 产品订货信息

序号	产品型号	封装形式	封装材料	质量保证等级	引脚材料	重量（g）	典型尺寸（mm） （长×宽×高）	详细规范
1	HWD65HVD230PSOP8M3	PSOP8	塑料	N1 级	镀锡	0.08g	4.88×3.90×1.45	Q/HWD 50363-2023

注1:

a) N/N1级器件满足GJB 7400 《合格制造厂认证用半导体集成电路通用规范》N/N1级的筛选要求

注2: 产品订货信息为我司已有产品或确定研制的器件，可根据用户需求研制其他封装形式的器件。