



HK32C105 数据手册

版本：2.3

发布日期：2026-04-30

深圳市航顺芯片技术研发有限公司

<http://www.hsxp-hk.com>

前言

编写目的

本文档介绍了 HK32C105 系列芯片的结构框图、存储器映射、外设接口、电气特性、引脚封装等，旨在帮助用户快速了解该系列芯片的特点及功能。

读者对象

本文适用于以下读者：

- 开发工程师
- 芯片测试工程师
- 芯片选型工程师

版本说明

本文档对应的产品系列为 HK32C105 系列芯片。

修订记录

版本	日期	修订内容
0.99	2022/12/11	Alpha 版本发布
0.991	2023/01/12	更新了“6 引脚定义”
1.0	2023/03/14	官网首次发布
1.1	2023/05/12	更新工作电压 2.4~5.5V 为 2.6~5.5V，涉及章节：“产品概述”“供电方案”“电气参数”等。
1.2	2023/06/27	在“4.2.5 工作电流特性”中增加了 5V 电压条件下的功耗数据，及唤醒时间等信息。
1.3	2023/08/15	1. 更新“表 4 14 Flash 存储器特性”表中的字写入时间。 2. 在“3.7.1 系统复位”更新了“图 3-3 复位信号”。
1.4	2023/11/27	1. 更新了时钟树中的 FLITFCLK 的最大预分频系数为 16（原为 9）。 2. 增加了“6.4 各封装的引脚定义”下的 Boot 引脚的弱下拉电阻说明。 3. 在章节“6.4 各封装的引脚定义”和“6.5 引脚复用（AF）功能表”中增加 I2S 的引脚功能，补全 UART 和 I2C 支持引脚互换功能的对应描述。 4. 更新了“7.1.3 QFN32 封装”中的图和表。
1.5	2023/12/20	更新了章节“3.7.1 系统复位”中的“图 3-3 复位信号”。
1.6	2024/06/14	更新了全文中关于 UART 最高传输速率的说明：改为最高为 6.4Mbit/s。
1.7	2024/07/26	全文删除了和“温度传感器”相关的信息。
1.8	2024/09/20	删除了章节“6 引脚定义”中的“CM0_TXEV”。
1.9	2024/11/08	1. 更新了章节“2 产品概述”：删除了 ADC 不支持的差分输入相关信息。 2. 更新了章节“2.1 产品特性”：更新 PVD 为 7 级检测电压门限可调。 3. 更新了“图 3-4 时钟树”：删除了 ADC 的预分频器（这部分应该是在 ADC 模块内）。

版本	日期	修订内容
		- 更新了章节“4.2.7 内部高速（HSI）时钟特性”：修改 f_{HSI} 的典型值为 8MHz（原为 64 MHz）。 - 更新了章节“4.2.8 内部低速（LSI）时钟特性”：修改 f_{LSI} 的典型值为 40 kHz（原为 32 kHz）。 - 更新了章节“4.2.15 ADC 特性”：修改“表 4-21 ADC 精度”中 ED 的说明为：微分线性误差（原为差分线性误差）。
2.0	2025/03/14	- 更新了“表 4-3 极限温度特性”。 - 更新了“7.1 封装尺寸”中 LQFP32 和 QFN32 封装的尺寸参数。
2.1	2025/09/02	- 新增章节“4.2.16 串行外设接口（SPI）特性”。 - 更新了图“图 5-1 电源框图”。
2.2	2025/09/29	- 更新了“表 4-15 IO 输入引脚直流特性”。 - 在“4.2.16 串行外设接口（SPI）特性”一节中，增加了 SPI 时序图。
2.3	2026/04/30	更新了“4.2.16 串行外设接口（SPI）特性”中的电气参数值。

目录

1 简介.....	1
2 产品概述.....	1
2.1 产品特性.....	2
2.2 器件一览表.....	3
3 功能介绍.....	5
3.1 结构框图.....	5
3.2 存储器映射.....	6
3.3 存储器.....	6
3.3.1 Flash	6
3.3.2 内置 SRAM.....	6
3.4 CRC 计算单元	6
3.5 供电方案.....	6
3.6 电源监控器.....	7
3.7 复位.....	7
3.7.1 系统复位.....	7
3.7.2 电源复位.....	7
3.7.3 备份域复位.....	8
3.8 时钟和时钟树.....	8
3.9 SYSCFG.....	9
3.10 GPIO	9
3.11 Boot 模式.....	9
3.12 低功耗模式.....	9
3.13 中断与事件.....	9
3.13.1 NVIC.....	9
3.13.2 EXTI.....	10
3.14 独立看门狗（IWDG）	10
3.15 窗口看门狗（WWDG）	10
3.16 定时器.....	10
3.16.1 高级定时器.....	11
3.16.2 通用定时器.....	11

3.16.3 基本定时器.....	12
3.16.4 System Tick 定时器.....	12
3.17 DMA	12
3.18 ADC.....	12
3.18.1 内部参考电压.....	12
3.19 红外遥控接口（IRTIM）	12
3.20 I2C 总线	12
3.21 通用异步收发器（UART）	13
3.22 串行外设接口（SPI/I2S）	13
3.23 RTC	14
3.24 DVSQ 计算单元	14
3.25 96 位 UID	15
3.26 调试接口.....	15
4 电气性能指标.....	16
4.1 最大绝对额定值.....	16
4.1.1 极限电压特性.....	16
4.1.2 极限电流特性.....	16
4.1.3 极限温度特性.....	16
4.2 工作参数.....	17
4.2.1 推荐工作条件.....	17
4.2.2 可编程电压监测.....	17
4.2.3 上/下电复位特性	17
4.2.4 内部参考电压.....	17
4.2.5 工作电流特性.....	18
4.2.6 外部高速（HSE）时钟特性.....	19
4.2.7 内部高速（HSI）时钟特性	20
4.2.8 内部低速（LSI）时钟特性	20
4.2.9 PLL 特性	20
4.2.10 Flash 存储器特性	20
4.2.11 IO 输入引脚特性	21
4.2.12 IO 输出引脚特性	21

4.2.13 NRST 复位管脚特性	21
4.2.14 TIM 计数器特性	21
4.2.15 ADC 特性	21
4.2.16 串行外设接口（SPI）特性	24
5 典型电路	26
6 引脚定义	27
6.1 LQFP44 封装	27
6.2 LQFP32 封装	28
6.3 QFN32 封装	29
6.4 各封装的引脚定义	29
6.5 引脚复用（AF）功能表	35
7 封装参数	38
7.1 封装尺寸	38
7.1.1 LQFP44 封装	38
7.1.2 LQFP32 封装	39
7.1.3 QFN32 封装	40
7.2 丝印信息	41
7.2.1 LQFP44 丝印	41
7.2.2 LQFP32 丝印	42
7.2.3 QFN32 丝印	42
8 订货信息	43
8.1 订货代码	43
8.2 订货包装	43
9 缩略语与术语	44
9.1 缩略语	44
9.2 术语	44
10 重要提示	45

1 简介

本文档为 HK32C105 系列芯片的数据手册。该系列芯片是由深圳市航顺芯片技术研发有限公司研发的经济型通用 MCU 芯片，包括以下系列：

- HK32C105S8T7（LQFP44 封装）
- HK32C105K8T7（LQFP32 封装）
- HK32C105K8U7（QFN32 封装）

用户可以查看《HK32C105 用户手册》，进一步了解该系列 MCU 的功能。

2 产品概述

本章介绍了 HK32C105 MCU 的产品特性以及器件一览表。

HK32C105 使用 ARM® Cortex®-M0 内核，最高工作频率 64 MHz，内置最高 64 Kbyte Flash（包括 61Kbyte 用户区域和 3 Kbyte BootLoader 区域）、10 Kbyte SRAM。通过配置 Flash 控制器寄存器，可实现中断向量在主 Flash 区内的重映射。

HK32C105 支持传统的 Flash Level 0/1/2 读写保护。

为满足各种安全应用，HK32C105 提供了 CRC，以验证数据传输或数据存储的正确性和完整性。

HK32C105 内置了多种通信接口：

- 3 路串口（最高 6.4 Mbit/s）：3 路 UART

UART 支持标准的不归零码（Not Return to Zero, NRZ）异步串行数据格式，并且能够进行全双工数据通信。UART 可以通过自带的波特率发生器产生不同的波特率，并且还支持单线半双工通信、多处理器通信等功能；同时还可以通过使用直接存储器访问（Direct Memory Access, DMA）实现高速通信。

- 2 路高速（最高 18 Mbit/s）SPI/I2S

SPI/I2S 支持 4 ~ 16 位数据长度的全双工或半双工通信、主/从机模式、TI 模式、NSS 脉冲模式、自动 CRC 校验和 I2S 协议。

- 2 路高速（最高 1 Mbit/s）I2C

I2C 支持 1 MHz、400 kHz 和 100 kHz 传输速率、主/从机模式、多主机模式、7 位/10 位地址寻址和 SMBus 协议。在 MCU 停机模式下，支持数据接收唤醒。

HK32C105 内置了 1 个 16 位高级 PWM 定时器（共 4 路 PWM 输出，其中 3 路带死区互补输出）、5 个 16 位和 1 个 32 位通用 PWM 定时器（多达 4 路 PWM 输出）、1 个基本定时器。

HK32C105 内置了模拟电路：1 个 12 位 ADC（最多 24 路模拟信号输入通道；采样率可达 1.14 MSPS）、1 个上电/下电复位（POR/PDR）电路、一个可编程电压监测器（PVD）、1 个内部参考电压（通过片内 ADC 采样得到）。

HK32C105 集成了硬件除法开方运算单元，能提高软件处理能力并且更快地响应外部事件。

HK32C105 除电源、地、NRST 及 NC 以外的所有引脚均可作为 GPIO、外设 IO 或外部中断输入；在引脚数量受限应用场景中，提供尽可能多的引脚信号数量。

HK32C105 工作于 -40°C ~ +105°C 的温度范围，供电电压 2.6 V ~ 5.5 V，可满足绝大部分应用环境的要求。

由于拥有丰富的外设配置，HK32C105 可适用于多种应用场景：

- 可编程控制器、打印机、扫描仪
- 电机驱动和调速控制
- 物联网终端，如水表、电表和气表
- 无人机飞控、云台控制
- 玩具产品
- 家用电器
- 智能机器人
- 智能手表、运动手环
- 电子收费（Electronic Toll Collection, ETC）

2.1 产品特性

- CPU 内核
 - ARM® Cortex®-M0
 - 最高时钟频率：64 MHz
 - 24 位 System Tick 定时器
 - 支持中断向量重映射（通过 Flash 控制器的寄存器配置）
- 工作电压范围
 - 主电源 V_{DD} ：2.6 V ~ 5.5 V
- 工作温度范围：-40°C ~ +105°C
- 典型工作电流
 - 运行（Run）模式：1.46mA@8MHz；7.31mA@64MHz
 - 睡眠（Sleep）模式：1.05mA@8MHz；671μA@32kHz
 - 停机（Stop）模式：
 - LDO 全速：128μA@3.3V
 - LDO 低功耗：2.8μA@3.3V
- 存储器
 - 64 Kbyte Flash
 - CPU 主频不高于 24 MHz 时，支持 0 等待总线周期访问 Flash。
 - Flash 具有数据安全保护功能，可分别设置读保护和写保护。
 - 10 Kbyte SRAM
- 时钟
 - 外部高速时钟（HSE）：4 ~ 32 MHz
 - 片内高速时钟（HSI）：64 MHz
 - 片内低速时钟（LSI）：40 kHz
 - PLL 时钟：64MHz（最大值）
 - GPIO 外部输入时钟：32 MHz（最大值）
- 复位
 - 外部引脚复位
 - 选项字节装载器复位
 - 看门狗（IWDG 和 WWDG）计数器复位
 - 电源上/下电复位（POR/PDR）
 - 软件复位
 - 低功耗模式复位
- 可编程电压监测器（PVD）
 - 8 级检测电压门限可调
 - 上升沿和下降沿检测可配置
- GPIO 端口
 - 最多支持 34 个 GPIO 引脚
 - 每个 GPIO 引脚都可配置为外部中断输入

- 提供最高 40 mA 驱动电流
- 数据通信接口
 - 3 路 UART：可以通过自带的波特率发生器产生不同的波特率，并且还支持单线半双工通信、多处理器通信等功能。
 - 2 路高速 SPI：支持 4 至 16 位可编程数据帧，带复用的 I2S 接口。
 - 2 路 I2C：支持超快速模式（1 MHz）、SMBus 和 PMBus。在 Stop 模式下，支持数据接收唤醒。
- 定时器及 PWM 发生器
 - 1 个 16 位高级定时器（4 路 PWM 输出，其中 3 路带死区互补输出和刹车功能）
 - 1 个 32 位和 5 个 16 位通用定时器（TIM2/TIM3/TIM14/TIM15/TIM16/TIM17）
 - 1 个 16 位基本定时器（TIM6）
- DMA 控制器（带 5 个通道）
 - 支持定时器、ADC、SPI、I2C、UART 等多种外设触发。
- 定点数除法/开方运算单元
 - 支持 32 位定点数除法，可同时得到商和余数
 - 支持 32 位定点数高精度开方
- 片内模拟电路
 - 1 个 12 位 SAR ADC（多达 24 路模拟信号输入通道）
 - 最高转换器频率：1.14 MSPS
 - 支持自动连续转换、扫描转换功能
 - 内部参考电压
- 日历 RTC
 - 带闹钟功能
- 数据安全
 - CRC 校验硬件单元
- 96 位芯片 UID 标识
- CPU 跟踪与调试
 - SWD 调试接口
 - ARM® CoreSight™ 调试组件（ROM-Table、DWT 和 BPU）
 - 自定义 DBGMCU 调试控制器（低功耗模式仿真控制、调试外设时钟控制、调试及跟踪接口分配）
- 可靠性
 - 通过 HBM6500V/CDM2000V/LU800mA 等级测试。

2.2 器件一览表

表 2-1 HK32C105 系列芯片特性

产品特性	HK32C105S8T7	HK32C105K8T7	HK32C105K8U7
GPIO	34	25	25
封装	LQFP44	LQFP32	QFN32
工作电压	2.6 V~5.5 V		
工作温度	-40°C - +105°C		

产品特性		HK32C105S8T7	HK32C105K8T7	HK32C105K8U7
存储器	Flash	64 Kbyte		
	SRAM	10 Kbyte		
CPU	内核	Cortex®-M0		
	工作频率	64 MHz		
DMA		5 通道（支持定时器/ADC/SPI/I2C/UART 等）		
定点数除法/开方运算单元		支持		
时钟	内部 LSI	40 kHz		
	内部 HSI	64 MHz		
	PLL 时钟	64 MHz（最大值）		
	外部 HSE	4 ~ 32 MHz		
	GPIO 输入时钟	32 MHz（最大值）		
定时器	高级定时器	TIM1（16 位）		
	通用定时器	32 位：TIM2 16 位：TIM3/TIM14/TIM15/TIM16/TIM17		
	基本定时器	TIM6（16 位）		
	系统嘀嗒定时器	支持		
	实时 RTC	支持		
	独立看门狗(IWDG)	支持		
	窗口看门狗(WWDG)	支持		
红外遥控接口（IRTIM）		1		
通信接口	UART	3		
	I2C	2		
	SPI(I2S)	2(2)		
ADC	个数（外部通道数）	1（24）	1（16）	1（16）
	基准选择	内部参考电压输入		
	ADC 采样速率	1.14 MSPS		
	ADC 精度	12 位		
可编程电压监测（PVD）		支持		
CRC		支持		
96 位 UID		支持		

3 功能介绍

3.1 结构框图

HK32C105 内部集成高达 64Kbyte 的 Flash，用于存放程序和数据。

ARM®Cortex®-M0 处理器是最新一代的嵌入式 32 位 RISC 处理器，它是一个低成本、超低功耗的 MCU 平台，同时提供卓越的计算性能和先进的中断系统响应。该系列产品拥有内置的 Cortex®-M0 核心，因此它与所有的 ARM 工具和软件兼容。

以 HK32C105S8T7 为例，该系列产品的功能框图如下：

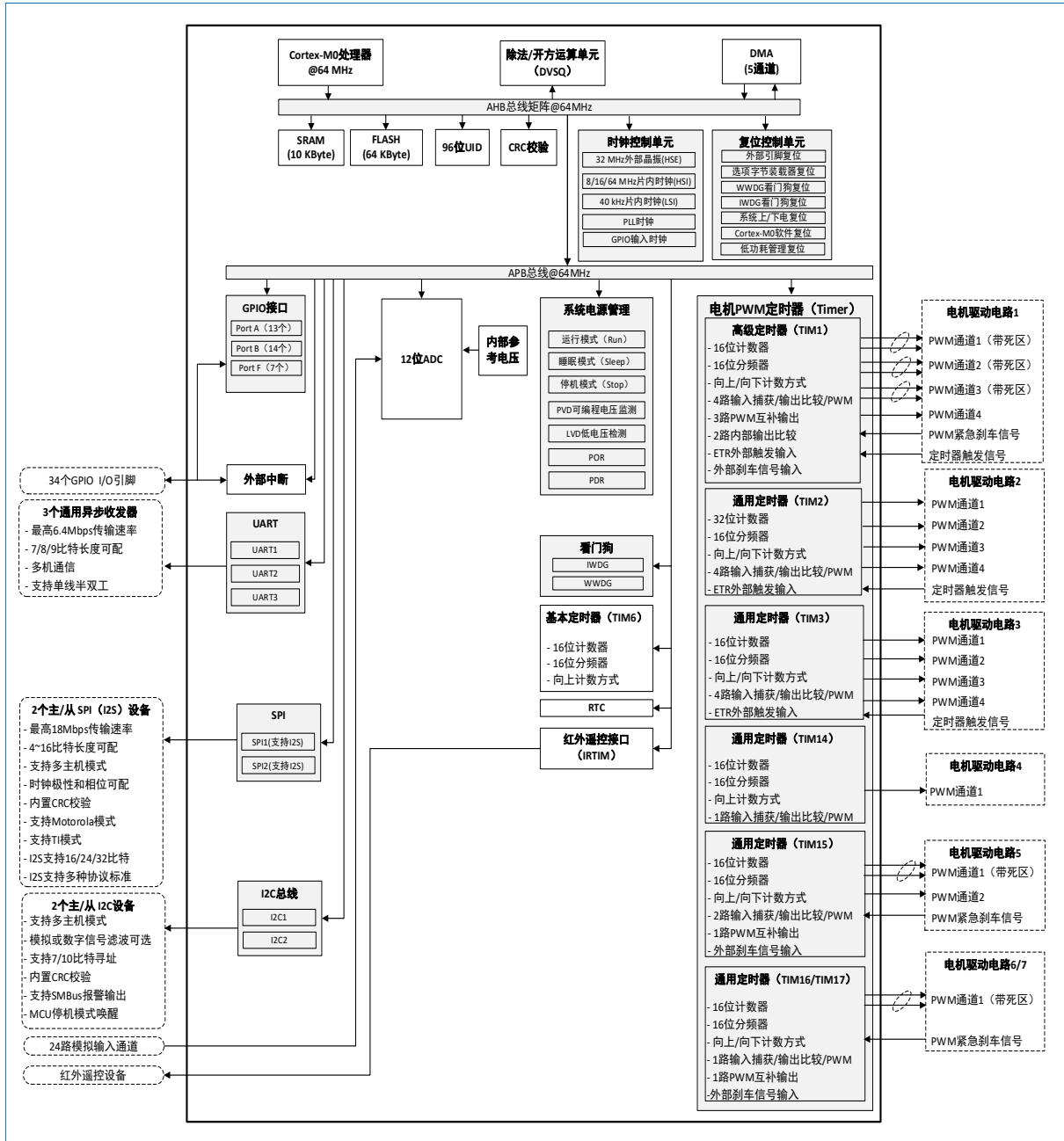


图 3-1 HK32C105S8T7 功能框图

[illegible]

图 3-2 HK32C105 存储器映射

3.3.1 Flash

通过 Flash 控制器的寄存器配置, 可实现中断向量在 64Kbyte 空间内的重映射。

3.4 CRC 计算单元

CRC 计算单元在运行期间计算出软件的签名，并将其和链接时所产生并存储于指定存储地址的参考签名进行比较。

$V_{DD}=2.6\sim 5.5V$ ，外部单电源供电（无 V_{BAT} ），为芯片的数字电路、I/O 引脚和内部电压调节器供电。

3.6 电源监控器

该系列芯片内部集成了上电复位（POR）/掉电复位（PDR）电路。POR/PDR 起到保护的作用，保证内部逻辑正常上电，使系统在供电超过 2.6V 时工作。当 V_{DD} 低于 POR/PDR/BOR 阈值时，器件于复位状态，而不必使用外部复位电路。

器件中还有一个可编程电压监测器（PVD），它监视 V_{DD}/V_{DDA} 供电并与阈值 V_{PVD} 比较。 V_{PVD} 阈值可软件配置。当 V_{DD} 低于或高于阈值 V_{PVD} 时将产生中断，中断处理程序可以发出警告信息。PVD 功能需要通过程序使能开启。

3.7 复位

3.7.1 系统复位

除了时钟控制器的 RCC_CSR 寄存器中的复位标志位以外，系统复位将复位所有寄存器至它们的复位状态。用户可通过查看 RCC_CSR 控制状态寄存器中的复位状态标志位识别复位事件来源。

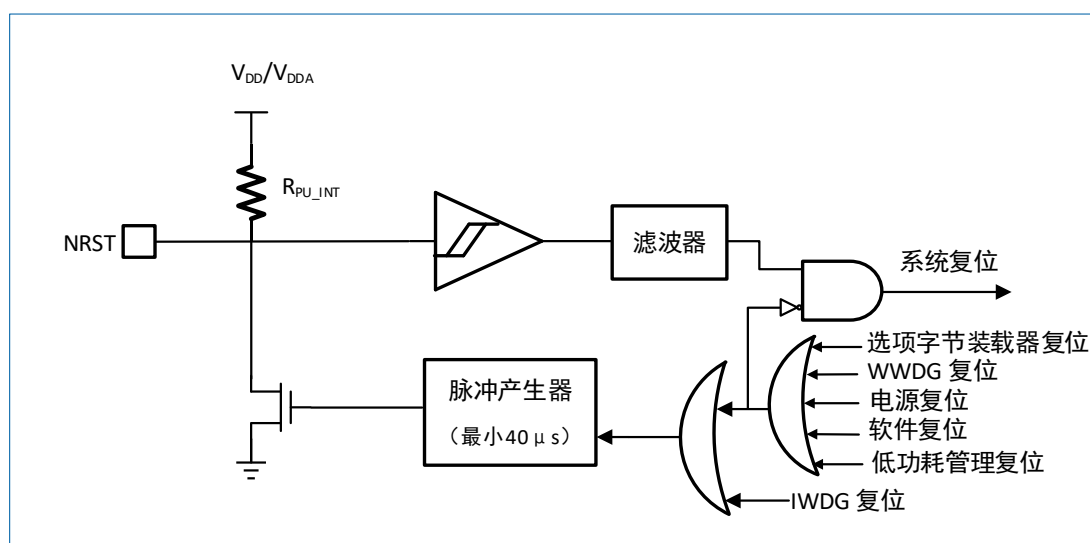


图 3-3 复位信号

当发生以下任一事件时，将产生一个系统复位：

- NRST 引脚上的低电平（外部复位）
- 选项字节装载器复位
- 窗口看门狗计数终止（WWDG 复位）
- 独立看门狗计数终止（IWDG 复位）
- 电源复位（上电复位/掉电复位）
- 软件复位（SW 复位）：通过将 Cortex®-M0 中断使能和复位控制寄存器中的 SYSRESETREQ 位置‘1’，可实现软件复位。
- 低功耗管理复位

复位源将最终作用于 NRST 引脚，并在复位过程中保持低电平。复位入口矢量被固定在地址 0x00000004。芯片内部的复位信号会在 NRST 引脚上输出。脉冲发生器保证每一个内部复位源都能有至少 40μs 的脉冲延时。当 NRST 引脚被拉低产生外部复位时，它将产生复位脉冲。

3.7.2 电源复位

当以下任一事件发生时，会产生电源复位：

- 上电/掉电复位（POR/PDR）

该芯片内部集成了上电复位（POR）/掉电复位（PDR）电路。该电路始终处于工作状态，以保证系统在供电超过 2.6V 时正常工作。当 V_{DD} 小于 POR/PDR 阈值时，MCU 将被复位，无需使用外部复位电路。

3.7.3 备份域复位

备份域拥有两个专门的复位，它们只影响备份域。

当以下任一事件发生时，将产生备份域复位：

- 软件复位，由备份域控制寄存器（RCC_BDCR）的 BDRST 位触发。
- 当 V_{DD} （无 V_{BAT} ）掉电的情况下， V_{DD} 重新上电。

3.8 时钟和时钟树

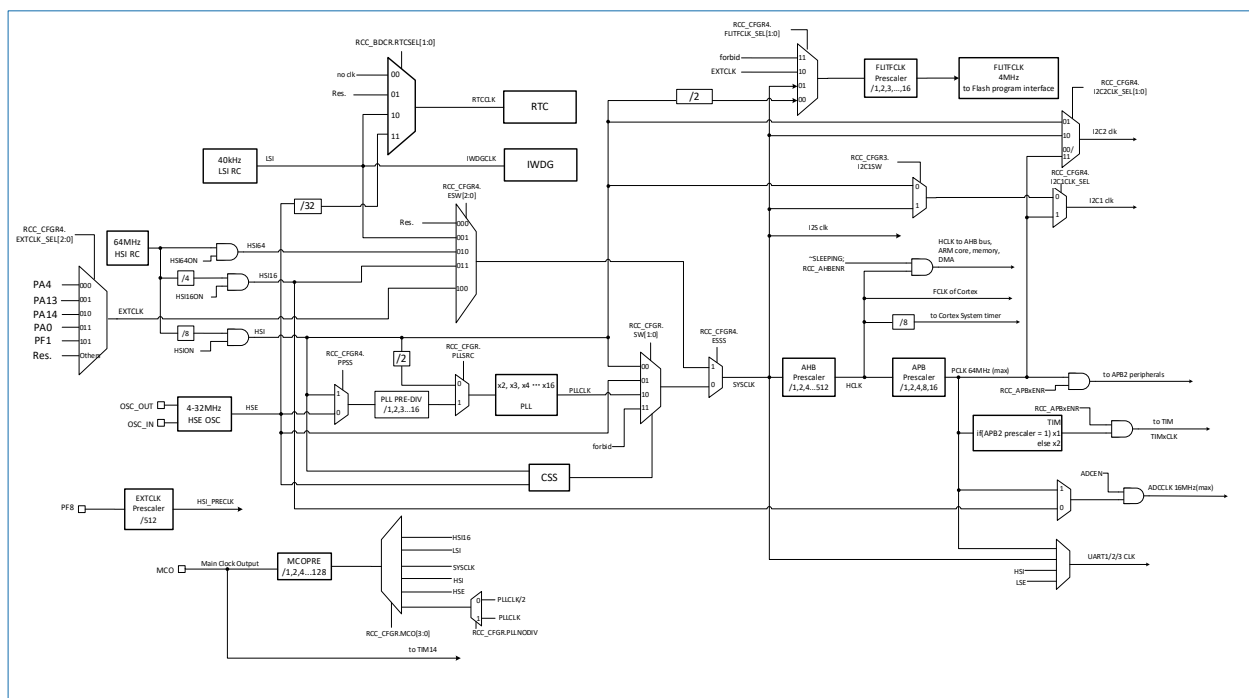


图 3-4 时钟树

如上图所示，HSI 和 HSI16 来源于同一个输出频率为 64MHz 的内部振荡器。因此，使用 HSI 或 HSI16 时钟时，不能将另外一个时钟源关闭以降低功耗。HSI/HSE 可作为 PLL 前置分频的输入，因此通过配合使用 HSI 和 PLL，能配置出更丰富的系统时钟频率。

该芯片在启动时选择系统时钟（SYSCLK）作为 CPU 工作时钟。内部振荡器输出的 64MHz 时钟经过 8 分频后的 HSI 作为芯片上电后的默认系统时钟。

为系统时钟提供了更多的时钟源，也为客户提供了轻便、灵活、多样的工作模式，以下时钟均可作为系统时钟：

- 外部高速时钟（HSE）：4~32MHz
- 片内高速时钟：8MHz（HSI）/16MHz（HSI16）/64MHz（HSI64）
- 片内低速时钟（LSI）：40kHz
- PLL 时钟：64MHz（最大值）
- GPIO 外部输入时钟：32MHz（最大值）

AHB 总线、APB 域的时钟频率可通过几个分频器来配置。AHB 总线的最高时钟频率可达 64MHz。APB 域的最高时钟频率可达 64MHz。

时钟安全系统可以监测 HSE 的故障，并在检测到故障时切换时钟源。

3.9 SYSCFG

该系列芯片有一组系统配置寄存器。系统配置控制器的主要功能如下：

- 在部分 IO 口上启用或禁用 I2C 超快速模式（Fast Mode Plus）。
- 重映射部分 DMA 触发源到其它不同的 DMA 通道上。
- 重映射存储器到代码起始区域。
- 管理连接到 GPIO 口的外部中断。
- 管理系统的可靠性特性。

3.10 GPIO

每个 GPIO 引脚都可以由软件配置成输出（推挽或开漏）、输入（浮空、上拉或下拉）或其它的外设功能端口。多数 GPIO 引脚都与数字或模拟的外设共用。所有的 GPIO 引脚都有大电流通过能力。在需要的情况下，I/O 引脚的外设功能可以通过一个特定的操作锁定，以避免意外情况下发生对 I/O 寄存器的写操作。

3.11 Boot 模式

在启动时，自举引脚被用于选择以下任一种自举模式：

- 从用户 Flash 自举
- 从系统存储器自举
- 从内部 SRAM 自举

自举加载程序存放于系统存储器中，可以通过 UART1 PA9/PA10 或 UART2 PA14/PA15 对 Flash 重新编程。

3.12 低功耗模式

器件支持多种功耗模式，可以在低功耗、短启动时间和多种唤醒事件之间达到最佳的平衡。

- 睡眠（Sleep）模式

在睡眠模式下，仅有 CPU 停止工作，所有外设处于工作状态并可在发生中断/事件时唤醒 CPU。

- 停机（Stop）模式

在保持 SRAM 和寄存器内容不丢失的情况下，停机模式可以达到最低的电能消耗。在停机模式下，内核域所有时钟关闭。通过任一配置成 EXTI 的信号，可把 MCU 从停机模式中唤醒。该 EXTI 信号可以是任一外部 I/O 口。RTC 闹钟事件也能将之唤醒。

3.13 中断与事件

3.13.1 NVIC

嵌套向量中断控制器（NVIC）和处理器核的接口紧密相连，可以实现低延迟的中断处理和高效地处理晚到的中断。嵌套向量中断控制器管理着包括中断在内的所有异常。

- 30 个可屏蔽中断通道（不包括 16 个 Cortex-M0 的中断线）
- 4 个可编程的中断优先级（2 位中断优先级）
- 低延迟的异常和中断处理
- 电源管理控制

- 系统控制寄存器的实现

3.13.2 EXTI

扩展中断及事件控制器（EXTI）负责管理内、外异步中断和事件：向 CPU 输出事件请求，向中断控制器输出中断请求，向电源控制模块输出唤醒请求。

根据中断/事件触发沿是否可配置，可将 EXTI 分为两类：触发沿可配 EXTI（简称可配 EXTI）和触发沿固定 EXTI（简称固定 EXTI）。

可配 EXTI 特性：

- 可选择上升沿/下降沿触发。
- 拥有挂起状态寄存器以记录中断状态。
- 可通过写软件中断事件寄存器 EXTI_SWIER 对应位来模拟生成中断/事件。

固定 EXTI 特性：

- 采用上升沿触发。
- 仅工作在停机模式，用于从停机模式唤醒内核。
- 挂起状态寄存器中无法查询固定 EXTI 中断状态，需由对应 IP 提供。

EXTI 管理多达 21 个中断/事件。各中断或事件线均可独立屏蔽或使能。

3.14 独立看门狗（IWDG）

独立看门狗由一个内部独立的 40 kHz 的 RC 振荡器提供时钟，带一个 12 位的递减计数器和一个 8 位的预分频器。由于该 RC 振荡器独立于主时钟，所以它可在停机模式下运行。IWDG 用于在发生时复位整个系统或作为自由定时器为应用程序提供超时管理。通过选项字节，可将其配置为软件或硬件启动看门狗。在调试模式，该计数器可以被冻结。

通过配置 IWDG_WINR 寄存器，IWDG 可工作在窗口模式。

3.15 窗口看门狗（WWDG）

窗口看门狗内部带一个 7 位的递减计数器。该计数器可设置成自由运行模式，或作为看门狗用于系统崩溃时复位整个系统。窗口看门狗由主时钟驱动，具有提前预警中断功能。在调试模式，该计数器可以被冻结。

3.16 定时器

该系列 MCU 包括一个高级控制定时器，六个通用定时器，一个基本定时器。定时器功能定义如下表所示。

表 3-1 定时器功能定义

定时器类型	定时器名称	计数器分辨率	计数器类型	预分频系数	DMA 请求	紧急刹车输入	捕获/比较通道	互补输出
高级	TIM1	16 位	递增、递减、递增/递减	1 和 65536 之间的任意整数	有	有	4	3
通用	TIM2	32 位	递增、递减、递增/递减	1 和 65536 之间的任意整数	有	无	4	无
	TIM3	16 位	递增、递减、递增/递减	1 和 65536 之间的任意整数	有	无	4	无
	TIM14	16 位	递增	1 和 65536 之间的任意整数	无	无	1	无

定时器类型	定时器名称	计数器分辨率	计数器类型	预分频系数	DMA 请求	紧急刹车输入	捕获/比较通道	互补输出
	TIM15	16 位	递增、递减、递增/递减	1 和 65536 之间的任意整数	有	有	2	1
	TIM16	16 位	递增、递减、递增/递减	1 和 65536 之间的任意整数	有	有	1	1
	TIM17	16 位	递增、递减、递增/递减	1 和 65536 之间的任意整数	有	有	1	1
基本	TIM6	16 位	递增	1 和 65536 之间的任意整数	有	无	无	无

3.16.1 高级定时器

该系列 MCU 集成一个高级定时器 TIM1。

TIM1 高级定时器可以当作具有 6 个通道的三相 PWM 发生器，还可以当作完整的通用定时器。四个独立的通道可以用于：

- 输入捕获
- 输出比较
- 产生 PWM（边沿或中央对齐模式）
- 单脉冲输出

其中 3 个通道带互补 PWM 输出（带程序可控的死区插入功能）。

- 2 路额外的内部输出比较通道

高级定时器配置为 16 位基本定时器时，它与基本定时器具有相同的功能。配置为 16 位 PWM 发生器时，高级定时器具有全调制能力（0~100%）。由于与通用定时器的内部结构和大部分功能相同，因此高级定时器可以通过定时器链接功能与通用定时器协同操作，提供同步或事件链接功能。

在调试模式下，计数器可以被冻结。

3.16.2 通用定时器

该系列 MCU 集成了以下六个通用定时器。

- TIM2 和 TIM3

TIM2 通用定时器基于一个 32 位自动重载递增/递减计数器和一个 16 位预分频器。TIM3 通用定时器基于一个 16 位自动重载递增/递减计数器和一个 16 位预分频器。TIM2 和 TIM3 均带 4 个独立通道。这些通道用于输入捕获/输出比较、PWM 或单脉冲模式输出。

TIM2 和 TIM3 通用定时器可通过定时器链接功能与 TIM1 高级控制定时器协同工作，提供同步或事件链接功能。TIM2 和 TIM3 均可产生独立的 DMA 请求。TIM2 和 TIM3 能够处理正交（增量）编码器信号，也能处理 1 到 3 个霍尔效应传感器的数字输出。在调试模式下，其计数器可被冻结。

- TIM14

TIM14 通用定时器基于一个 16 位自动重载递增计数器和一个 16 位预分频器。TIM14 带一个单通道，用于输入捕获/输出比较、PWM 或单脉冲模式输出。在调试模式下，其计数器可被冻结。TIM14 不能产生 DMA 请求。

- TIM15、TIM16 和 TIM17

TIM15、TIM16 和 TIM17 通用定时器基于一个 16 位自动重载递增/递减计数器，均有一个 16 位预分频器。TIM15、TIM16 和 TIM17 均带互补输出、死区生成和独立 DMA 请求生成功能。TIM15 带 2 个通

道，TIM16 和 TIM17 带 1 个通道。这些通道用于输入捕获/输出比较、PWM 或单脉冲模式输出。在调试模式下，其计数器可被冻结。

3.16.3 基本定时器

器件集成一个基本定时器 TIM6。

基本定时器内置 16 位计数器、16 位预分频器，支持递增方式。基本定时器用于产生 CPU 定时中断请求，支持 DMA 请求。在调试模式下，该计数器可被冻结。

3.16.4 System Tick 定时器

System Tick 定时器专用于操作系统，可作为一个标准的递减计数器。它具有以下特性。

- 24 位的递减计数器
- 重加载功能
- 当计数器为 0 时，能产生一个可屏蔽中断
- 可编程时钟源

3.17 DMA

通用 DMA（带 5 路通道）可以管理存储器到存储器、设备到存储器、存储器到设备的数据传输。DMA 控制器支持环形缓冲区的管理，当控制器传输到达缓冲区，无需用户代码介入管理。

每个通道都有专门的硬件 DMA 请求逻辑，可以由软件触发每个通道。数据传输的长度、传输的源地址和目标地址都可以通过软件单独设置。DMA 可用于主要的外设：SPI、I2C、UART、定时器 TIMx 和 ADC 等。

3.18 ADC

内置 1 个 12 位的模拟/数字转换器（ADC）模块，具有多达 24 个外部通道和 2 个内部通道。不同通道的 A/D 转换可在单次、连续、不连续或扫描采样模式下进行，具有过采样功能，可处理多个转换，并计算多个转换结果的平均值，以减轻 CPU 的负担，得到数据宽度增大（高达 16 位）的单个数据。

- ADC 时钟为 16MHz 时，ADC 转换速率高达 1.14MSPS。
- ADC 支持 DMA 操作。
- 由通用定时器（TIM2/3/15）和高级控制定时器（TIM1）产生的事件可以在内部连接到 ADC 的启动触发器，以触发 A/D 转换。

3.18.1 内部参考电压

内部参考电压（V_{REFINT}）为 ADC 提供了一个稳定的（带隙基准）电压输出。

3.19 红外遥控接口（IRTIM）

该系列 MCU 集成了一个红外遥控接口（IRTIM）。IRTIM 需配合红外 LED 使用，可实现远程遥控功能。通过使能 IRTIM 接口并配置 TIM16 通道 1（TIM16_OC1）及 TIM17 通道 1（TIM17_OC1），以产生红外遥控信号。

通过配置 TIM 为基本的输入捕获模式，还可以实现红外接收器功能。

3.20 I2C 总线

该系列有 2 个 I2C 总线接口，能够工作于主和从模式，支持以下工作模式：

- 标准模式（最高 100 kHz）

- 快速模式（最高 400 kHz）
- 超快速模式（最高 1 MHz）

I2C 接口支持 7 位或 10 位寻址，工作于 7 位从模式时支持双从地址寻址。I2C 接口内置了硬件 CRC 发生器/校验器。

I2C 提供了 SMBUS2.0 和 PMBUS1.1 的硬件支持：ARP 能力、主机通知协议、硬件 CRC（PEC）生成/验证、超时验证、ALERT 协议管理。

I2C 还有一个独立于 CPU 时钟域的时钟，这样 I2C 可在地址匹配时从停机（Stop）模式唤醒 MCU。

表 3-2 I2C 特性

I2C 特性	I2C1/I2C2
主/从模式	支持
多主机模式	支持
标准/快速/超快速模式	支持
7/10 位寻址模式	支持
广播呼叫	支持
事件管理	支持
时钟延展	支持
软件复位	支持
DMA 传输	支持
数字和模拟滤波器	支持
SMBUS2.0	支持
PMBUS1.1	支持
独立时钟	支持
从停机模式唤醒	支持

3.21 通用异步收发器（UART）

器件内置有 3 个通用异步收发器（UART1/UART2/UART3），其通信速率高达 6.4Mbit/s。它提供了多处理器通信模式、单线半双工通信模式的硬件管理。UART 接口可以使用 DMA 控制器。

表 3-3 UART1/UART2/UART3 特性

UART 模式/特性	UART1/UART2/UART3/
数据字长	7/8/9 位
DMA 传输	支持
多处理器通信	支持
单线半双工通信	支持

3.22 串行外设接口（SPI/I2S）

芯片拥有 2 个 SPI 接口，通信速率高达 18 Mbit/s，支持从和主模式、全双工和半双工通信模式。SPI 可使用 3 位预分频器以产生 8 种主模式频率，每帧可配置为 4 位至 16 位数据。

表 3-4 SPI1/SPI2 特性

SPI 特性	SPI1/SPI2
硬件 CRC 计算	支持
RX/TX FIFO	支持

SPI 特性	SPI1/SPI2
NSS 脉冲模式	支持
I2S 模式	支持
TI 模式	支持
DMA 传输	支持

标准 I2S 接口（与 SPI 复用）支持四种不同的音频标准，支持主或从半双工通信模式。I2S 接口由专用信号同步，可配置为 16、24 或 32 位传输，提供 16 位或 32 位数据分辨率。I2S 接口可由 8 位可编程线性预分频器设置为 8~192 kHz 的音频采样频率。当工作于主模式时，I2S 接口可输出采样频率 256 倍的时钟至外部音频元件。

表 3-5 I2S 特性

I2S 特性	I2S
半双工模式	支持
主从模式可配置	支持
8 位可编程线性预分频器	支持
数据格式可编程	支持
时钟极性可编程	支持
I2S 协议	支持
DMA 传输	支持
驱动外部音频元件	支持

3.23 RTC

RTC 带一个独立的 BCD 定时器/计数器。其主要特性如下：

- 日历可以亚秒、秒、分、小时（12 或 24 格式）、星期几、日、月、年表示，格式为 BCD（二进制十进制数）。
- 自动调整每月为 28、29（闰年）、30 或 31 天。
- 可编程闹钟具有从停机模式唤醒的能力。
- 运行时纠正 1 到 32767 个 RTC 时钟脉冲，用于 RTC 与主时钟同步。
- 数字校准电路具有 0.95 ppm 的分辨率，以补偿石英晶振的偏差。
- 一个防篡改检测引脚带可编程的滤波器。当检测到篡改事件时，MCU 可从停机模式唤醒。
- 参考时钟检测：可使用更精准的第二时钟源（50 Hz 或 60 Hz）以提高日历的精确度。

3.24 DVSQ 计算单元

除法和开方（Division and square root, DVSQ）计算单元支持以下特性：

- 支持 32 位带符号数（SDIV）和无符号数除法（UDIV），支持 32 位开方运算。
 - 在同一时刻，DVSQ 计算单元不能同时支持除法和开方运算，只能两者选其一执行。
 - 32 位有符号/无符号整数除法运算结束后，可同时获取商和余数并更新到相应的寄存器。
 - 除法运算支持 MOD 操作。
- 无符号开方运算，可以通过软件选择高精度开方运算。
- 流水线设计，每个时钟完成 2 位运算。
- 运算时间根据运算数据不同而改变。
- 支持除零中断和溢出中断。

3.25 96 位 UID

96 位的产品唯一身份标识（UID）所提供的参考号码对于任意一颗该系列芯片，在任何情况下都是唯一的。用户不能修改这个身份标识。按照不同的用法，该 96 位 UID 可以以字节（8 位）、半字（16 位）或者全字（32 位）为单位进行读取。96 位 UID 适合于：

- 用来作为序列号（例如 USB 字符序列号或者其他的终端应用）。
- 用来作为密码。在编写闪存时，将此 UID 与软件加解密算法结合使用，提高代码在闪存存储器内的安全性。
- 用来激活带安全机制的自举过程。

3.26 调试接口

内嵌 ARM 的 SWJ-DP 接口，可以实现串行线 SWDIO/SWCLK 调试接口。

4 电气性能指标

4.1 最大绝对额定值

最大额定值只是短时间的压力值。

注意：

- 请勿将芯片在该值或者其他任何超出该推荐值的条件下使用。
- 芯片的最大额定值请参考表 4-1 至表 4-3，超出最大额定值可能导致芯片永久性的损坏。
- 长时间工作在最大额定值下可能影响芯片的可靠性。

4.1.1 极限电压特性

表 4-1 极限电压特性

符号	描述	最小值	最大值	单位
$V_{DD}-V_{SS}$	外部主供电电压（包含 V_{DDA} 和 V_{DD} ）	-0.3	5.5	V
V_{IN}	引脚上的输入电压	-0.3	5.5	
$ V_{SSX} - V_{SS} $	不同接地引脚之间的电压差	-	50	mV

4.1.2 极限电流特性

表 4-2 极限电流特性

符号	描述	最大值	单位
I_{VDD}	经过 V_{DD}/V_{DDA} 电源线的总电流（供应电流） ⁽¹⁾	105	mA
I_{VSS}	经过 V_{SS} 地线的总电流（流出电流） ⁽¹⁾	105	
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	30	
	任意 I/O 和控制引脚上的输出拉电流	30	
$I_{INJ(PIN)}^{(2)}$	引脚上的注入电流 ⁽³⁾	-5/+0	
$\Sigma I_{INJ(PIN)}$	所有 I/O 和控制引脚上的总注入电流 ⁽⁴⁾	-25/+0	

- (1). 所有的电源（ V_{DD} , V_{DDA} ）和地（ V_{SS} , V_{SSA} ）引脚必须始终连接到外部允许范围内的供电系统上。
- (2). 反向注入电流会干扰器件的模拟性能。
- (3). 当 $V_{IN} > V_{DD}$ 时，有一个正向注入电流；当 $V_{IN} < V_{SS}$ 时，有一个反向注入电流，注入电流绝对不能超过规定范围。
- (4). 当几个 I/O 口同时有注入电流时， $\Sigma I_{INJ(PIN)}$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。

4.1.3 极限温度特性

表 4-3 极限温度特性

符号	描述	最小值	最大值	单位
T_{STG}	储存温度范围	-65	150	°C
T_J	最大结温度	-40	125	

4.2 工作参数

4.2.1 推荐工作条件

表 4-4 推荐工作条件

符号	描述	最小值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	-	64	MHz
f_{PCLK1}	内部 APB1 时钟频率	-	64	
f_{PCLK2}	内部 APB2 时钟频率	-	64	
V_{DD}	标准工作电压	2.6	5.5	V
$V_{DDA}^{(1)}$	模拟工作电压	2.6	5.5	V
T	工作温度	-40	105	°C

(1). V_{DDA} 可以低于 V_{DD} , 例如: $V_{DD}=4.2V$, $V_{DDA}=3.3V$; $V_{DD}=3.3V$, $V_{DDA}=2.6V$ 。

4.2.2 可编程电压监测

表 4-5 PVD 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{PVD}	可编程电压检测器的检测电平选择 (-40°C ~ 105°C)	挡位 1	-	-	-	V
		挡位 2	2.55	2.59	2.65	
		挡位 3	2.94	3.00	3.05	
		挡位 4	3.33	3.39	3.43	
		挡位 5	3.72	3.77	3.84	
		挡位 6	4.11	4.16	4.22	
		挡位 7	4.49	4.55	4.61	
		挡位 8	4.86	4.91	5.04	

4.2.3 上/下电复位特性

表 4-6 上/下电复位特性

符号	参数	条件	最小值	典型值	最大值	单位
$V_{POR/PDR}^{(1)}$	上下电复位阈值	下降沿	1.67	1.92	2.30	V
		上升沿	1.82	2.08	2.53	V
$V_{PDRhyst}$	PDR 滞回	-	150	160	160	mV
$t_{RSTTEMPO}^{(2)}$	复位时间	-	-	2	-	ms

(1) PDR 和 POR 仅监控 V_{DD} 。

(2) 设计保证。

4.2.4 内部参考电压

表 4-7 内部参考电压特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{REFINT}	内部参考电压	-40 ~ 105°C	-	1.2	-	V

4.2.5 工作电流特性

表 4-8 工作电流特性

符号	模式	条件	V _{DD} =3.3V			V _{DD} =5V			单位
			-40°C	25°C	105°C	-40°C	25°C	105°C	
I _{run}	Run 模式	SYSCLK= 64MHz; 使能 LSI, PVD, 其余外设关闭; 所有 IO 配置为高阻态; 从 Flash 取值, Flash 读取 2 个等待周期。	6.86	7.31	7.43	6.91	7.39	7.54	mA
		SYSCLK= 8MHz; 使能 LSI, PVD, 其余外设关闭; 所有 IO 配置为高阻态; 从 Flash 取值, Flash 读取 0 个等待周期。	1.41	1.46	1.59	1.41	1.49	1.59	mA
		SYSCLK= 40kHz; 所有 IO 配置为高阻态; 使能 LSI, PVD, 其余外设关闭; 从 Flash 取值, Flash 读取 0 个等待周期。	0.63	0.68	0.8	0.64	0.68	0.83	mA
I _{sleep1}	Sleep 模式 1	SYSCLK= 64MHz; AHB/APB 开启; 关闭 core 时钟, 所有外设关闭; 所有 IO 配置为高阻态; RAM、外设数据保持。	3.45	3.71	3.90	3.49	3.78	3.91	mA
		唤醒时间	1.25	2.8	1.2	1.25	2.8	1.2	μs
I _{sleep2}	Sleep 模式 2	SYSCLK= 8MHz; AHB/APB 开启; 关闭 core 时钟, 所有外设关闭; 所有 IO 配置为高阻态; RAM、外设数据保持。	1.01	1.05	1.21	1.03	1.08	1.2	mA
		唤醒时间	6.5	6.5	6.6	6.5	6.5	6.6	μs
I _{sleep3}	Sleep 模式 3	SYSCLK=40kHz; AHB/APB 开启; 关闭 core 时钟, 所有外设关闭; 所有 IO 配置为高阻态; RAM、外设数据保持。	615	671	773	623	682	784	μA
		唤醒时间	0.7	1.6	0.68	0.7	1.6	0.68	ms
I _{stop}	Stop 模式	所有 core 时钟停止, HSI、HSE 振荡器关闭, LSI 振荡器开启, 所有外设关闭; LDO 以正常功耗模式运行; 所有 IO 配置为高阻态; 备份寄存器保持; CPU、RAM、外设数据保持。	119	128	162	123	132	260	μA
		唤醒时间	18	30	19	18	30	19	μs

符号	模式	条件	V _{DD} =3.3V			V _{DD} =5V			单位
			-40°C	25°C	105°C	-40°C	25°C	105°C	
I _{LPstop}	LowPower Stop 模式	所有 core 时钟停止，HSI、HSE 振荡器关闭，LSI 振荡器开启； LDO 以低功耗模式运行，所有外设关闭； 所有 IO 配置为高阻态； 备份寄存器保持；CPU、RAM、外设数据保持。	1.9	2.8	15	3.2	4.6	17.9	μA
		唤醒时间	220	240	220	220	240	220	μs

4.2.6 外部高速（HSE）时钟特性

表 4-9 HSE 时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f _{OSC_IN}	振荡器时钟频率	-	4	-	32	MHz
R _F ⁽¹⁾	反馈电阻	-	-	2	-	MΩ
T _{stb (HSE)} ⁽²⁾	振荡器启动时间	V _{SS} ≤ V _{IN} ≤ V _{DD}	-	0.2	1.1	ms
C	推荐负载容抗减去晶振（R _S ）的等效串联电容	-	-	12	-	pF
I _{DD (HSE)} ⁽¹⁾	HSE 振荡器功耗	正常工作：V _{DD} =3.3V， CL=12pF	-	365	-	μA

(1) 设计保证；

(2) T_{stb (HSE)} 指从 HSE 启动到输出稳定频率信号的时间。

MCU 内部集成了一个 HSE 负反馈晶体振荡电路，芯片外的起振推荐电路如下图：

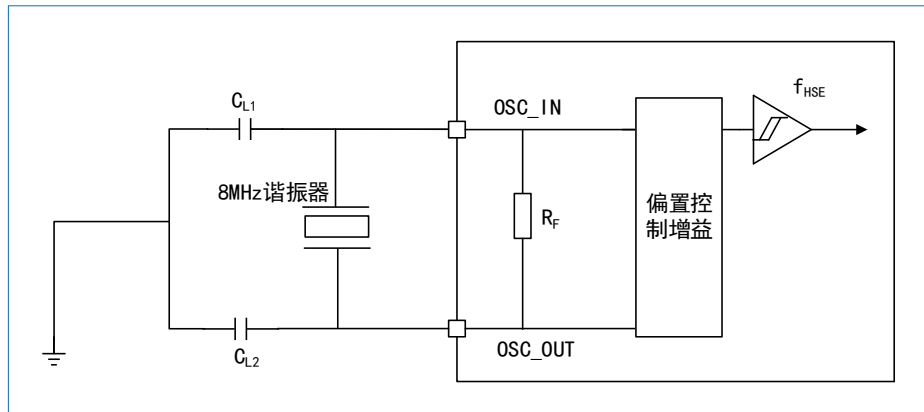


图 4-1 HSE 负反馈晶体振荡电路

MCU 也支持通过 OSC_IN 直接输入一个时钟信号，时钟信号要求如下。

表 4-10 外部时钟输入特性

符号	参数	条件	最小值	典型值	最大值	单位
f _{HSE_ext}	用户外部时钟源频率	-	4	-	32	MHz
DuCy _(HSE) ⁽¹⁾	占空比	-	45	-	55	%

(1) 设计保证。

4.2.7 内部高速（HSI）时钟特性

表 4-11 HSI 时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
$f_{\text{HSI}}^{(1)}$	时钟频率	-	-	8	-	MHz
$\text{DuCy}_{(\text{HSI})}^{(1)}$	占空比	-	45	-	55	%
$\text{ACC}_{(\text{HSI})}$	振荡器精度	用户对 RCC_CR 寄存器校准后	-1	-	1	%
		工厂校准 $T_A = -40 \sim +105^\circ\text{C}$	-1.2	-	1.5	
$T_{\text{stb}(\text{HSI})}^{(1)}$	振荡器启动时间	$V_{\text{SS}} \leq V_{\text{IN}} \leq V_{\text{DD}}$	-	5	8	μs
$I_{\text{DD}(\text{HSI})}^{(1)}$	振荡器功耗	8MHz, $V_{\text{DD}}=3.3\text{V}$	-	160	195	μA

(1) 设计保证。

4.2.8 内部低速（LSI）时钟特性

表 4-12 LSI 时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{LSI}	时钟频率	-	-	40	-	kHz
$T_{\text{su}(\text{LSI})}^{(1)}$	振荡器启动时间	$V_{\text{SS}} \leq V_{\text{IN}} \leq V_{\text{DD}}$	-	20	60	μs
$I_{\text{DD}(\text{LSI})}^{(1)}$	振荡器功耗	-	-	250	-	nA

(1) 设计保证。

4.2.9 PLL 特性

表 4-13 PLL 特性⁽¹⁾

符号	参数	最小值	典型值	最大值	单位
$f_{\text{PLL_IN}}$	输入时钟频率	2	-	80	MHz
	输入时钟占空比	45	-	55	%
$f_{\text{PLL_OUT}}$	输出时钟频率	6	-	64	MHz
t_{LOCK}	锁相时间	-	60	150	μs

(1) 设计保证。

4.2.10 Flash 存储器特性

表 4-14 Flash 存储器特性

符号	参数	最小值	典型值	最大值	单位
T_{PROG}	字写入时间	244		404	μs
T_{ERASE}	页擦除时间	100		200	ms
	整片擦除时间	100		200	ms
I_{DDPROG}	字写入电流	-	-	8	mA
I_{DDERASE}	页/片擦除电流	-	-	9	mA
I_{DDREAD}	读电流@25MHz	-		3	mA
N_{END}	擦写寿命	100	-	-	千次
t_{RET}	数据保存时间	10	-	-	年

4.2.11 IO 输入引脚特性

表 4-15 IO 输入引脚直流特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{IH}	输入高电平	$V_{DD}=3.3V$	$0.65 \cdot V_{DD}$	-	-	V
V_{IL}	输入低电平	$V_{DD}=3.3V$	-	-	$0.2 \cdot V_{DD}$	V
V_{hys}	施密特触发器电压迟滞	$V_{DD}=3.3 \sim 5.0V$	$0.1 \cdot V_{DD}$	-	$0.2 \cdot V_{DD}$	mV
I_{lkg}	输入漏电流	$V_{DD}=3.3V; 0 < V_{IN} < 3.3V$	-	-	10	nA
		$V_{DD}=3.3V; V_{IN}=5V$	-	-	270	nA
R_{PU}	上拉电阻	$V_{IN}=V_{SS}$	-	33	-	k Ω
R_{PD}	下拉电阻	$V_{IN}=V_{DD}$	-	33	-	k Ω
$C_{IO}^{(1)}$	I/O 引脚电容	-	-	-	10	pF

(1) 设计保证。

4.2.12 IO 输出引脚特性

表 4-16 IO 引脚输出直流特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{OH}	输出高电平	$2.6V \leq V_{DD} \leq 5.5V$	$0.8 \cdot V_{DD}$	-	-	V
V_{OL}	输出低电平	$2.6V \leq V_{DD} \leq 5.5V$	-	-	$0.2 \cdot V_{DD}$	V

4.2.13 NRST 复位管脚特性

NRST 管脚内部集成了一个上拉电阻，外围可以不接任何电路，也可以外接 RC 电路。

表 4-17 NRST 引脚输入特性

符号	参数	最小值	典型值	最大值	单位
T_{Noise}	低电平被忽略	-	-	70	ns

4.2.14 TIM 计数器特性

表 4-18 TIM 特性⁽¹⁾

符号	条件	最小值	最大值	单位
F_{EXT}	定时器外部时钟频率	-	$f_{TIMxCLK}/2$	MHz

(1). 设计保证, $f_{TIMxCLK} = 64MHz$ 。

4.2.15 ADC 特性

表 4-19 ADC 特性

项目	描述	条件	最小	典型	最大	单位
V_{DDA}	ADC 开启时的模拟电源电压	-	2.6	5	5.5	V
V_{REFP}	正参考电压	-	2.6	5	5.5	V
V_{REFN}	负参考电压	-	0	0	0	V
f_{ADC}	ADC 时钟频率	-	0.3	16	28	MHz
$f_s^{(1)}$	采样频率	$f_{ADC} = 16 MHz$	-	1.14	-	MHz
$f_{TRIG}^{(1)}$	外部触发频率	$f_{ADC} = 16 MHz$	-	-	941	kHz
			17	-	-	Cycles

项目	描述	条件	最小	典型	最大	单位
V _{AIN}	转换电压范围	-	V _{REFN}	-	V _{REFP}	V
R _{AIN} ⁽¹⁾	外部输入阻抗	具体请参考表 4-20				kΩ
R _{ADC} ⁽¹⁾	采样开关电阻	-	-	-	2	kΩ
C _{ADC} ⁽¹⁾	采样保持电容	-	-	5	-	pF
Jitter _{ADC}	ADC 触发转换抖动	-	-	1	-	Cycles
t _s ⁽¹⁾	采样时间	f _{ADC} = 16 MHz	1.5	-	239.5	Cycles
t _{CONV} ⁽¹⁾	总转换时间（包括采样时间）	f _{ADC} = 16 MHz 12 位分辨率	14	-	252	Cycles

(1) 设计保证。

最大的输入阻抗 R_{AIN} 的计算公式需满足：

$$R_{AIN} < \frac{T_s}{f_{ADC} \times C_{ADC} \times \ln(2^{N+2})} - R_{ADC}$$

其中，N（分辨率）取值为 12。

允许误差低于 1/4LSB（Least Significant Bit, LSB）。

表 4-20 输入阻抗最大值（f_{ADC} = 16 MHz）

采样周期 T _s (Cycles)	采样时间 t _s (μs)	输入阻抗最大值 (kΩ)
1.5	0.09	0
7.5	0.47	7.66
13.5	0.84	15.39
28.5	1.78	34.71
41.5	2.59	51.46
55.5	3.47	69.49
71.5	4.47	90.10
239.5	14.97	306.50

表 4-21 ADC 精度

符号	参数	测试条件	典型值	最大值	单位
ET	总不可调整误差 ⁽¹⁾	SCLK = 64MHz, ADCCLK = 16MHz, 输入阻抗 < 1kΩ, V _{DD} = 3.3V, ADC 校准 后测试	-3~0	-4~1	LSB
EO	偏移误差 ⁽²⁾		1.5	0.5~1.5	
EG	增益误差 ⁽³⁾		1	-2~1	
ED	微分线性误差 ⁽⁴⁾		-1~1	-2~1	
EL	积分线性误差 ⁽⁵⁾		-1~1	-2~1	

(1). ET：总不可调整误差：实际传递曲线与理想传递曲线之间的最大偏差。

(2). EO：偏移误差：第一次实际转换与第一次理想转换之间的偏差。

(3). EG：增益误差（最后一次转换的理想值与采样值偏差 LSB）。

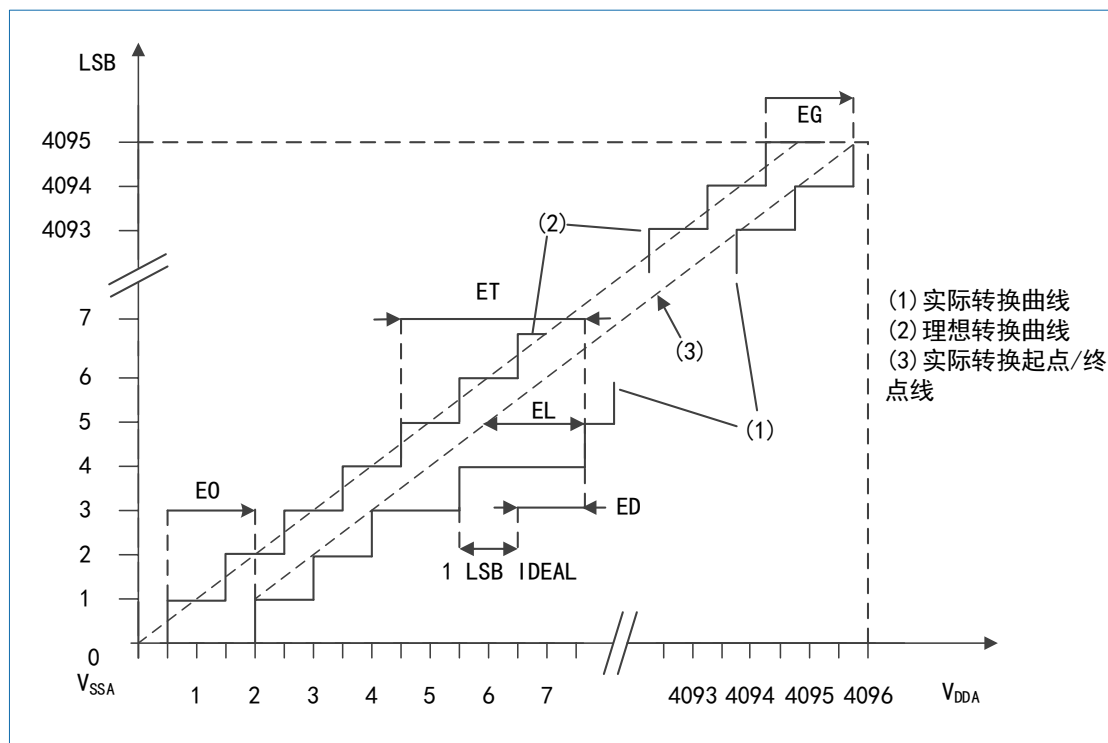
(4). ED：微分线性误差：实际步距与理想步距之间的最大偏差。

(5). EL：积分线性误差：任何实际过渡与终点相关线之间的最大偏差。

说明：

- ADC 直流精度值在内部校准后测量。

- ADC 精度与负注入电流：应避免在任何标准（非鲁棒）模拟输入引脚上注入负电流，因为这会显著降低在另一个模拟输入引脚上执行转换的精度。建议在可能注入负电流的标准模拟引脚上加一个肖特基二极管（引脚对地）。
- 在有限的 V_{DDA} 、频率和温度范围内可以获得更好的 ADC 性能。
- 数据基于表征结果，未在生产中测试。



4.2.16 串行外设接口（SPI）特性

表 4-22 SPI 特性⁽¹⁾

符号	参数	条件		最小值	最大值	单位
f _{SCK} (1/t _{C(SCK)})	SPI 时钟频率	主模式		-	18	MHz
		从模式		-	18	
t _{r(SCK)} / t _{f(SCK)}	SPI 时钟上升时间/下降时间	C _{LOAD} = 30pF		-	1.7	ns
DuCy _(SCK)	SPI Slave 输入时钟占空比	-		30	70	%
t _{SU(NSS)}	NSS 建立时间	从模式		4Tpclk	-	ns
t _{h(NSS)}	NSS 保持时间	从模式		2Tpclk+10	-	ns
t _{w(SCKH)} t _{w(SCKL)}	SCK 高和低的时间	主模式，PCLK=36MHz，预分频系数=2		2Tpclk-2	2Tpclk+1	ns
t _{SU(MI)}	数据输入建立时间	主模式	V _{DD} =3.3V, Vcore=1.5V, C _{LOAD} = 30pF	20.039	-	ns
t _{h(MI)}	数据输入保持时间	主模式	V _{DD} =3.3V, Vcore=1.5V, C _{LOAD} = 30pF	-11.033	-	ns
t _{SU(SI)}	数据输入建立时间	从模式	V _{DD} =3.3V, Vcore=1.5V, C _{LOAD} = 30pF	3.823	-	ns
t _{h(SI)}	数据输入保持时间	从模式	V _{DD} =3.3V, Vcore=1.5V, C _{LOAD} = 30pF	3.994	-	ns
t _{v(MO)}	数据输出有效时间	主模式 (使能边沿之后)	V _{DD} =3.3V, Vcore=1.5V, C _{LOAD} = 30pF	-	5.391	ns
t _{h(MO)}	数据输出保持时间	主模式 (使能边沿之后)	V _{DD} =3.3V, Vcore=1.5V, C _{LOAD} = 30pF	-	-5.236	ns
t _{v(SO)}	数据输出有效时间	从模式 (使能边沿之后)	V _{DD} =3.3V, Vcore=1.5V, C _{LOAD} = 30pF	-	20.423	ns
t _{h(SO)}	数据输出保持时间	从模式 (使能边沿之后)	V _{DD} =3.3V, Vcore=1.5V, C _{LOAD} = 30pF	12.27	-	ns

(1). 设计保证。

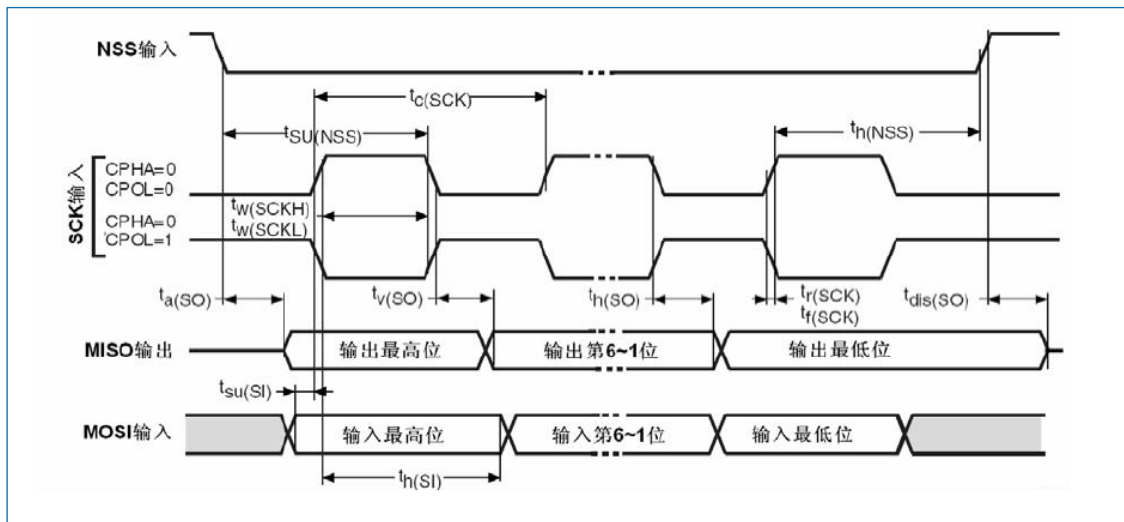


图 4-4 SPI 时序图（从模式和 CPHA=0）

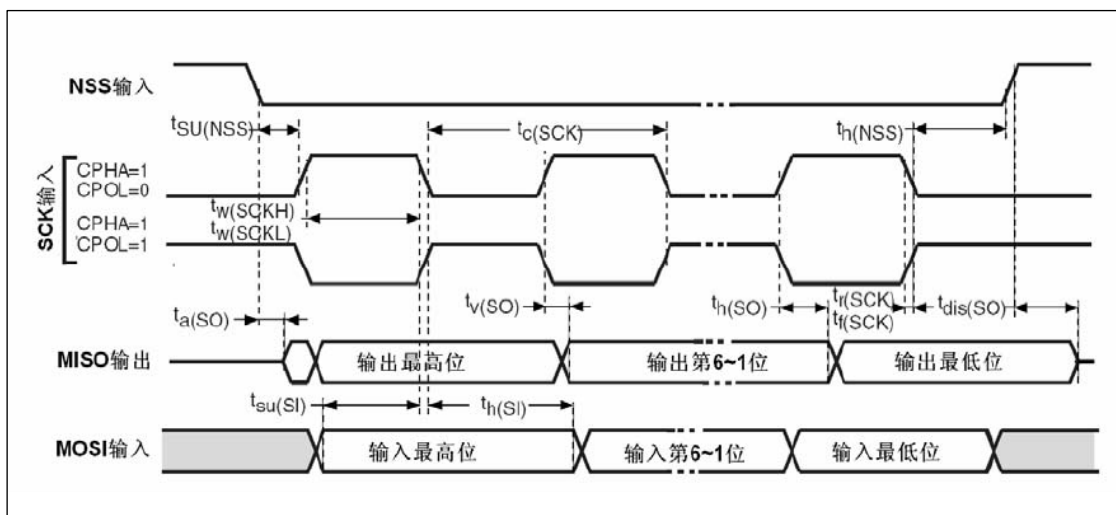


图 4-5 SPI 时序图（从模式和 CPHA=1）

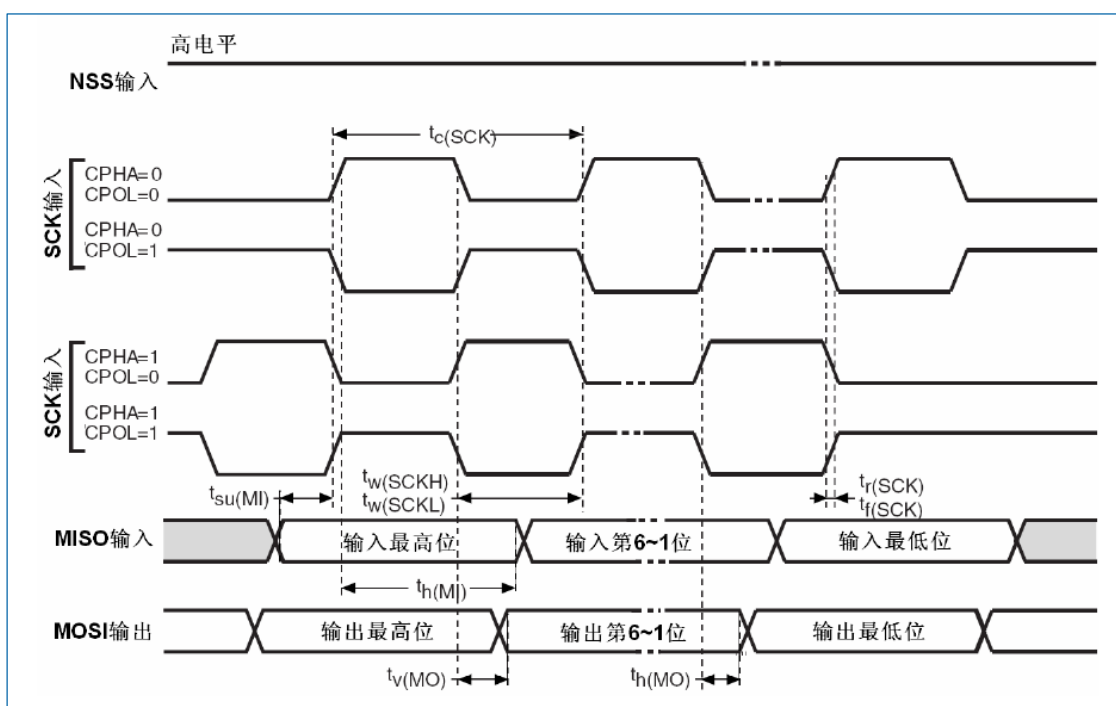


图 4-6 SPI 时序图（主模式）

5 典型电路

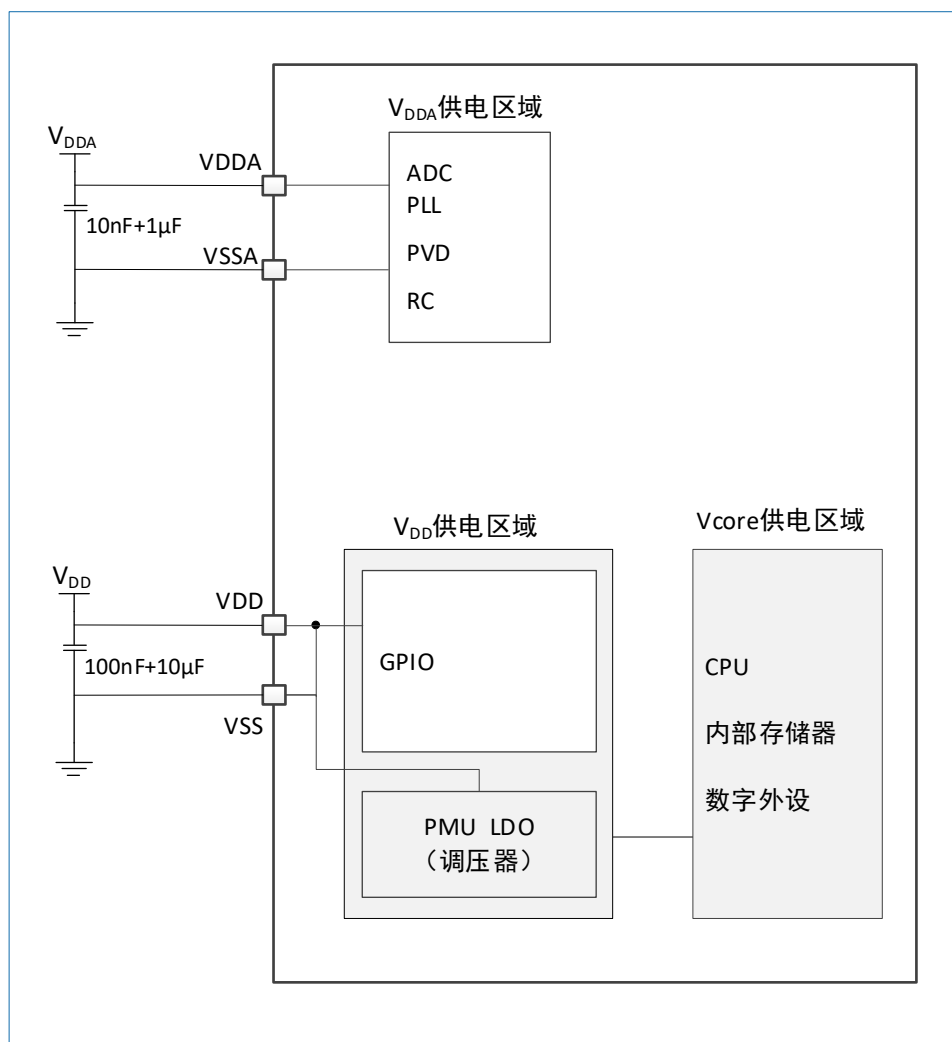


图 5-1 电源框图

6 引脚定义

该系列芯片定义了 LQFP44、LQFP32、QFN32 封装。本章介绍了各封装的引脚定义。

6.1 LQFP44 封装

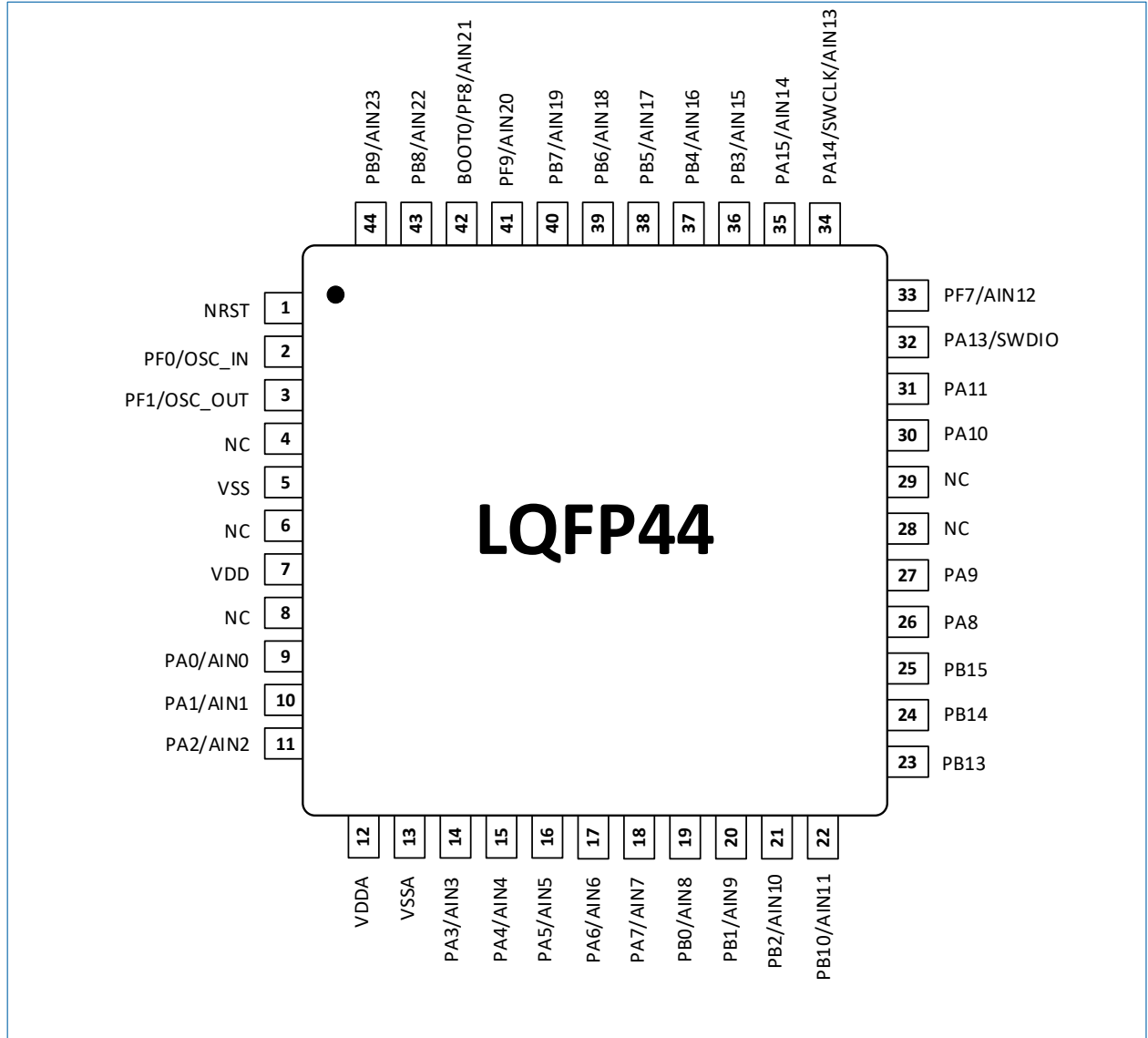


图 6-1 LQFP44 封装引脚排列

6.2 LQFP32 封装

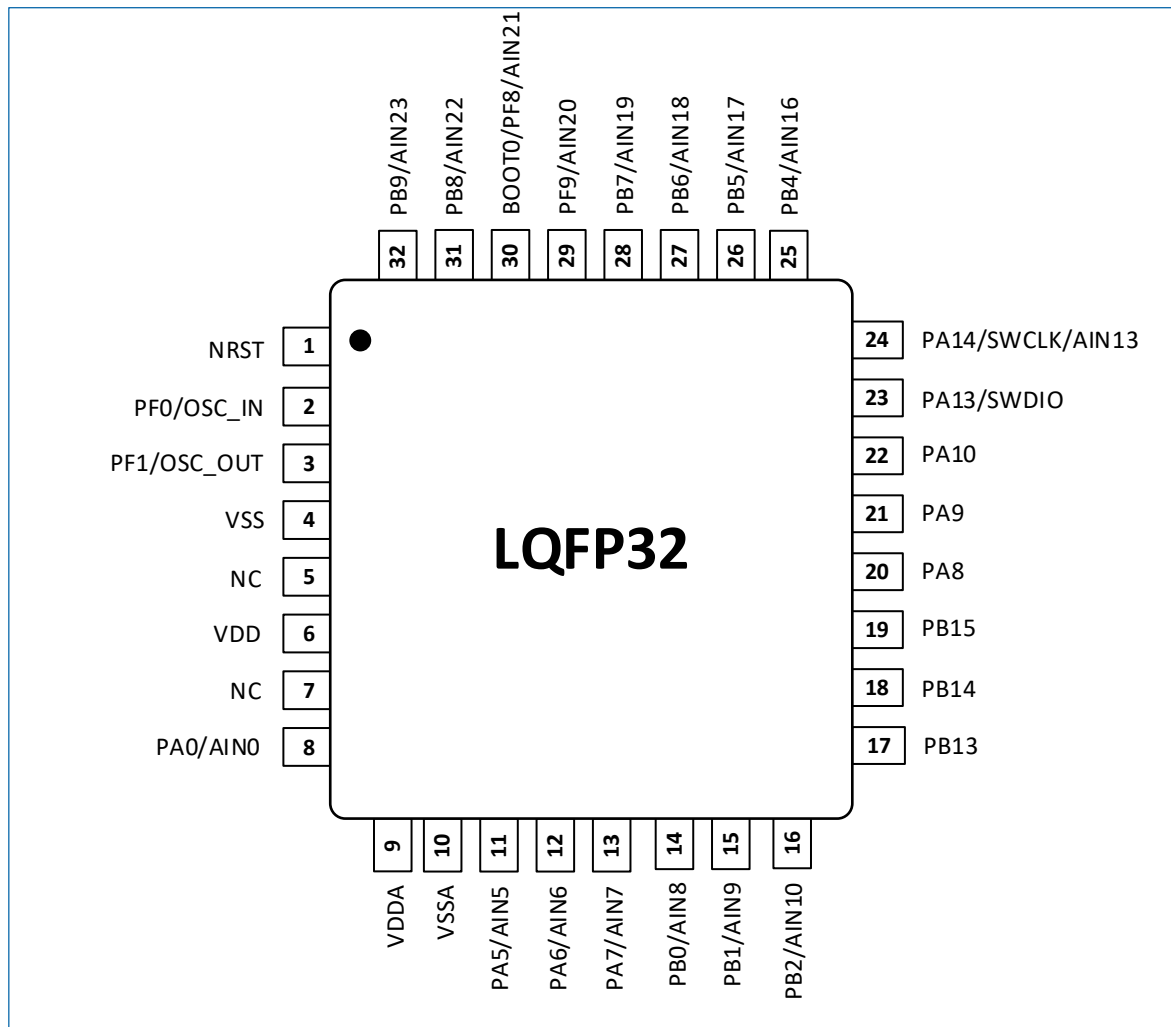


图 6-2 LQFP32 封装引脚排列

6.3 QFN32 封装

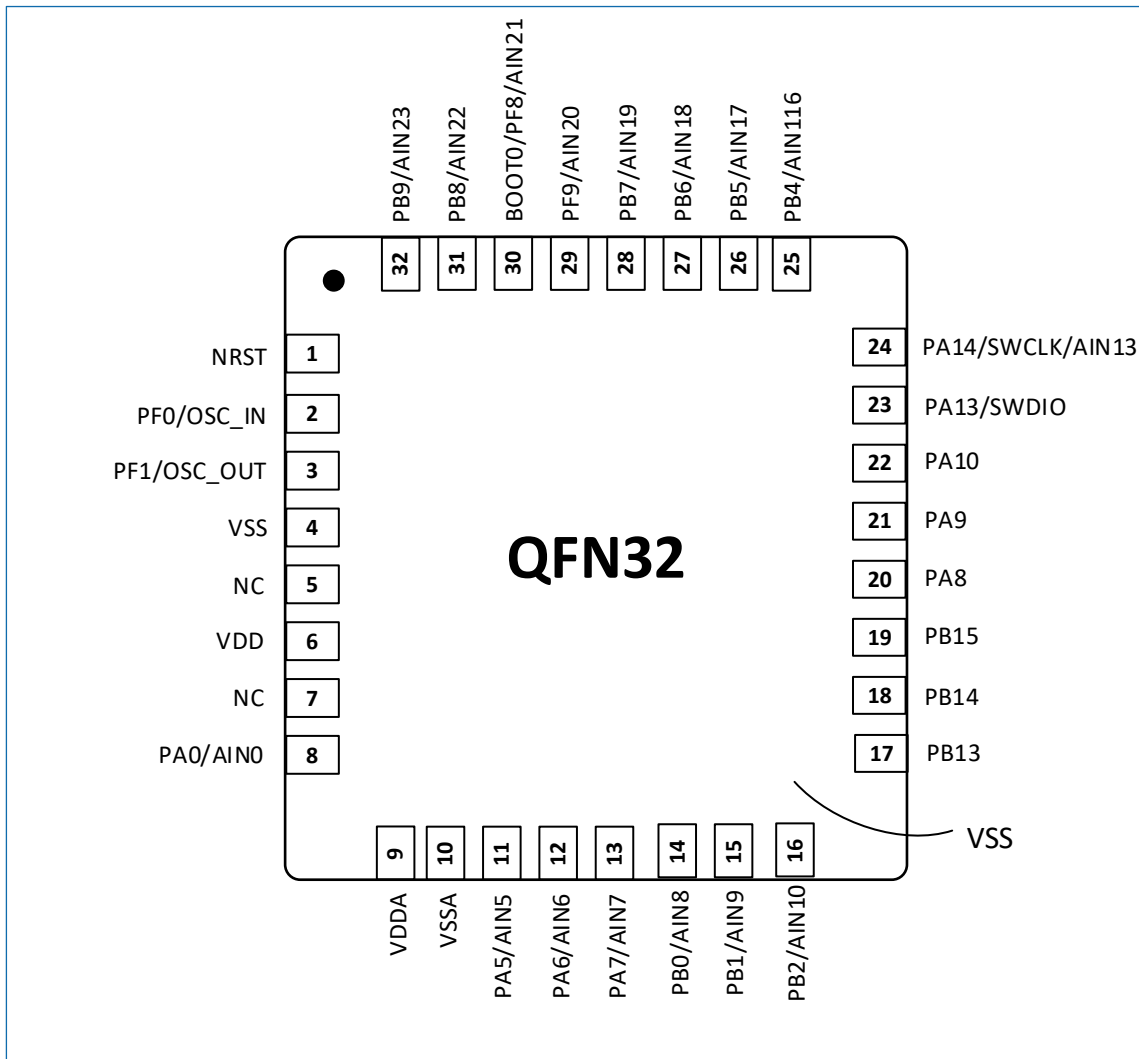


图 6-3 QFN32 封装引脚排列

6.4 各封装的引脚定义

表 6-1 各封装的引脚定义

LOFP44	LOFP32	QFN32	引脚名称 (复位后默认功能)	引脚类型 (1)	是否支持 5V 耐受 ⁽³⁾	引脚复用功能	引脚附加功能
-	-	0	VSS/VSSA	S	-	数字/模拟地 (此处引脚 0 为 QFN 封装底部的散热焊盘)	
1	1	1	NRST	I/O	FT	-	NRST
2	2	2	PF0/OSC_IN (PF0)	I/O	-	TIM14_CH1 I2C1_SDA/I2C1_SCL	EXTI0 OSC_IN HSE_CK1
3	3	3	PF1/OSC_OUT (PF1)	I/O	-	TIM3_CH1 I2C1_SCL/I2C1_SDA	EXTI1 OSC_OUT CKI_6
4	-	-	NC ⁽²⁾	-	-	-	

LQFP44	LQFP32	QFN32	引脚名称 (复位后默认功能)	引脚类型 (1)	是否支持 5V 耐受 ⁽³⁾	引脚复用功能	引脚附加功能
5	4	4	VSS	S	-	数字地	
6	5	5	NC	-	-	-	
7	6	6	VDD	S	-	数字电源供电	
8	7	7	NC	-	-	-	
9	8	8	PA0/AIN0 (PA0)	I/O	FT	TIM2_CH1_ETR UART1_RX/UART1_TX ⁽⁵⁾	EXTI0 AIN0 CKI_4 RTC_TAMP2
10	-	-	PA1/AIN1 (PA1)	I/O	FT	TIM2_CH2 UART1_TX/UART1_RX TIM15_CH1N	EXTI1 AIN1
11	-	-	PA2/AIN2 (PA2)	I/O	FT	SPI2_MISO/I2S2_MCK TIM15_CH1 UART1_TX/UART1_RX TIM2_CH3 UART2_TX/UART2_RX	EXTI2 AIN2
12	9	9	VDDA	S	-	模拟电源供电	
13	10	10	VSSA	S	-	模拟地	
14	-	-	PA3/AIN3 (PA3)	I/O	FT	TIM15_CH2 UART1_RX/UART1_TX TIM2_CH4 UART2_RX/UART2_TX I2C1_SCL/I2C1_SDA I2C2_SCL/I2C2_SDA	EXTI3 AIN3
15	-	-	PA4/AIN4 (PA4)	I/O	FT	SPI1_NSS/I2S1_WS TIM14_CH1 I2C1_SDA/I2C1_SCL I2C2_SDA/I2C2_SCL	EXTI4 AIN4 CKI_1
16	11	11	PA5/AIN5 (PA5)	I/O	FT	SPI1_SCK/I2S1_CK TIM2_CH1_ETR I2C1_SDA/I2C1_SCL UART1_TX/UART1_RX I2C2_SDA/I2C2_SCL	EXTI5 AIN5
17	12	12	PA6/AIN6 (PA6)	I/O	FT	SPI1_MISO/I2S1_MCK TIM3_CH1 TIM1_BKIN I2C1_SCL/I2C1_SDA TIM16_CH1	EXTI6 AIN6
18	13	13	PA7/AIN7 (PA7)	I/O	FT	SPI1_MOSI/I2S1_SD TIM3_CH2 TIM1_CH1N	EXTI7 AIN7

LQFP44	LQFP32	QFN32	引脚名称 (复位后默认功能)	引脚 类型 (1)	是否支持 5V 耐受 ⁽³⁾	引脚复用功能	引脚附加功能
						IRTIM_IROUT TIM14_CH1 TIM17_CH1 RCC_MCO	
19	14	14	PB0/AIN8 (PB0)	I/O	FT	TIM3_CH3 TIM1_CH2N SPI1_NSS/I2S1_WS	EXTI0 AIN8
20	15	15	PB1/AIN9 (PB1)	I/O	FT	TIM14_CH1 TIM3_CH4 TIM1_CH3N SPI1_MOSI/I2S1_SD SPI2_MOSI/I2S2_SD	EXTI1 AIN9
21	16	16	PB2/AIN10 (PB2)	I/O	FT	TIM1_ETR SPI1_MISO/I2S1_MCK SPI2_MISO/I2S2_MCK I2C1_SDA/I2C1_SCL I2C2_SDA/I2C2_SCL I2C2_SMB	EXTI2 AIN10
22	-	-	PB10/AIN11 (PB10)	I/O	FT	SPI1_SCK/I2S1_CK I2C1_SCL/I2C1_SDA TIM2_CH3 I2C2_SCL/I2C2_SDA TIM1_CH3 SPI2_SCK/I2S2_CK UART3_TX/UART3_RX	EXTI10 AIN11
23	17	17	PB13	I/O	FT	SPI1_SCK/I2S1_CK TIM1_CH1N SPI2_MOSI/I2S2_SD I2C2_SCL/I2C2_SDA	EXTI13
24	18	18	PB14	I/O	FT	SPI1_MISO/I2S1_MCK TIM15_CH1 TIM1_CH2N TIM3_CH1 UART1_TX/UART1_RX I2C2_SDA/I2C2_SCL SPI2_MISO/I2S2_MCK	EXTI14
25	19	19	PB15	I/O	FT	SPI1_MOSI/I2S1_SD TIM15_CH2 TIM1_CH3N TIM15_CH1N UART1_RX/UART1_TX TIM2_CH1_ETR SPI2_MOSI/I2S2_SD	EXTI15 RTC_REFIN
26	20	20	PA8	I/O	FT	RCC_MCO	EXTI8

LQFP44	LQFP32	QFN32	引脚名称 (复位后默认功能)	引脚类型 (1)	是否支持 5V 耐受 ⁽³⁾	引脚复用功能	引脚附加功能
						TIM3_CH1 TIM1_CH1 IRTIM_IROUT SPI1_SCK/I2S1_CK I2C1_SDA/I2C1_SCL I2C2_SDA/I2C2_SCL	
27	21	21	PA9	I/O	FT	TIM15_BKIN UART1_TX/UART1_RX TIM1_CH2 SPI1_MISO/I2S1_MCK I2C1_SCL/I2C1_SDA RCC_MCO SPI2_MOSI/I2S2_SD UART3_RX/UART3_TX I2C2_SCL/I2C2_SDA TIM14_CH1	EXTI9 RCC_MCO
28	-	-	NC	-	-	-	
29	-	-	NC	-	-	-	
30	22	22	PA10	I/O	FT	TIM17_BKIN UART1_RX TIM1_CH3 SPI1_MOSI/I2S1_SD I2C1_SDA/I2C1_SCL TIM15_CH1 SPI2_SCK/I2S2_CK UART3_TX/UART3_RX I2C2_SDA/I2C2_SCL	EXTI10
31	-	-	PA11	I/O	FT	UART1_TX/UART1_RX TIM1_CH4 TIM16_CH1 SPI1_MOSI/I2S1_SD I2C2_SCL/I2C2_SDA SPI2_MISO/I2S2_MCK	EXTI11
32	23	23	PA13/SWDIO (SWDIO)	I/O	FT	SWDIO IRTIM_IROUT TIM2_CH1_ETR TIM17_CH1 SPI1_SCK/I2S1_CK SPI2_MOSI/I2S2_SD I2C1_SCL/I2C1_SDA I2C2_SCL/I2C2_SDA	EXTI13 SWDIO CKI_2
33	-	-	PF7/AIN12 (PF7)	I/O	FT	TIM1_CH2 I2C1_SDA/I2C1_SCL I2C2_SDA/I2C2_SCL	EXTI7 AIN12

LQFP44	LQFP32	QFN32	引脚名称 (复位后默认功能)	引脚类型 (1)	是否支持 5V 耐受 ⁽³⁾	引脚复用功能	引脚附加功能
34	24	24	PA14/SWCLK/AIN13 (SWCLK)	I/O	FT	SWCLK UART1_TX/UART1_RX TIM1_CH1 I2C1_SDA/I2C1_SCL I2C2_SDA/I2C2_SCL SPI2_MISO/I2S2_MCK UART3_TX/UART3_RX UART2_TX/UART2_RX	EXTI14 AIN13 SWCLK CKI_3
35	-	-	PA15/AIN14 (PA15)	I/O	FT	SPI1_NSS/I2S1_WS UART1_RX/UART1_TX TIM2_CH1_ETR I2C1_SCL/I2C1_SDA SPI2_MOSI/I2S2_SD UART2_RX/UART2_TX	EXTI15 AIN14
36	-	-	PB3/AIN15 (PB3)	I/O	FT	SPI1_SCK/I2S1_CK TIM2_CH2 SPI2_MISO/I2S2_MCK UART1_TX/UART1_RX I2C1_SDA/I2C1_SCL RCC_MCO	EXTI3 AIN15
37	25	25	PB4/AIN16 (PB4)	I/O	FT	SPI1_MISO/I2S1_MCK TIM3_CH1 TIM1_BKIN IRTIM_IROUT TIM17_BKIN SPI2_SCK/I2S2_CK I2C1_SCL/I2C1_SDA RCC_MCO	EXTI4 AIN16
38	26	26	PB5/AIN17 (PB5)	I/O	FT	SPI1_MOSI/I2S1_SD TIM3_CH2 TIM16_BKIN I2C1_SMBA TIM1_CH1 SPI2_SCK/I2S2_CK I2C2_SCL/I2C2_SDA UART1_RX/UART1_TX UART2_RX/UART2_TX UART3_RX/UART3_TX	EXTI5 AIN17
39	27	27	PB6/AIN18 (PB6)	I/O	FT	UART1_TX/UART1_RX I2C1_SCL/I2C1_SDA TIM16_CH1N TIM2_CH3 TIM3_CH1	EXTI6 AIN18
40	28	28	PB7/AIN19	I/O	FT	UART1_RX/UART1_TX	EXTI7

LQFP44	LQFP32	QFN32	引脚名称 (复位后默认功能)	引脚 类型 (1)	是否支持 5V 耐受 ⁽³⁾	引脚复用功能	引脚附加功能
			(PB7)			I2C1_SDA/I2C1_SCL TIM17_CH1N TIM2_CH2	AIN19
41	29	29	PF9/AIN20 (PF9)	I/O	FT	TIM1_CH3 TIM2_CH1_ETR IRTIM_IROUT	EXTI9 AIN20
42	30	30	PF8/BOOT0/AIN21 (BOOT0 ⁽⁴⁾)	I/O	FT	TIM1_CH2 TIM14_CH1 SPI2_SCK/I2S2_CK I2C2_SCL/I2C2_SDA UART2_RX/UART2_TX UART3_TX/UART3_RX	EXTI8 BOOT0 AIN21
43	31	31	PB8/AIN22 (PB8)	I/O	FT	TIM1_CH1 I2C1_SCL/I2C1_SDA TIM16_CH1 UART2_TX/UART2_RX UART3_RX/UART3_TX	EXTI8 AIN22
44	32	32	PB9/AIN23 (PB9)	I/O	FT	IRTIM_IROUT I2C1_SDA/I2C1_SCL TIM17_CH1 TIM1_CH4 SPI2_NSS/I2S1_WS	EXTI9 AIN23

(1). I 表示输入，O 表示输出，I/O 表示输入/输出，S 表示电源供电。

(2). NC 代表空脚。

(3). FT= five tolerant, 5V 耐受。

(4). 默认约 50k 内部下拉电阻。

(5). 通过软件配置，UART1/2/3 均可实现 RX 和 TX 引脚功能互换，I2C1/2 也均可实现 SDA 和 SCL 引脚功能互换。

说明:

除非特别说明，否则复位期间和复位后，所有 I/O 都设为浮空输入。

引脚复用功能，请参考“6.5 引脚复用 (AF) 功能表”。

6.5 引脚复用（AF）功能表

表 6-2 引脚复用功能表

引脚	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10~AF14	AF15
PA0	-	-	TIM2_CH1_ETR	-	UART1_RX/ UART1_TX ⁽¹⁾	-	-	-	-	-	-	-
PA1	-	-	TIM2_CH2	-	UART1_TX/ UART1_RX ⁽¹⁾	TIM15_CH1N	-	-	-	-	-	-
PA2	TIM15_CH1	UART1_TX/ UART1_RX	TIM2_CH3	UART2_TX/ UART2_RX	-	-	-	-	-	-	-	-
PA3	TIM15_CH2	UART1_RX/ UART1_TX	TIM2_CH4	UART2_RX/ UART2_TX	-	I2C1_SCL/ I2C1_SDA ⁽¹⁾	I2C2_SCL/ I2C2_SDA	-	-	-	-	-
PA4	SPI1_NSS/ I2S1_WS	-	-	-	TIM14_CH1	I2C1_SDA/ I2C1_SCL ⁽¹⁾	I2C2_SDA/ I2C2_SCL	-	-	-	-	-
PA5	SPI1_SCK/ I2S1_CK	-	TIM2_CH1_ETR	I2C1_SDA/ I2C1_SCL	UART1_TX	-	I2C2_SDA/ I2C2_SCL	-	-	-	-	-
PA6	SPI1_MISO/ SPI1_MCK	TIM3_CH1	TIM1_BKIN	I2C1_SCL/ I2C1_SDA	-	TIM16_CH1	-	-	-	-	-	-
PA7	SPI1_MOSI/ I2S1_SD	TIM3_CH2	TIM1_CH1N	IRTIM_IROUT	TIM14_CH1	TIM17_CH1	-	-	-	-	-	RCC_MCO
PA8	RCC_MCO	TIM3_CH1	TIM1_CH1	-	IRTIM_IROUT	SPI1_SCK/ I2S1_CK	I2C1_SDA/ I2C1_SCL	I2C2_SDA/ I2C2_SCL	-	-	-	-
PA9	TIM15_BKIN	UART1_TX/ UART1_RX	TIM1_CH2	SPI1_MISO/ SPI1_MCK	I2C1_SCL/ I2C1_SDA	RCC_MCO	SPI2_MOSI/ I2S2_SD	UART3_RX/ UART3_TX	I2C2_SCL/ I2C2_SDA	TIM14_CH1	-	-
PA10	TIM17_BKIN	UART1_RX/ UART1_TX	TIM1_CH3	SPI1_MOSI/ I2S1_SD	I2C1_SDA/ I2C1_SCL	TIM15_CH1	SPI2_SCK/ I2S2_CK	UART3_TX/ UART3_RX	I2C2_SDA/ I2C2_SCL	-	-	-
PA11	-	UART1_TX/ UART1_RX	TIM1_CH4	TIM16_CH1	SPI1_MOSI/ I2S1_SD	I2C2_SCL/ I2C2_SDA	SPI2_MISO/ SPI2_MCK	-	-	-	-	-
PA13	SWDIO	IRTIM_IROUT	TIM2_CH1_ETR	TIM17_CH1	SPI1_SCK/ I2S1_CK	SPI2_MOSI/ I2S2_SD	I2C1_SCL/ I2C1_SDA	I2C2_SCL/ I2C2_SDA	-	-	-	-
PA14	SWCLK	UART1_TX/ UART1_RX	TIM1_CH1	I2C1_SDA/ I2C1_SCL	I2C2_SDA/ I2C2_SCL	SPI2_MISO/ SPI2_MCK	UART3_TX/ UART3_RX	UART2_TX/ UART2_RX	-	-	-	-
PA15	SPI1_NSS/ I2S1_WS	UART1_RX/ I2S1_WS	TIM2_CH1_ETR	-	I2C1_SCL/ I2S1_WS	SPI2_MOSI/ I2S2_SD	-	UART2_RX/ I2S2_WS	-	-	-	-

引脚	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10~AF14	AF15
	I2S1_WS	UART1_TX			I2C1_SDA	I2S2_SD		UART2_TX				
PB0	-	TIM3_CH3	TIM1_CH2N	SPI1_NSS/ I2S1_WS	-	-	-	-	-	-	-	-
PB1	TIM14_CH1	TIM3_CH4	TIM1_CH3N	SPI1_MOSI/ I2S1_SD	SPI2_MOSI/ I2S2_SD	-	-	-	-	-	-	-
PB2	TIM1_ETR	-	-	SPI1_MISO/ SPI1_MCK	SPI2_MISO/ SPI2_MCK	I2C1_SDA/ I2C1_SCL	I2C2_SDA/ I2C2_SCL	-	-	-	-	I2C2_SMBA
PB3	SPI1_SCK/ I2S1_CK	-	TIM2_CH2	SPI2_MISO/ SPI2_MCK	UART1_TX/ UART1_RX	I2C1_SDA/ I2C1_SCL	RCC_MCO	-	-	-	-	-
PB4	SPI1_MISO/ SPI1_MCK	TIM3_CH1	-	TIM1_BKIN	IRTIM_IROUT	TIM17_BKIN	SPI2_SCK/ I2S2_CK	I2C1_SCL/ I2C1_SDA	-	-	-	RCC_MCO
PB5	SPI1_MOSI/ I2S1_SD	TIM3_CH2	TIM16_BKIN	I2C1_SMBA	TIM1_CH1	SPI2_SCK/ I2S2_CK	I2C2_SCL/ I2C2_SDA	UART1_RX/ UART1_TX	UART2_RX/ UART2_TX	UART3_RX/ UART3_TX	-	-
PB6	UART1_TX/ UART1_RX	I2C1_SCL/ I2C1_SDA	TIM16_CH1N	TIM2_CH3	TIM3_CH1	-	-	-	-	-	-	-
PB7	UART1_RX/ UART1_TX	I2C1_SDA/ I2C1_SCL	TIM17_CH1N	TIM2_CH2	-	-	-	-	-	-	-	-
PB8	TIM1_CH1	I2C1_SCL/ I2C1_SDA	TIM16_CH1	-	-	UART2_TX/ UART2_RX	UART3_RX/ UART3_TX	-	-	-	-	-
PB9	IRTIM_IROUT	I2C1_SDA/ I2C1_SCL	TIM17_CH1	-	TIM1_CH4	SPI2_NSS/ I2S2_WS	-	-	-	-	-	-
PB10	SPI1_SCK/ I2S1_CK	I2C1_SCL/ I2C1_SDA	TIM2_CH3	I2C2_SCL/ I2C2_SDA	TIM1_CH3	SPI2_SCK/ I2S2_CK	UART3_TX/ UART3_RX	-	-	-	-	-
PB13	SPI1_SCK/ I2S1_CK	-	TIM1_CH1N	SPI2_MOSI/ I2S2_SD	-	I2C2_SCL/ I2C2_SDA	-	-	-	-	-	-
PB14	SPI1_MISO/ SPI1_MCK	TIM15_CH1	TIM1_CH2N	TIM3_CH1	UART1_TX/ UART1_RX	I2C2_SDA/ I2C2_SCL	SPI2_MISO/ SPI2_MCK	-	-	-	-	-
PB15	SPI1_MOSI/ I2S1_SD	TIM15_CH2	TIM1_CH3N	TIM15_CH1N	UART1_RX/ UART1_TX	TIM2_CH1_ETR	SPI2_MOSI/ I2S2_SD	-	-	-	-	-
PF0	TIM14_CH1	I2C1_SDA/ I2C1_SCL	-	-	-	-	-	-	-	-	-	-
PF1	TIM3_CH1	I2C1_SCL/ I2C1_SDA	-	-	-	-	-	-	-	-	-	-
PF7	TIM1_CH2	I2C1_SDA/ I2C1_SCL	I2C2_SDA/ I2C2_SCL	-	-	-	-	-	-	-	-	-

引脚	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF10~AF14	AF15
PF8	TIM1_CH2	TIM14_CH1	SPI2_SCK/ I2S2_CK	I2C2_SCL/ I2C2_SDA	UART2_RX/ UART2_TX	UART3_TX/ UART3_RX	-	-	-	-	-	-
PF9	TIM1_CH3	TIM2_CH1_ETR	IRTIM_IROUT	-	-	-	-	-	-	-	-	-

(1). 通过软件配置，UART1/2/3 均可实现 RX 和 TX 引脚功能互换，I2C1/2 也均可实现 SDA 和 SCL 引脚功能互换。

7 封装参数

7.1 封装尺寸

7.1.1 LQFP44 封装

LQFP44 为 10mm x10mm，0.8mm 间距的封装。

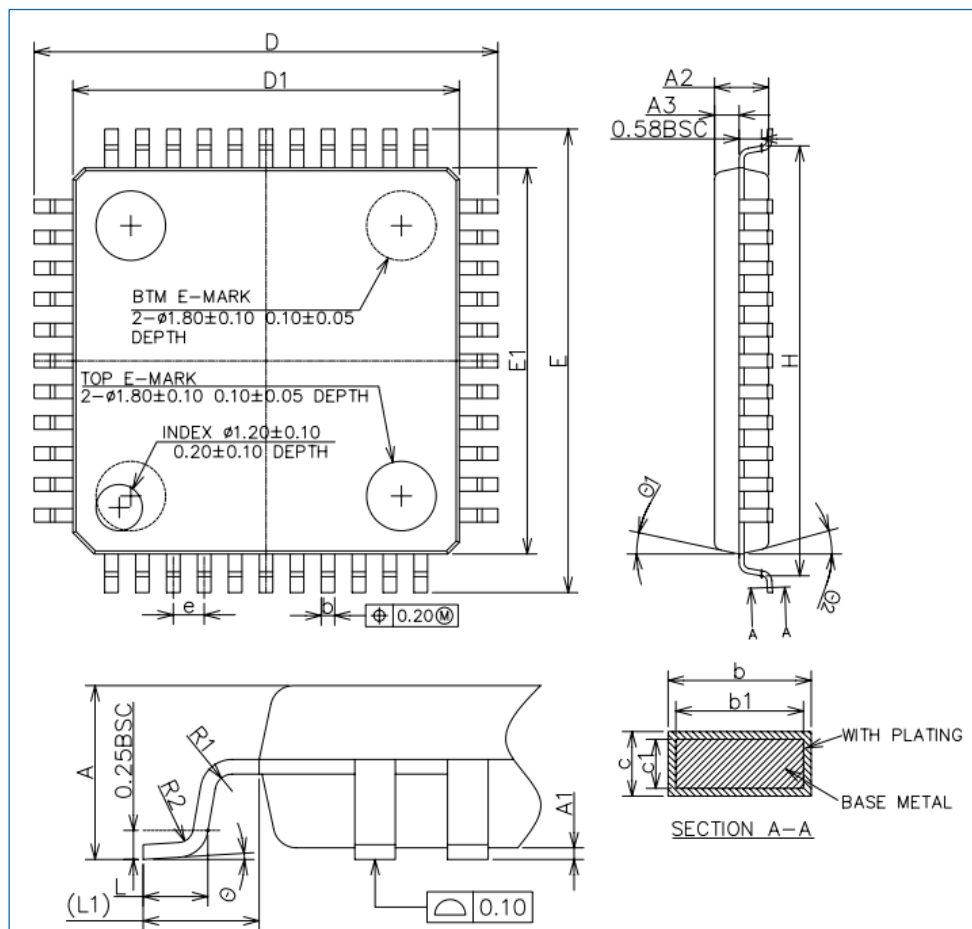


图 7-1 LQFP44 封装尺寸

表 7-1 LQFP44 封装尺寸参数

符号	单位: mm		
	最小值	典型值	最大值
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
b	0.33	-	0.42
b1	0.32	0.35	0.38
c	0.13	-	0.18
c1	0.117	0.127	0.137
D	11.95	12.00	12.05
D1	9.9	10.00	10.10
E	11.95	12.00	12.05
E1	9.90	10.00	10.10

符号	单位: mm		
	最小值	典型值	最大值
e	0.70	0.80	0.90
H	11.09	11.13	11.17
L	0.53	-	0.70
L1	-	1.00	-
R1	-	0.15	-
R2	-	0.13	-
θ	0°	3.5°	7°
θ1	11°	12°	13°
θ2	11°	12°	13°

7.1.2 LQFP32 封装

LQFP32 为 7mm x7mm，0.8mm 间距的封装。

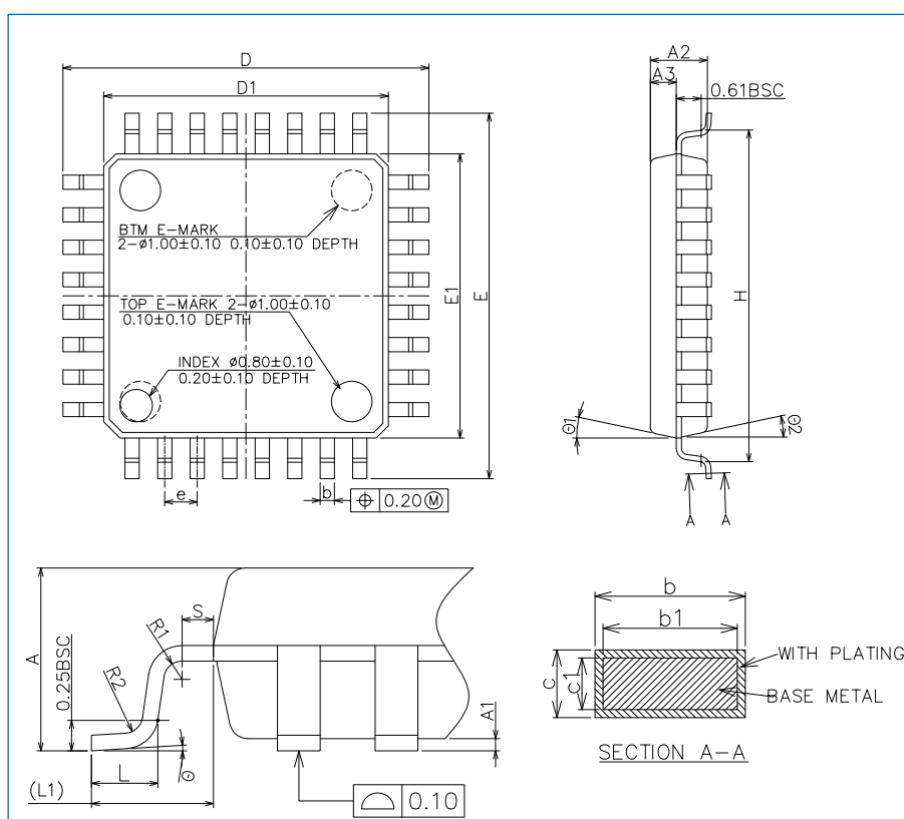


图 7-2 LQFP32 封装尺寸

表 7-2 LQFP32 封装尺寸参数

符号	单位: mm		
	最小值	典型值	最大值
A	-	-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
b	0.33	-	0.42
b1	0.32	0.35	0.38
c	0.13	-	0.18

符号	单位: mm		
	最小值	典型值	最大值
c1	0.12	0.13	0.14
D	8.80	9.00	9.20
D1	6.90	7.00	7.10
E	8.80	9.00	9.20
E1	6.90	7.00	7.10
e	0.70	0.80	0.90
L	0.50	-	0.70
S	0.20		
θ	0°	-	8°

7.1.3 QFN32 封装

QFN32 为 5 mm x 5 mm, 0.5 mm 间距的封装。

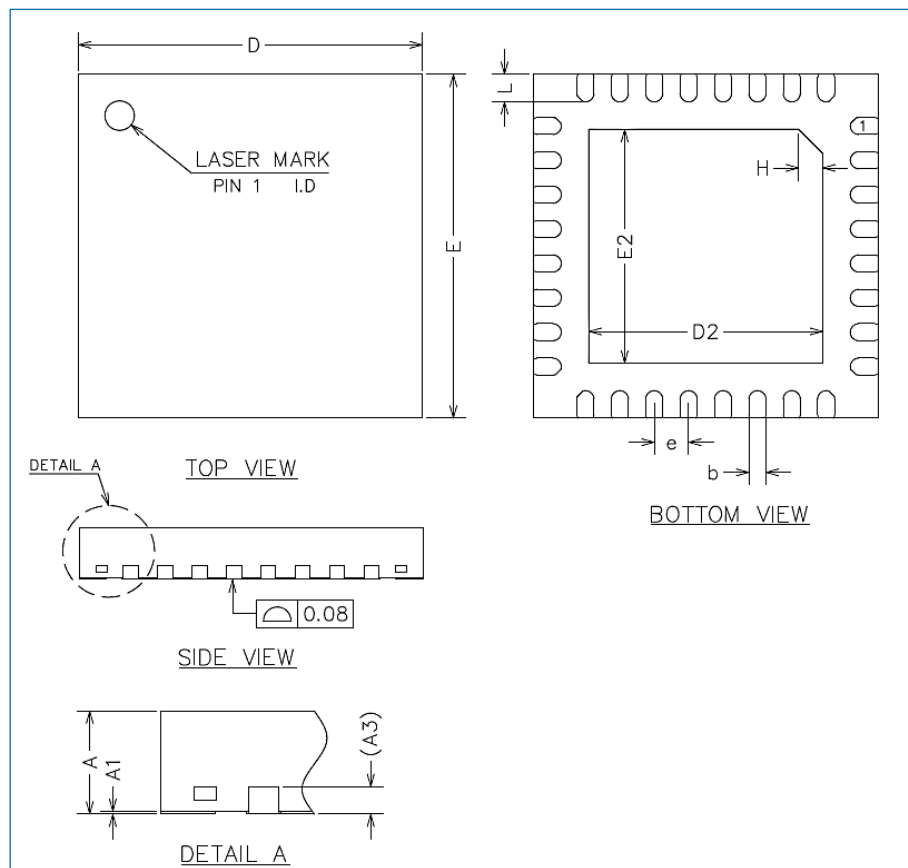


图 7-3 QFN32 封装尺寸

表 7-3 QFN32 封装尺寸参数

符号	最小值 (mm)	典型值 (mm)	最大值 (mm)
A	0.70	0.75	0.80
A1	0	0.02	0.05
A3	0.20REF ⁽¹⁾		
b	0.20	0.25	0.30
D	4.90	5.00	5.10
E	4.90	5.00	5.10

D2	3.30	3.40	3.50
E2	3.30	3.40	3.50
e	0.40	0.50	0.60
H	0.35REF		
L	0.30	0.40	0.50

7.2 丝印信息

丝印信息包括了航顺 LOGO+ARM LOGO、产品型号和产品批号。其中，产品批号的说明如下表所示。

表 7-4 产品批号说明

产品批号	说明
第 1 位字符	代表年份，例如 1 是代表 21 年
第 2 和 3 位字符	代表封装厂
第 4 和 5 位字符	代表周期，例如 18 代表周期
第 6、7 和 8 位字符	代表晶圆批号的后三位

7.2.1 LQFP44 丝印

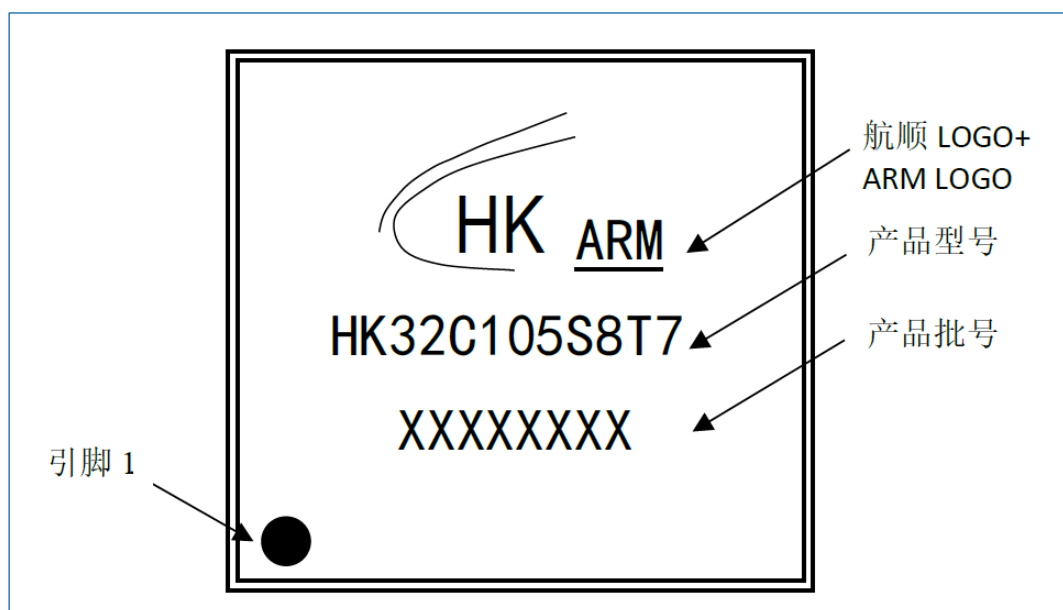


图 7-4 LQFP44 丝印示例

7.2.2 LQFP32 丝印

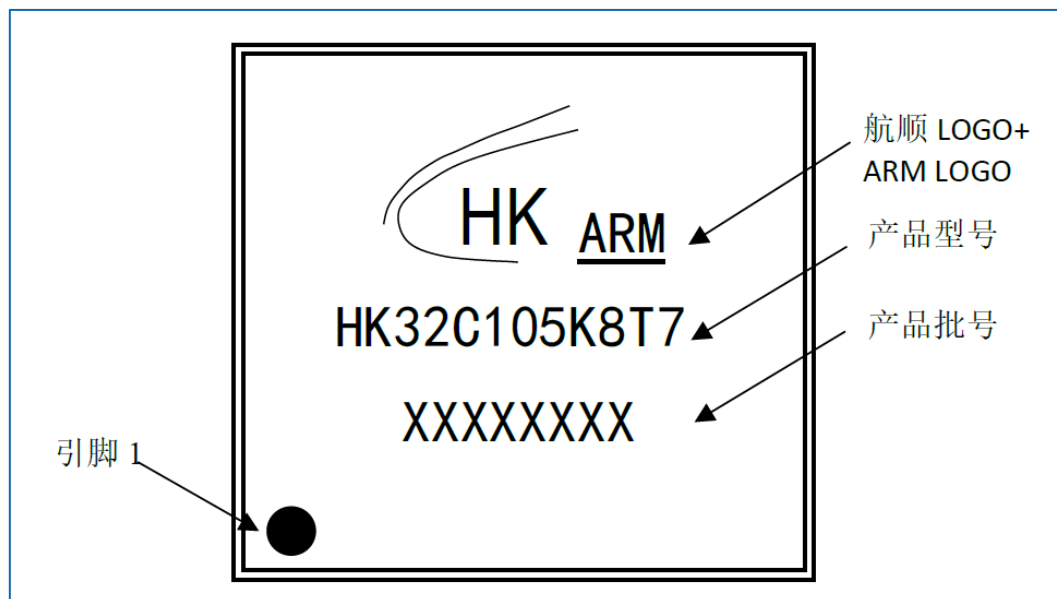


图 7-5 LQFP32 丝印示例

7.2.3 QFN32 丝印

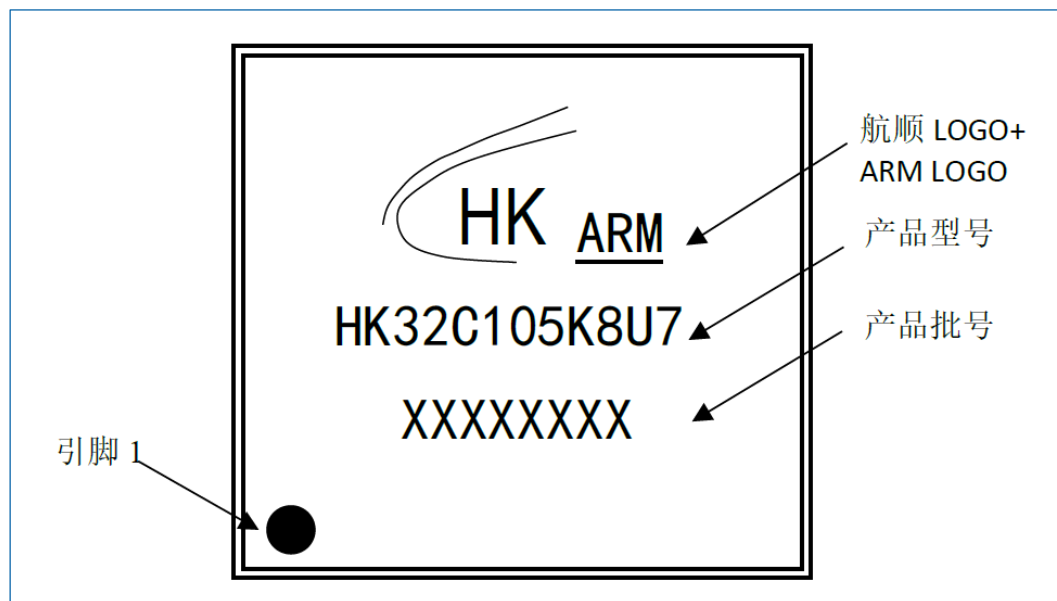


图 7-6 QFN32 丝印示例

8 订货信息

8.1 订货代码

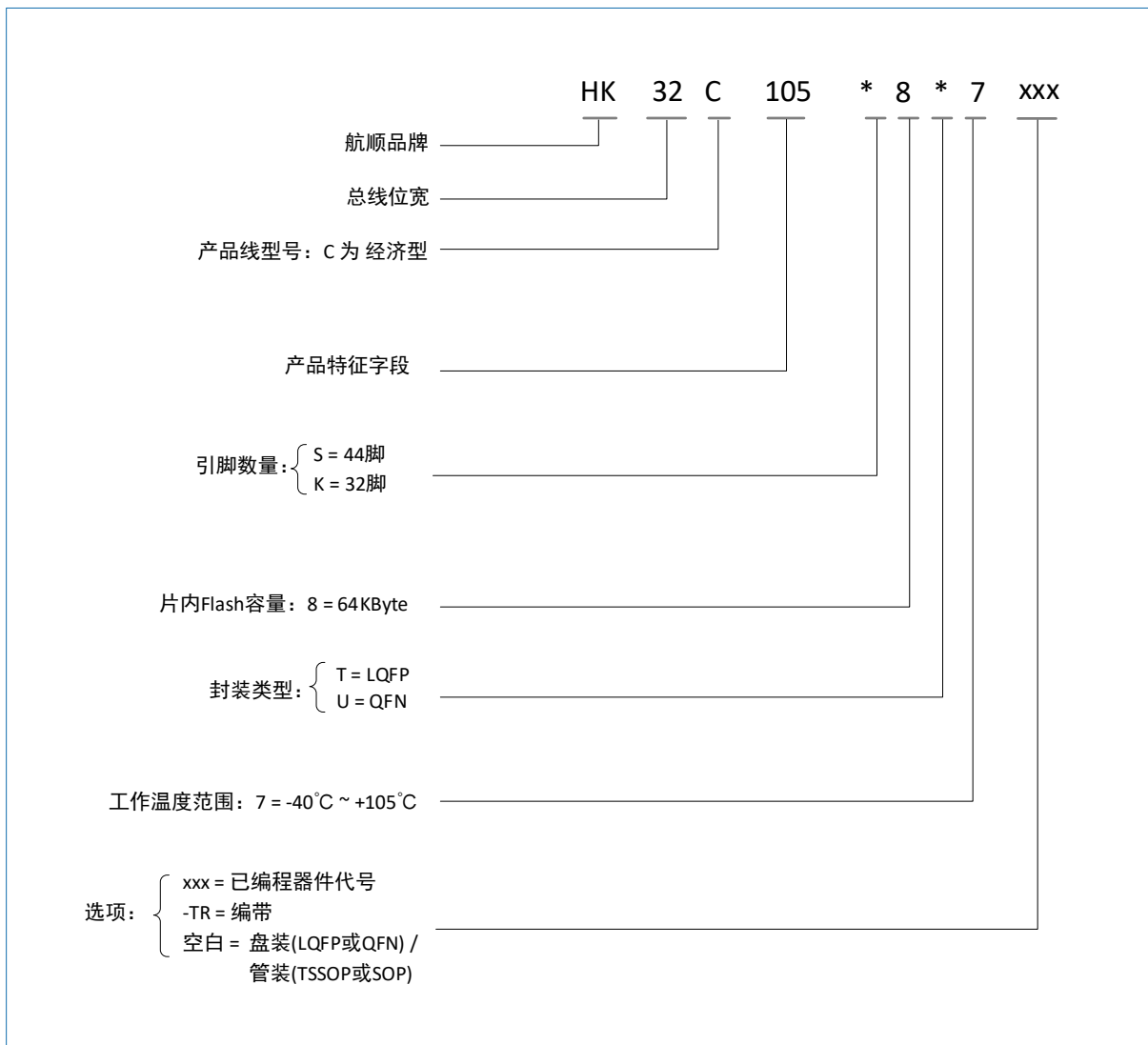


图 8-1 订货代码

8.2 订货包装

表 8-1 产品订货包装

封装	具体型号	包装	备注
LQFP44	HK32C105S8T7	盘装	
LQFP44	HK32C105S8T7-TR	编带	
LQFP32	HK32C105K8T7	盘装	
LQFP32	HK32C105K8T7-TR	编带	
QFN32	HK32C105K8U7	盘装	
QFN32	HK32C105K8U7-TR	编带	

9 缩略语与术语

9.1 缩略语

缩写	全称	中文描述
AHB	Advanced High-Performance Bus	高级高性能总线
APB	Advanced Peripheral Bus	外围总线
BOR	Brown-out Reset	欠压复位
GPIO	General Purpose Input Output	通用输入输出
HSI	High-Speed Internal (Clock Signal)	高速内部 (时钟信号)
IAP	In-Application Programming	在线应用编程
ICP	In Circuit Programing	在电路编程
LSI	Low-Speed Internal (Clock Signal)	低速内部 (时钟信号)
MCU	Microcontroller Unit	微控制单元
OBL	Option Byte Loader	选项字节装载器
PGA	Programmable Gain Amplifier	可编程的增益放大器
SWD	Serial Wire Debug	内核集成的调试口，它是基于SWD 协议的 2 线调试接口。

9.2 术语

名称	中文描述
Byte	字节，8 位数据长度。
Half word	半字，16 位的数据或指令长度。
Option byte	选项字节，保存在Flash 中的MCU 配置字节。
Word	字，32 位的数据或指令长度。

10 重要提示



航顺芯片和其他航顺商标均为深圳市航顺芯片技术研发有限公司的商标。本文档提及的其他商标或注册商标，由各自的所有人持有。

在未经深圳市航顺芯片技术研发有限公司同意下，不得以任何形式或途径修改本公司产品规格和数据表中的任何部分以及子部分。深圳市航顺芯片技术研发有限公司在以下方面保留权利：修改数据单和/或产品、停产任一产品或者终止服务不做通知；建议顾客获取最新版本的相关信息，在下定订单前进行核实以确保信息的及时性和完整性。所有的产品都依据订单确认时所提供的销售合同条款出售，条款内容包括保修范围、知识产权和责任范围。

深圳市航顺芯片技术研发有限公司保证在销售期间，产品的性能按照本公司的标准保修。公司认为有必要维持此项保修，会使用测试和其他质量控制技术。除了政府强制规定外，其他仪器的测量表没有有必要进行特殊测试。

顾客认可本公司的产品的设计、生产的目的是不涉及与生命保障相关或者用于其他危险的活动或者环境的其他系统或产品中。出现故障的产品会导致人身伤亡、财产或环境的损伤（统称高危活动）。人为在高危活动中使用本公司产品，本公司据此不作保修，并且不对顾客或者第三方负有责任。

深圳市航顺芯片技术研发有限公司将会提供与现在一样的技术支持、帮助、建议和信息，（全部包括关于购买的电路板或其他应用程序的设计，开发或调试）。特此声明，对于所有的技术支持、可销性或针对特定用途，及在支持技术无误下，电路板和应用程序可以操作或运行的，本公司将不作任何有关此类支持技术的担保，并对您在使用这项支持服务不负任何法律责任。

所有版权©深圳市航顺芯片技术研发有限公司 2015-2026

深圳市航顺芯片技术研发有限公司

网址：www.hsxp-hk.com