



成都华微电子科技股份有限公司
CHENGDU SINO MICROELECTRONICS TECHNOLOGY CO., LTD

HWD1278LQFP64E 型

8 通道同步采样 24 位 A/D 转换器

产品手册

V1.0.0

成都华微电子科技股份有限公司

2026 年 05 月 20 日

版本历史

版次	更改说明	更改人	更改日期	备注
V1.0.0	初始发行版本	梁福梅	20260520	

目 次

1 概述	1
2 产品特点	1
3 功能框图	1
4 封装信息	3
4.1 HWD1278LQFP64E 封装信息	3
4.2 HWD1278LQFP64E 焊盘开窗推荐	6
4.3 HWD1278LQFP64E 焊接推荐	7
5 绝对最大额定值及推荐工作范围	9
5.1 绝对最大额定值	9
5.2 推荐工作范围	9
6 电特性参数	10
7 功能描述	11
7.1 概述	11
7.2 模拟输入	15
8 应用建议	17
8.1 电源提供	19
8.2 铺地	19
8.3 数字输入	19
8.4 模拟/数字电路	19
8.5 参考电源输入	19
8.6 模拟输入	19
8.7 元件放置	19
9 使用注意事项	20
10 订货信息	21

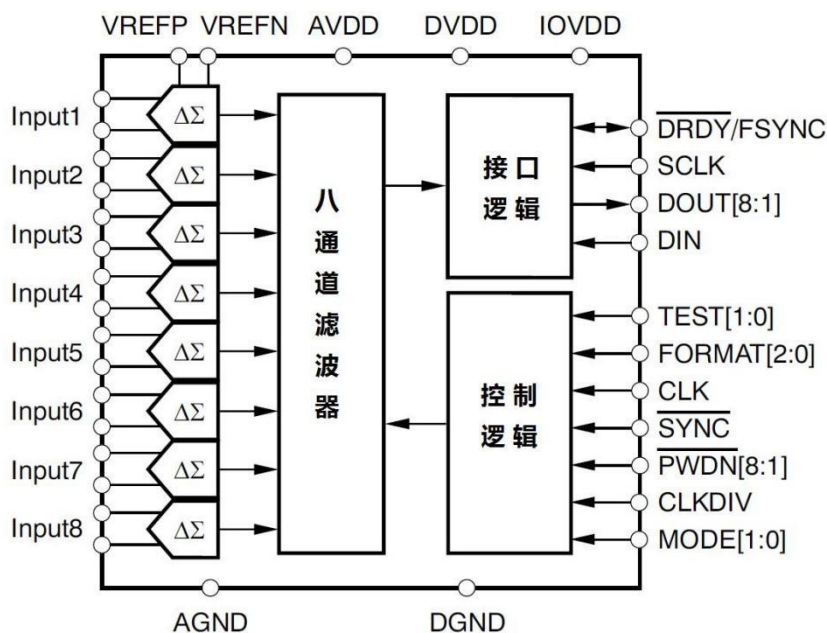
1 概述

HWD1278LQFP64E是工作在5V单电源电压下的24位A/D转换器，有高速、高分辨率、低功耗和低速四种操作模式，可根据需求分别对速度、分辨率和功耗进行优化。其内部主要由六阶 Δ - Σ 调制器及FIR数字滤波器模块组成，主要用于多通道数据采集，声学、动态应变仪及压力传感器中。

2 产品特点

- 1) HWD1278LQFP64E 是可以实现 8 通道同时测量的 24 位ADC。
- 2) HWD1278LQFP64E 最大速率可达到 144k SPS。
- 3) HWD1278LQFP64E 有高速、高分辨率、低功耗和低速四种操作模式：
高速模式：144Ksps，>100dB SNR；
高分辨率模式：52Ksps，>100dB SNR；
低功耗模式：52Ksps，38mW/CH；
低速模式：10Ksps，9mW/CH。
- 4) HWD1278LQFP64E 具有线性相位滤波器，采用 SPI 或 Frame-sync 串口

3 功能框图



HWD1278LQFP64E典型应用场景如下图所示。

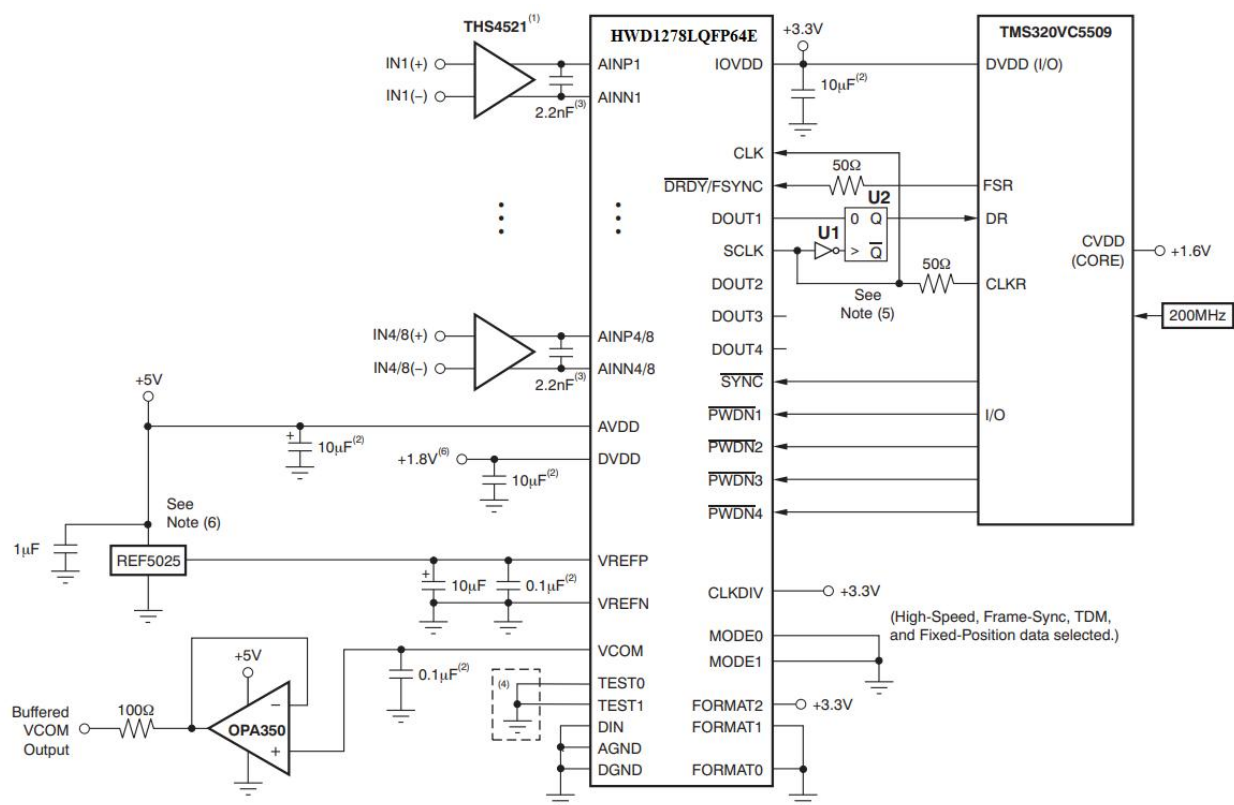
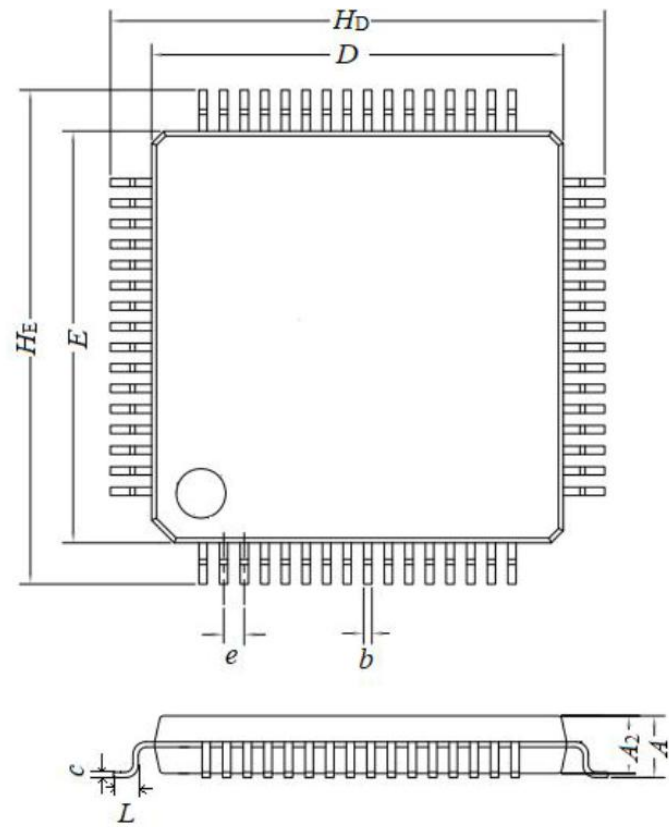


图 2 典型应用场景

4 封装信息

4.1 HWD1278LQFP64E 封装信息

HWD1278LQFP64E采用LQFP64封装，外形及引脚排列图如下图所示。



单位为毫米

尺寸符号	数值		
	最小	公称	最大
H_D	11.70	—	12.30
D	9.80	—	10.20
H_E	11.70	—	12.30
E	9.80	—	10.20
e	—	0.50	—
b	0.13	—	0.32
c	0.08	—	0.23
A	—	—	1.70
A_2	1.25	—	1.55
L	0.40	—	0.80

图3 HWD1278LQFP64E 封装外形图

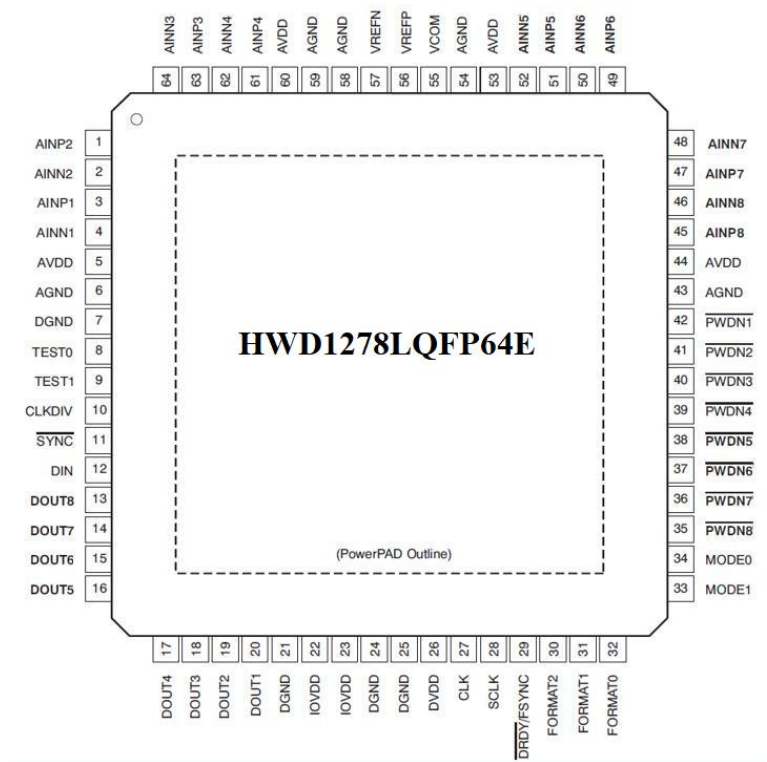


图 4 HWD1278LQFP64E 引脚排列图

HWD1278LQFP64E引脚描述描述如下表所示。

表 1 HWD1278LQFP64E 引脚描述

管脚		功能	描述
名称	编号		
AGND	6, 43, 54, 58 59	模拟地	模拟地；单点连接到 DGND
AINP1	3	模拟输入	AINP[8:1]模拟输入正端，通道 1 至8
AINP2	1	模拟输入	
AINP3	63	模拟输入	
AINP4	61	模拟输入	
AINP5	51	模拟输入	
AINP6	49	模拟输入	
AINP7	47	模拟输入	
AINP8	45	模拟输入	
AINN1	4	模拟输入	
AINN2	2	模拟输入	
AINN3	64	模拟输入	
AINN4	62	模拟输入	
AINN5	52	模拟输入	
AINN6	50	模拟输入	

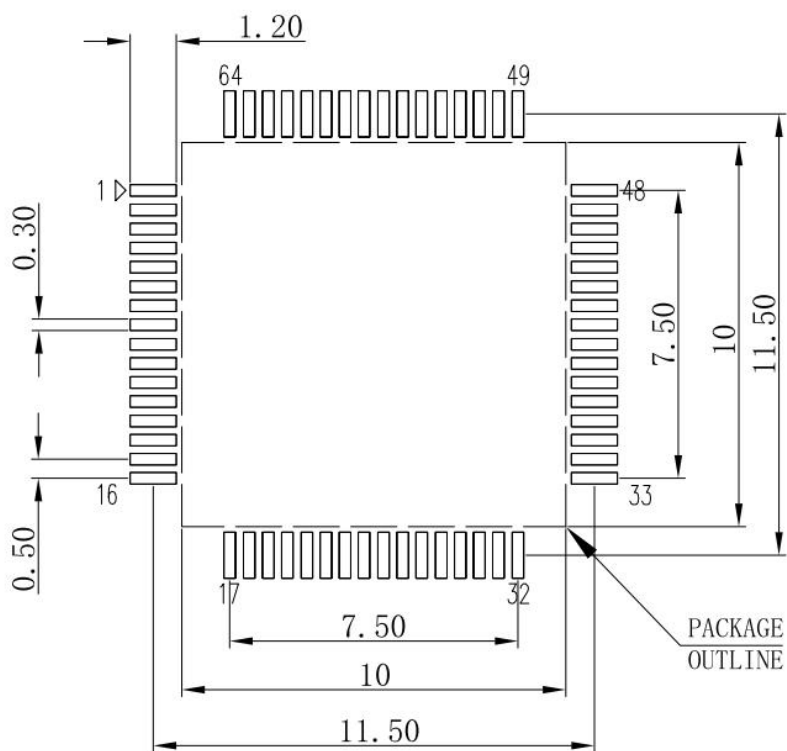
管脚		功能	描述
名称	编号		
AINN7	48	模拟输入	
AINN8	46	模拟输入	
AVDD	5, 44, 53, 60	模拟电源供电	模拟电源供电（4.75V 到5.25V）
VCOM	55	模拟输出	AVDD/2 无缓冲电压输出
VREFN	57	模拟输入	参考电源输入负端
VREFP	56	模拟输入	参考电源输入正端
CLK	27	数字输入	主时钟输入
CLKDIV	10	数字输入	CLK 输入驱动控制: 1=37MHz（高速模式）/其它 27MHz 0=13.5MHz（低功耗）/5.4MHz（低速）
DGND	7,21,24, 25	数字地	数字地
DIN	12	数字输入	菊花链数据输入
DOUT1	20	数字输出	DOUT1 为时分复用（TDM 模式）数据输出。DOUT[8:1]通道 1 至 8 数据输出。
DOUT2	19	数字输出	
DOUT3	18	数字输出	
DOUT4	17	数字输出	
DOUT5	16	数字输出	
DOUT6	15	数字输出	
DOUT7	14	数字输出	
DOUT8	13	数字输出	
$\overline{DRDY}$ / FSYNC	29	数字输入/输出	同步帧协议：帧时钟输入；SPI 协议：数据就绪输出
DVDD	26	数字电源供电	数字内核电源提供
FORMAT0	32	数字输入	FORMAT[2:0]选择同步帧/SPI 协议，分时复用（TDM）/离散数据输入，固定/动态位置，以及调制器模式/普通操作模式
FORMAT1	31	数字输入	
FORMAT2	30	数字输入	
IOVDD	22,23	数字输入	I/O 电源提供（+1.65V 到3.6V）
MODE0	34	数字输入	选择高速，高分辨率，低功耗或低速操作模式
MODE1	33	数字输入	
PWDN1	42	数字输入	
$\overline{\text{PWDN2}}$	41	数字输入	
$\overline{\text{PWDN3}}$	40	数字输入	

管脚		功能	描述
名称	编号		
PWDN4	39	数字输入	PWDN[8:1]通道1至8 关闭控制
PWDN5	38	数字输入	
PWDN6	37	数字输入	
PWDN7	36	数字输入	
PWDN8	35	数字输入	
SCLK	28	数字输入/输出	串行时钟输入，调制器时钟输出
SYNC	11	数字输入	同步信号输入（所有通道）
TEST0	8	数字输入	TEST[1:0]测试模式选择:01：未使用， 00：正常操作 ， 10：未使用， 11：测试模式；
TEST1	9	数字输入	

4.2 HWD1278LQFP64E 焊盘开窗推荐

备注：焊盘开窗尺寸是指PCB端用于此器件焊接的未被阻焊覆盖区域的尺寸，非焊盘本身尺寸，用户需根据实际应用场景进行调整。

HWD1278LQFP64E 塑封焊盘推荐如下图所示，用户可根据焊接要求进行调整。



单位：mm

图 5 HWD1278LQFP64E 塑封推荐焊盘图

4.3 HWD1278LQFP64E 焊接推荐

HWD1278LQFP64E型塑封产品建议无铅焊料回流曲线。

回流加热方式	热风对流，红外/热风对流
加热速度	最大 3℃/s
预热温度 150℃~200℃	60s~120s
熔点以上温度保持时间（回流时间）	60s~120s
低于峰值温度 5℃以内的保持时间	最大 30s
引脚或焊球峰值温度	最低 235℃，典型温度 245℃，不超过 260℃
降温速度	最大 6℃/s
室温到峰值温度时间	最小 3.5 分钟，典型值 5 分钟，不超过 8 分钟
建议焊膏	ALPHA OM338 SAC305
备注	请根据选用的焊膏特性作相应的调整

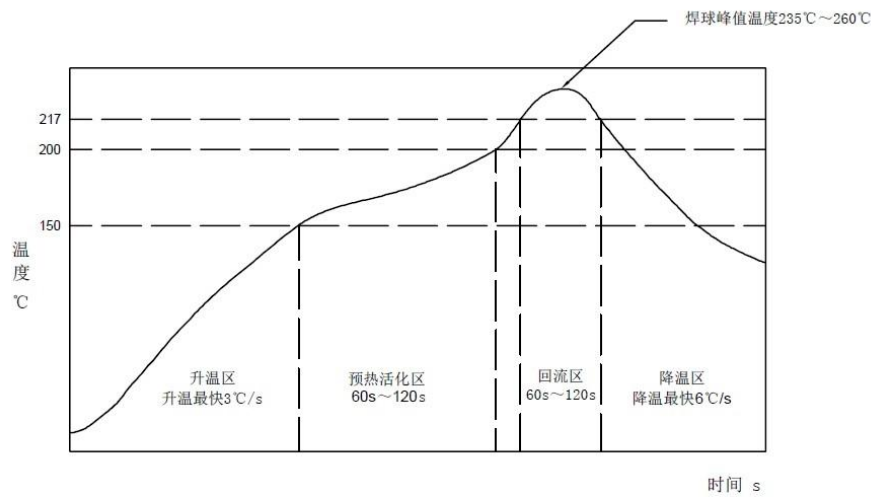


图 6 HWD1278LQFP64E 塑封推荐焊接温度曲线

5 绝对最大额定值及推荐工作范围

5.1 绝对最大额定值

序号	参数名称	参数值
1	AVDD 到 AGND	-0.3V~+6V
2	DVDD, IOVDD 到 DGND	-0.3V~+3.6V
3	AGND 到 DGND	-0.3V~0.3V
4	模拟输入 到 AGND	-0.3V~AVDD + 0.3 V
5	数字输入或输出到 DGND	-0.3V~IOVDD + 0.3 V
6	储存时的环境温度 (T_{stg})	-65°C~150°C
7	引线耐焊接温度 (T_h)	300°C
8	结温 (T_j)	150°C

注：器件在上述所列“绝对最大额定值”下工作，可能对该器件造成永久性损坏。

5.2 推荐工作范围

序号	参数名称	参数值
1	模拟电源电压	4.75V~5.25V
2	数字电源电压	1.71V~1.89V
3	数字 IO 电压	3.135V~3.465V
4	时钟频率 (f_{clk})	27MHz
5	正参考电压	2.375V~2.625V
6	负参考电压	0V
7	工作环境温度 (T_A)	-55°C~125°C

6 电特性参数

表 2 电特性

特 性	符号	条 件 (除非另有规定, AVDD=5V, DVDD=1.8V, IOVDD=3.3V, CLK=27MHz, -55°C≤T _A ≤125°C)	最小	最大	单位
分辨率	<i>Res</i>		—	24	Bits
功耗	<i>P_W</i>	高速模式	—	700	mW
		高分辨率模式	—	700	
		低功耗模式	—	350	
		低速模式	—	70	
数据速率	<i>DR</i>		—	144	Ksps
偏移误差	<i>E_Z</i>	高分辨率模式	—	2	mV
积分非线性	<i>INL</i>	高分辨率模式	—	0.002	FSR %
模拟信号输入电压范围	<i>V_{IN}</i>		-2.5	2.5	V _{P-P}
信噪比	<i>SNR</i>	高速模式, <i>f_{IN}</i> =1KHz, -0.5dBFS	95	—	dB
		高分辨率模式, <i>f_{IN}</i> =1KHz, -0.5dBFS	95	—	
		低功耗模式, <i>f_{IN}</i> =1KHz, -0.5dBFS	95	—	
		低速模式, <i>f_{IN}</i> =1KHz, -0.5dBFS	95	—	
总谐波失真	<i>THD</i>	高速模式, <i>f_{IN}</i> =1KHz, -0.5dBFS	—	-105	dB
		高分辨率模式, <i>f_{IN}</i> =1KHz, -0.5dBFS	—	-105	
		低功耗模式, <i>f_{IN}</i> =1KHz, -0.5dBFS	—	-105	
		低速模式, <i>f_{IN}</i> =1KHz, -0.5dBFS	—	-90	
无杂散动态范围	<i>SFDR</i>	高速模式, <i>f_{IN}</i> =1KHz, -0.5dBFS	91	—	dB
		高分辨率模式, <i>f_{IN}</i> =1KHz, -0.5dBFS	105	—	
		低功耗模式, <i>f_{IN}</i> =1KHz, -0.5dBFS	105	—	
		低速模式, <i>f_{IN}</i> =1KHz, -0.5dBFS	105	—	
最大时钟频率	<i>f_{CLK}</i>		—	37	MHz

注: (1) 输入端 AINP 和 AINN 之间跨接的电容为 2.2nF, 材质为 NPO。

7 功能描述

7.1 概述

HWD1278LQFP64E 是一款 delta-sigma 模数转换器，由 8 个独立的转换器构成，可将 8 个输入信号并行数字化。该转换器由调制器和数字滤波器模块组成以实现模数转换，调制器对输入信号进行采样，同时对参考电压进行采样，以产生“1”密度的输出流，输出流的密度与相对于参考电压的模拟输入电平成正比。脉冲流经内部数字滤波器滤波后产生输出转换结果。

在转换器工作时，输入信号被调制器高速率（高过最终输出速率的 64 倍）地采样，调制器的量化噪声被移至高频范围并由内部数字滤波器移走。过采样的结果导致在信号通带内的噪声为非常低的水平。由于输入信号的采样速率非常高，直到输入信号频率为调制器的采样频率时，输入信号上才不会产生锯齿。这种结构由于较高的调制器采样速率极大地减小了对外部消锯齿滤波器的需求。

HWD1278LQFP64E 转换器工作于相同的 CLK 时钟输入，CLK 输入控制着调制器采样的即时时序。调制器采样孔径通道失调是受控的，数字滤波器在同一调制器时钟周期内被同步到转换的起始点，很好地匹配了 HWD1278LQFP64E 的各个通道。

数字滤波器建立起整体的频率响应，滤波器采用多级 FIR 拓扑，提供线性相位、最小的通带纹波和较高的截止频率衰减。数字滤波器的过采样率（即调制器采样与输出数据速率之比， f_{MOD}/f_{DATA} ）为可选模式功能，见下表说明。

表 3 过采样比比较

模式选择	过采样比 (f_{MOD}/f_{DATA})
高速	64
高分辨率	128
低功耗	64
低速	64

数字滤波器在高速、低功耗和低速模式下的过采样比同样地被设置为 64；图 7 说明了在高速、低功耗和低速模式下归一为 f_{DATA} 的频率响应；图 8 描述了通带纹波；通带到止带的过渡见图 9；整体的频率响应重叠于调制器频率 f_{MOD} 的 64 倍见图 10。

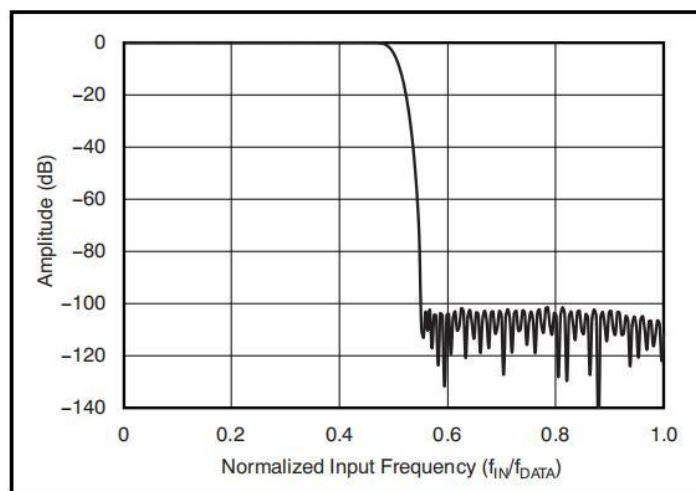


图 7 高速、低功耗和低速模式下的频率响应

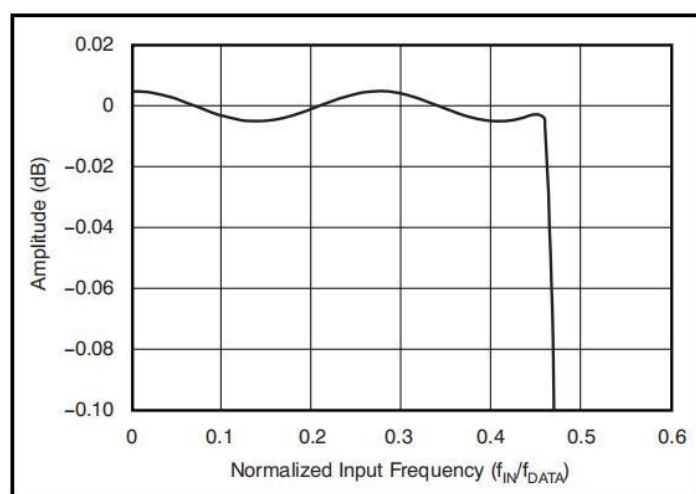


图 8 高速、低功耗和低速模式下的通带响应

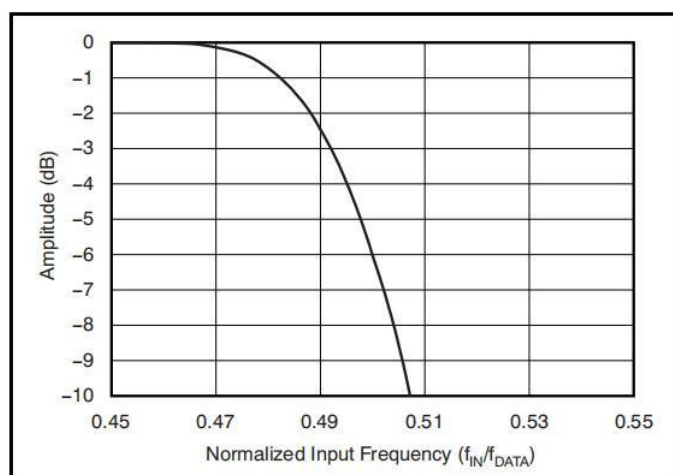


图 9 高速、低功耗和低速模式的过渡带响应

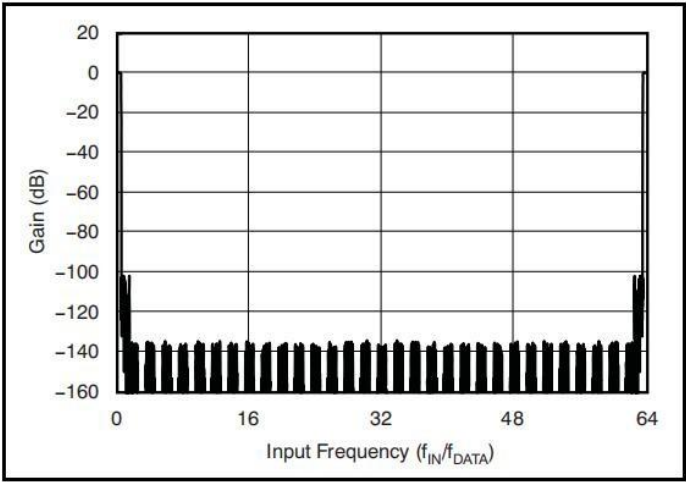


图 10 高速、低功耗和低速模式的 f_{MOD} 频率响应输出

呈现于信号中的镜像频率，如果没有外部滤波器，将折返入通带内，产生错误。HWD1278LQFP64E 的阻带提供 100dB 从通带到 f_{MOD} 的衰减。建议放置一个低通滤波器于 HWD1278LQFP64E 的前端以限制可能的高振幅、带外信号和噪声。下表列出了镜像抑制与外部滤波器阶数的对比。

表 4 抗混叠滤波器阶数的镜像抑制

抗混叠滤波器阶数	镜像抑制 (dB)(f_{-3dB} at f_{DATA})	
	HS,LP,LS	HR
1	39	45
2	75	87
3	111	129

高分辨率模式中的过采样率等于 128。图 11 说明了在高速、低功耗和低速模式下归一为 f_{DATA} 的频率响应。图 12 描述了通带纹波。通带到止带的过渡见图 13。整体的频率响应重叠于调制器频率 f_{MOD} 的整数倍 ($128 \times f_{DATA}$) 上，见图 14。

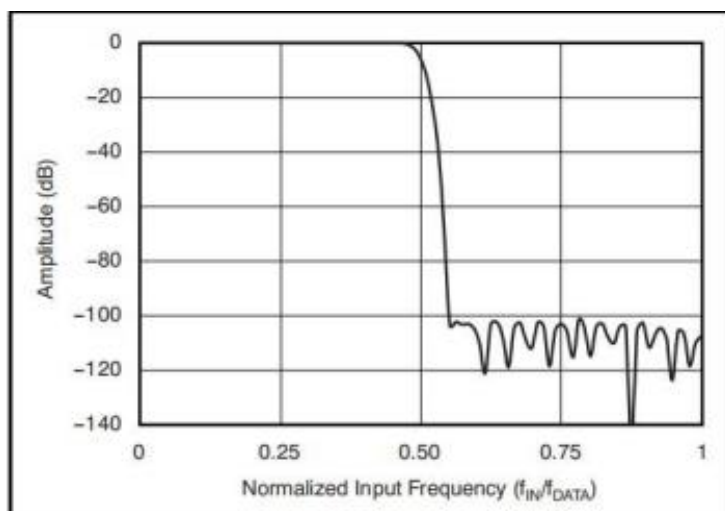


图 11 高分辨率模式的频率响应

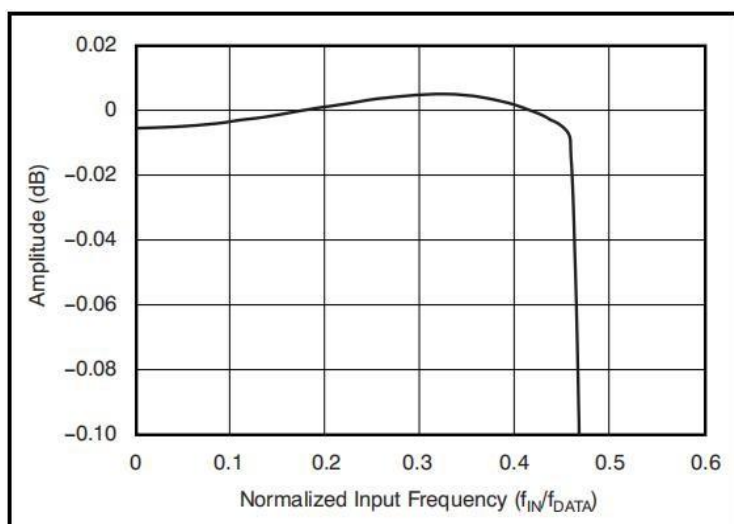


图 12 高分辨率模式的通带响应

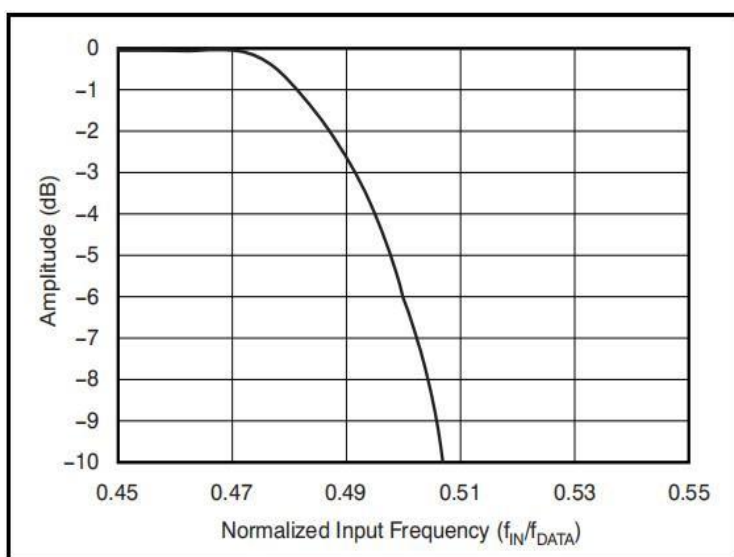


图 13 高分辨率模式的过渡带响应

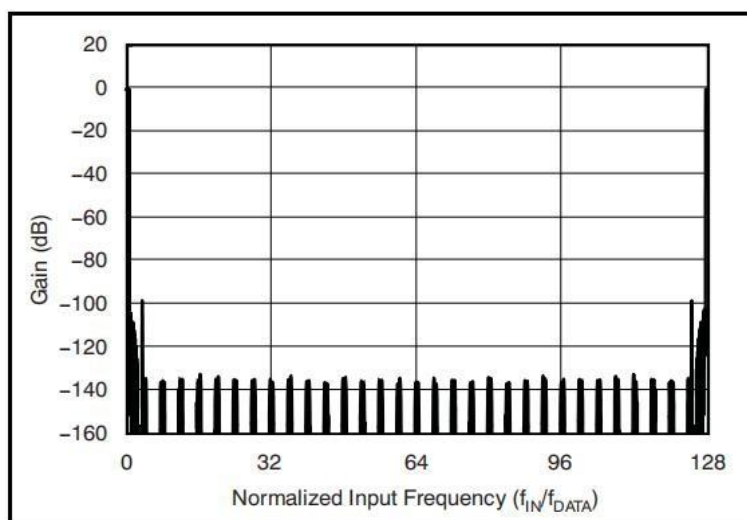


图 14 高分辨率模式的 f_{MOD} 频率响应输出

7.2 模拟输入

HWD1278LQFP64E 测量每一差分输入信号 $V_{IN}=(A_{INP}-A_{INN})$ 相对于共模差分参考电压 $V_{REF}=(V_{REFP}-V_{REFN})$ 。最大正测量差分输入为 $+V_{REF}$ ，它产生的最大正数字输出代码为 7FFFFh。类似地，最大负测量差分输入为 $-V_{REF}$ ，最大的负数字输出代码为 800000h。

为了达到最佳性能，HWD1278LQFP64E 的输入应采用差分驱动。对于单端应用，可驱动（ A_{INP} 或 A_{INN} ）其中之一，而其它输入可以固定（一般地接于 AGND 或 $+2.5V$ ）。固定输入接到 $2.5V$ 可实现双极性操作，从而允许使用整个转换范围。

当 HWD1278LQFP64E 测量差分输入信号时，其绝对输入电压也非常重要。它是每一个输入（ A_{INP} 或 A_{INN} ）相对于 AGND 的电压值。此电压的范围为： $-0.1V < (A_{INN} \text{ 或 } A_{INP}) < AVDD+0.1V$ 。

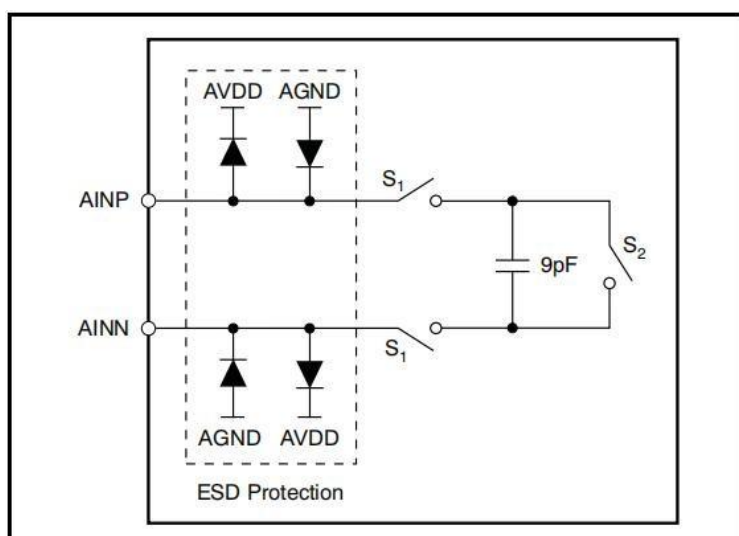


图 15 等效模拟输入电路

假设任何输入低于 $-0.4V$ 或大于 $(AVDD+0.4V)$ ，输入端的 ESD 保护二极管将接通。要求接入外部的

肖特基钳位二极管或串联电阻以限制输入电流到安全值。

HWD1278LQFP64E 使用开关电容电路测量输入电压。内部电容由输入充电和放电。上图展示了这些电路的原理图。开关 S2 代表了调制器电路在采样电容放电时的网络影响。开关 S1 和 S2 的时序说明见下图。采样时间是调制器采样频率的倒数，取决于模式功能、CLKDIV 输入、以及 CLK 频率选择，参见下表。

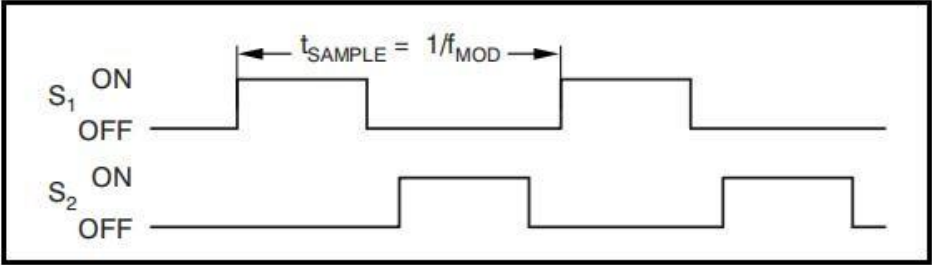


图 16 S1 和 S2 的开关时序

表 5 调制器频率 f_{MOD} 的模式选择

模式选择	CLKDIV	f_{MOD}
高速	1	$f_{CLK}/4$
高分辨率	1	$f_{CLK}/4$
低功耗	1	$f_{CLK}/8$
	0	$f_{CLK}/4$
低速	1	$f_{CLK}/40$
	0	$f_{CLK}/8$

8 应用建议

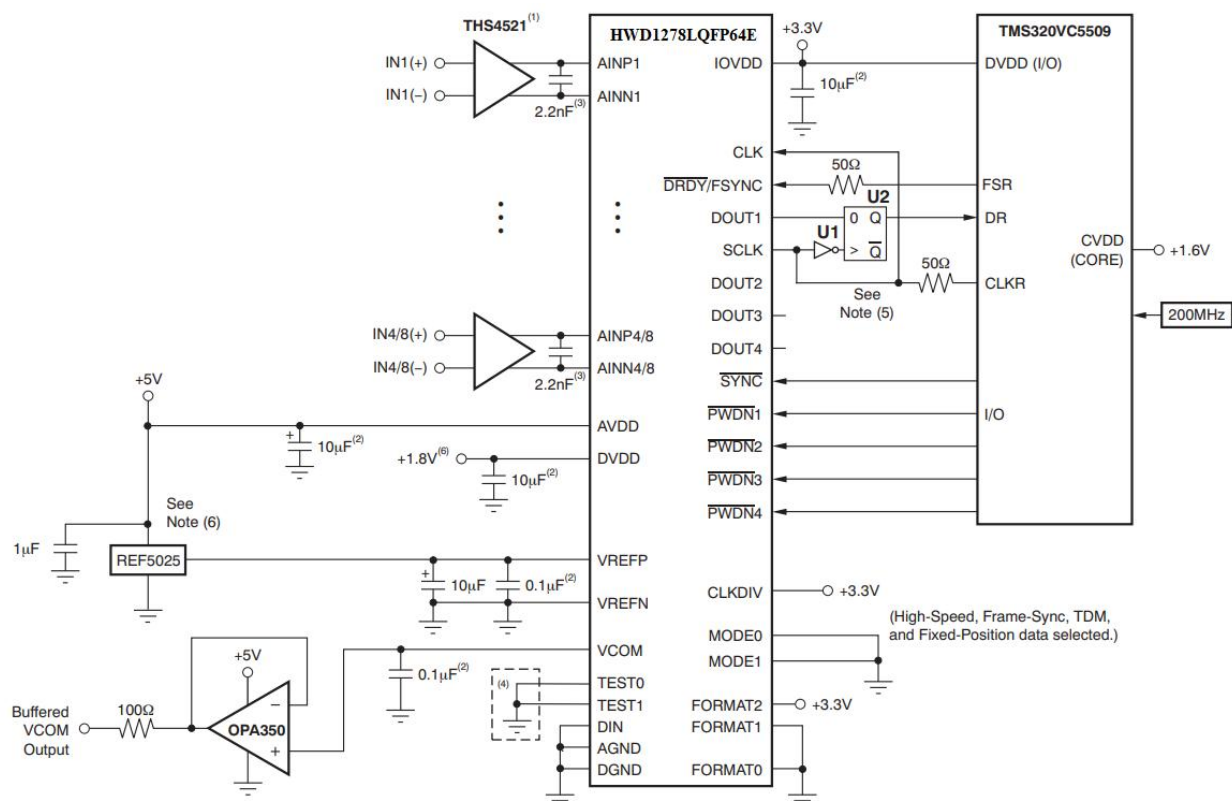


图 17 HWD1278LQFP64E 基本连接方式

注:

- (1) 需要外部接入肖特基钳位二极管或串联电阻以防止输入端的电压过大。
- (2) 建议采用陶瓷电容。
- (3) 建议采用 COG 陶瓷电容。
- (4) 可选。用于测试模式。
- (5) U1:SN74LVC1G04;U2:SN74LVC2G74。这些元件将 HWD1278LQFP64E 的数据输出时重整接口到 TMS320VC5509。
- (6) 假如 $CLK > 32.768\text{MHz}$, 使用 REF5020 并且 $DVDD = 2.1\text{V}$ 。

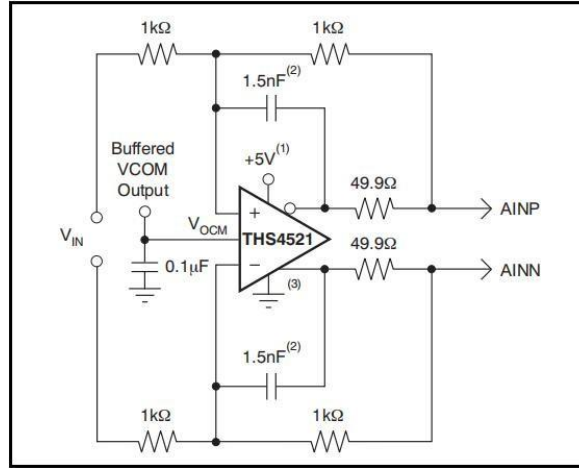


图 18 基本差分输入信号接口

注:

- (1) 旁路采用 10μF 和 0.1μF 的电容。
- (2) 2.7nF 用于低功耗模式，15nF 用于低速模式。
- (3) 备用的驱动 OPA1632(使用±12V 供电)。

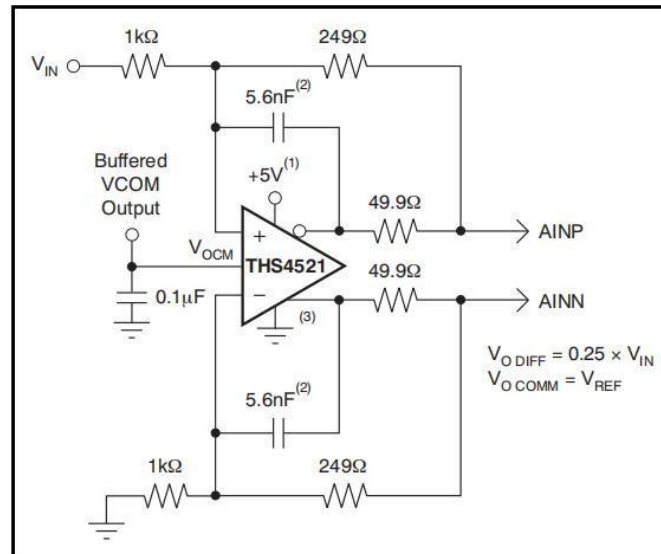


图 19 基本单端输入信号接口

注:

- (1) 旁路采用 10μF 和 0.1μF 的电容。
- (2) 10nF 用于低功耗模式，56nF 用于低速模式。
- (3) 备用的驱动 OPA1632 (使用±12V 供电)

8.1 电源提供

芯片要求三个操作电源：DVDD、IOVDD和AVDD。DVDD的允许范围为1.65V到1.95V（ $32.768\text{MHz} < f_{\text{CLK}} \leq 37\text{MHz}$ ：2.0V到2.2V）；IOVDD的范围为1.65V到3.6V；AVDD限制为4.75V到5.25V。所有的电源提供，使用一个10 μF 的钽电容，和一个0.1 μF 的旁路陶瓷电容就近防止于芯片管脚。或者使用单个10 μF 的陶瓷带内容。电源应对噪声不敏感并且不与产生电压峰值的设备共用（如继电器、LED显示驱动等等）。假如采用开关电源，电压纹波应较低（少于2mV）并且开关频率在转换器的通带之外。

8.2 铺地

可以使用单一的铺地连接AGND与DGND管脚，假如使用分离的数字地和模拟地，要把他们共同连接到转换器

8.3 数字输入

推荐在数字输入到芯片间串接50 Ω 的电阻。此电阻应就近放置于数字源（振荡器、逻辑门、DSP等等）的驱动端。此方法有助于减少在数字线路上的纹波（纹波将引起ADC特性的退化）。

8.4 模拟/数字电路

放置模拟电路（输入缓冲、参考）和相关的导线一起，保证它们远离数字电路（DSP、微控制器、逻辑电路）。避免数字线路与模拟线路间的跨越以减少噪声耦合和交越。

8.5 参考电源输入

推荐使用一个最小10 μF 的钽电容和一个0.1 μF 的陶瓷电容直接接在参考输入VREFP和VREFN。参考输入由一低阻抗源驱动。为达到最优特性，参考源必须小于3 μVRMS 的带内噪声。当参考源的噪声高过此水平时，有必要引入外部参考电源滤波器。

8.6 模拟输入

模拟输入管脚需要差分驱动以实现规定的特性。一个真实的差分驱动器或互感器（交流应用）可用于此目的。使用短的布线将模拟输入（AINP、AINN）成对地从缓冲连接到转换器，采用直的走线并原理数字布线。一个1nF到10nF的电容直接连接到模拟输入管脚AINP和AINN。每一模拟输入对地使用电容。它们的空量应不大于差分电容（典型值为100pF）的1/10以避免共模效应。

8.7 元件放置

将电源、模拟输入、参考电源输入的旁路电容尽可能地靠近芯片管脚。这种布局对于小容量地陶瓷电容尤为重要。大容量退耦电容可以比小地陶瓷电容放的离芯片远一些。

9 使用注意事项

器件必须采取防静电措施进行操作。

该器件操作注意事项如下：

- a) 器件应在防静电的工作台上操作；
- b) 试验设备和器具应接地；
- c) 不能触摸器件引线；
- d) 器件应存放在导电材料制成的容器中；
- e) MOS 区域内避免使用能引起静电的塑料、橡胶或丝织物；

10 订货信息

表 6 产品订货信息

序号	产品型号	封装形式	封装材料	质量保证等级	引脚材料	重量（g）	详细规范
1	HWD1278LQFP64E	LQFP64	塑封	军温级	镀金	1.03g	Q/HWD 50897-2026

注 1:

a) 军温级器件满足Q/HWD40020-2018 《华微军温级产品通用规范》的筛选要求，其工作环境温度范围应为-55℃~+125℃。

注2: 产品订货信息为我司已有产品或确定研制的器件，可根据用户需求研制其他封装形式的器件。