

HWDFC32GPBGA153E 型

eMMC 存储器

产品手册

V1.0.1

成都华微电子科技股份有限公司

2026 年 01 月 14 日

版本历史

版次	更改说明	更改人	更改日期	备注
V0.0.1	初始发行版本	何佳旺	20251010	
V0.0.2	更新典型应用场景和应用建议的内容	何佳旺	20251203	
V1.0.0	更新一些格式内容错误，更改参数错误	黄周行	20260108	
V1.0.1	修改功能框图和封装图	黄周行	20260114	

目 次

1 概述	1
2 产品特点	1
3 功能框图	2
4 封装信息	5
4.1 HWDFC32GPBGA153E 封装信息	5
4.2 HWDFC32GPBGA153E 焊盘推荐	8
4.3 HWDFC32GPBGA153E 焊接推荐	9
5 绝对最大额定值及推荐工作范围	10
5.1 绝对最大额定值	10
5.2 推荐工作范围	10
6 电特性参数	10
6.1 总线信号电平	10
6.2 接口特性参数	12
6.3 HS400 模式总线时序	13
7 功能描述	16
7.1 用户容量	16
7.2 分区容量	16
7.3 性能	16
7.4 功耗	16
7.5 供电要求	17
7.6 主要功能特性	17
7.7 eMMC 总线	32
8 应用建议	37
8.1 总线信号负载	37
9 使用注意事项	38
10 订货信息	39

1 概述

HWDFC32G是一种eMMC嵌入式存储器，由NAND Flash、Flash 控制器（eMMC控制器）和MMC接口组成，并封装为PBGA芯片。eMMC芯片里的控制器负责管理NAND Flash，包括坏块处理和错误校正码（ECC）等功能，减少嵌入式设备厂商对不同NAND产品的兼容性问题的处理。HWDFC32G整合了先进的闪存管理技术，实现了成本与性能的平衡。它的工作频率为0-200MHz，最大传输速率为400MB/s，具有 1位、4位和 8位数据总线宽度。HWDFC32G采用高可靠3D TLC颗粒，支持LDPC多级别纠错档位，具有高性能和可靠性等各种优势，使其成为工业PC、平板电脑、掌上型装置、GPS等各种工业类电子产品应用的最佳eMMC存储解决方案。

2 产品特点

- 1) eMMC5.1 协议规范兼容性，符合 JEDEC® JESD84-B51 协议
- 2) 12 信号接口（包括 CMD、CLK、DS、DAT[7:0]、and RST_n）
- 3) 可编程总线宽度：1bit, 4bit, 8bit
- 4) 工作电压
 - VCC: 2.7V~3.6V
 - VCCQ: 1.7V~1.95 V / 2.7V~3.6V
- 5) 支持 SDR 模式和高速 DDR 模式
- 6) 支持 HS400 和 HS200
- 7) 封装形式：PBGA153
- 8) 可用容量：32GB
- 9) 工作温度：-55° C ~ +125° C
- 10) 存储温度：-65° C ~ +150° C
- 11) 最高支持 200MHz 的时钟频率
- 12) 支持 MMC 模式命令种类
- 13) 种类 0（基础），种类 2（块读取），种类 4（块写入），种类 5（擦除），种类 6（写保护），种类 7（锁定/解锁）
- 14) 支持高速双通道数据速率启动（DDR）
- 15) 支持启动和备用启动模式
- 16) 重放保护内存块（RPMB）
- 17) 安全擦除，安全修剪和修剪
- 18) 高优先级中断（HPI）
- 19) 后台操作
- 20) 增强可靠性写入
- 21) 打包命令，命令队列功能

- 22) 传输速度高达 200MB/S (200MHz, SDR 模式)
- 23) 传输速度高达 400MB/S (200MHz, HS400 模式)

3 功能框图

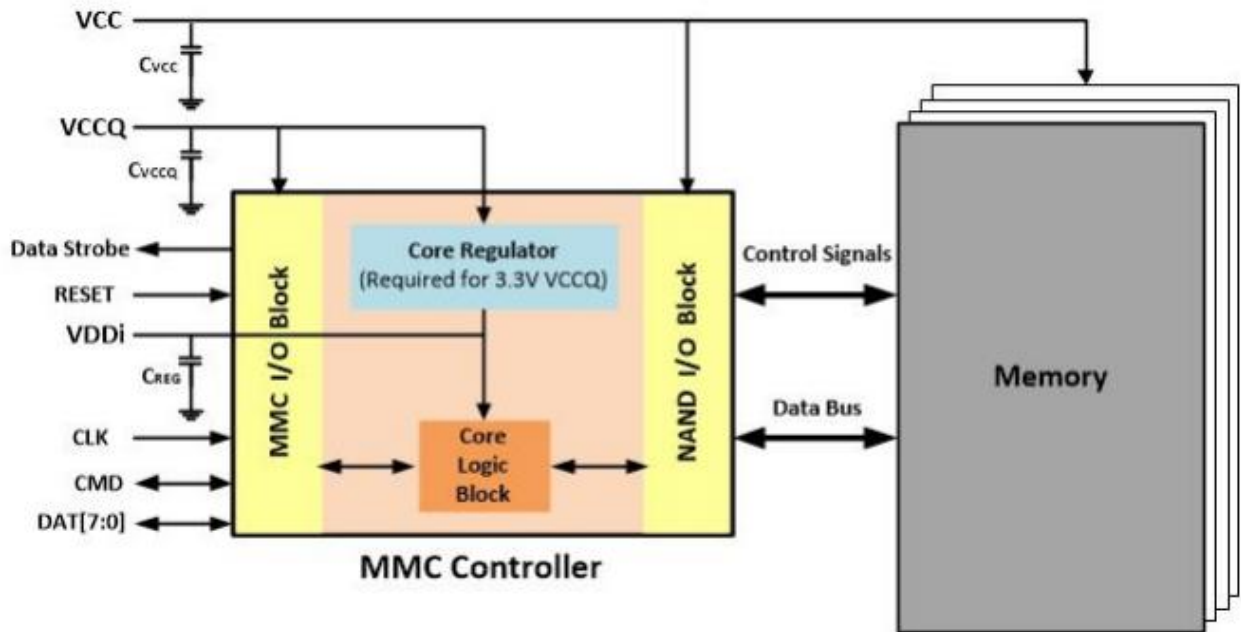


图 3-1 功能框图

HWDFC32GPBGA153E 典型应用场景如下图所示。

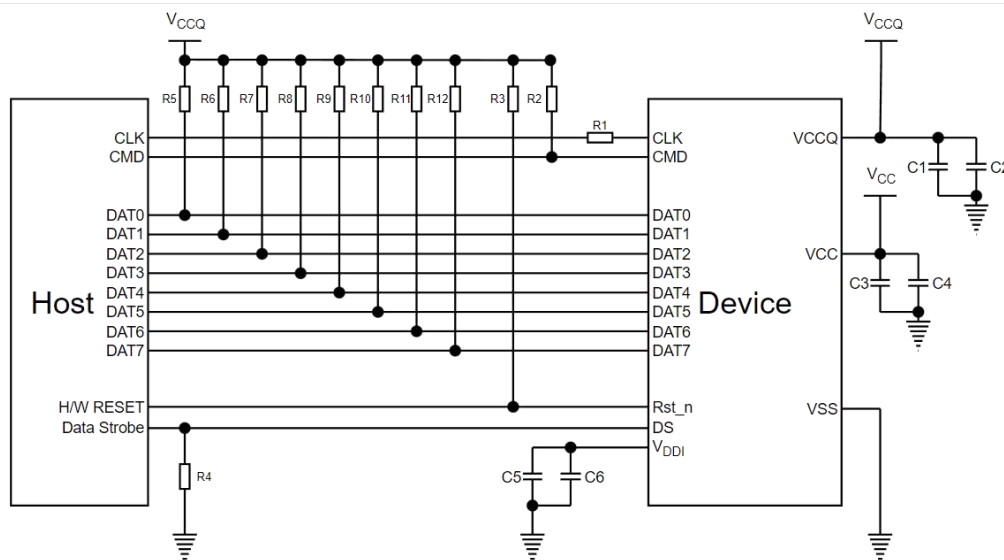


图 3-2 X8 模式下典型应用场景

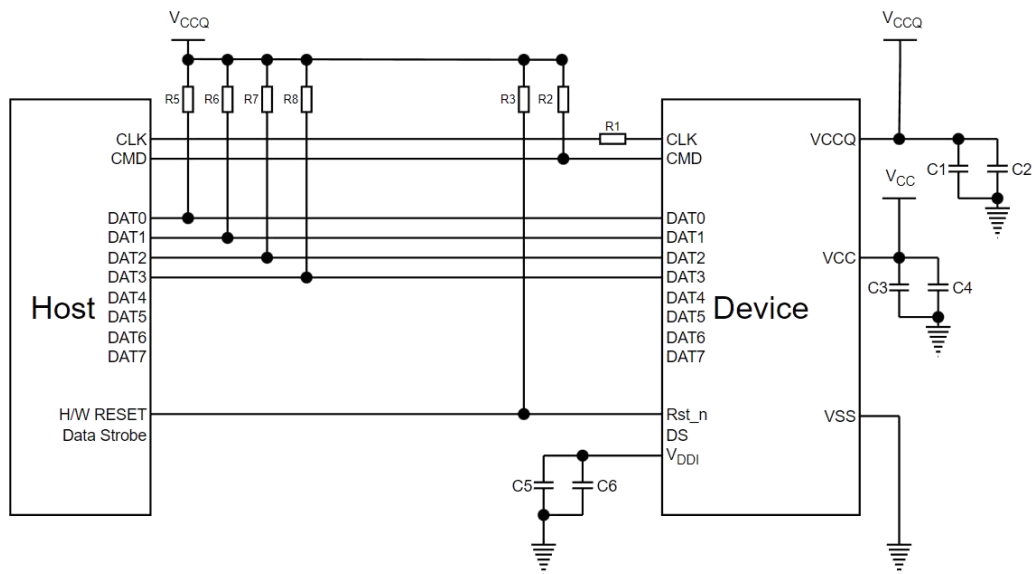


图 3-3 X4 模式下典型应用场景

表 3-1 总线电容电阻设计

参数	符号	最小值	典型值	最大值	单位	备注
CLK 串接电容	R1		22		Ω	串接匹配电阻，吸收高频反射信号
CMD 的上拉电阻	R2	4.7	15	100	K Ω	防止总线悬空
DAT0-7 的上拉电阻	R5、R6、 R7、R8、 R9、R10、 R11、R12	10	40	100	K Ω	防止总线悬空
VCCQ 退耦电容	C1	1		100	μF	退耦电容，建议邻近器件锡球摆放
VCCQ 滤波电容	C2	10			μF	滤波电容，需要与 VCCQ 的上升时间配合，不能过大
VCC 退耦电容	C3	1			μF	退耦电容，建议邻近器件锡球摆放
VCC 滤波电容	C4	10			μF	滤波电容，需要与 VCC 的上升时间配合，不能过大
VDDi 稳压电容	C5	0.1			μF	速率模式为 HS200, HighSpeed, 向后兼容模式时建议的最小值
VDDi 稳压电容	C6	1			μF	速率模式为 HS400 时建议的最小值
RST_n 上拉电阻	R3	10		100	K Ω	取决 Host 端 Reset 管脚的驱动能力。如果是开漏模式输出，则

						需要加该上拉电阻
Data Strobe 的下拉电阻	R4	10	20	100	K Ω	DS 线未使用时，保持零电平

4 封装信息

4.1 HWDFC32GPBGA153E 封装信息

HWDFC32GPBGA153E采用PBGA153封装，外形及引脚排列图如下图所示。

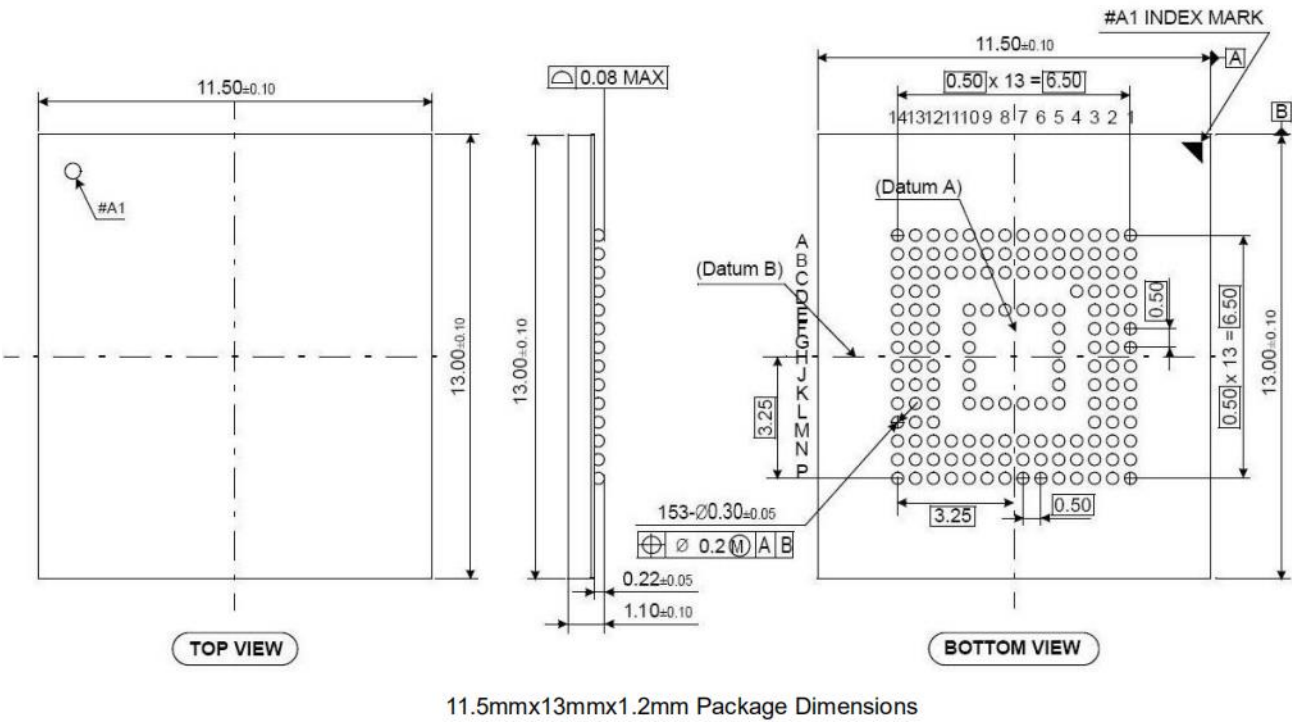


图 4-1 HWDFC32GPBGA153E 封装外形图

HWDFC32GPBGA153E 的封装尺寸如下表所示。

表 4-1 HWDFC32GPBGA153E 的封装尺寸

尺寸符号	数值		
	最小	公称	最大
A	0.70	—	1.25
A1	0.12	—	0.31
D	11.30	—	11.60
E	12.80	—	13.20
D1	—	6.50	—
E1	—	6.50	—
e	—	0.50	—
Φb	0.20	—	0.40

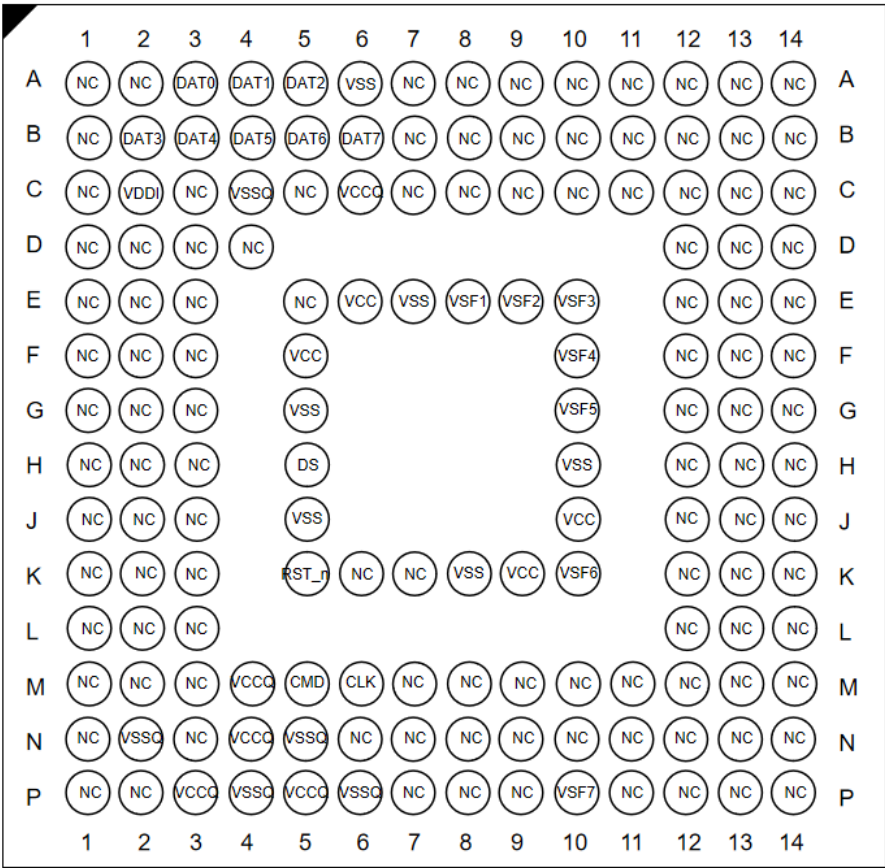


图 4-2 引出端排列

引出端功能说明如下表所示。

表 4-2 引出端功能说明

引出端 序号	引出端 符号	功能	引出端 序号	引出端 符号	功能
A1	NC	未连接	P1	NC	未连接
A2	NC	未连接	P2	NC	未连接
A3	DAT0	数据	P3	VCCQ	内存控制器和 I/O 电源
A4	DAT1	数据	P4	VSSQ	I/O 地
A5	DAT2	数据	P5	VCCQ	内存控制器和 I/O 电源
A6	VSS	地	P6	VSSQ	I/O 地
A7	NC	未连接	P7	NC	未连接
A8	NC	未连接	P8	NC	未连接
A9	NC	未连接	P9	NC	未连接
A10	NC	未连接	P10	VSF7	预留，空接
A11	NC	未连接	P11	NC	未连接
A12	NC	未连接	P12	NC	未连接
A13	NC	未连接	P13	NC	未连接
A14	NC	未连接	P14	NC	未连接

引出端 序号	引出端 符号	功能	引出端 序号	引出端 符号	功能
B1	NC	未连接	N1	NC	未连接
B2	DAT3	数据	N2	VSSQ	I/O 地
B3	DAT4	数据	N3	NC	未连接
B4	DAT5	数据	N4	VCCQ	内存控制器和 I/O 电源
B5	DAT6	数据	N5	VSSQ	I/O 地
B6	DAT7	数据	N6	NC	未连接
B7	NC	未连接	N7	NC	未连接
B8	NC	未连接	N8	NC	未连接
B9	NC	未连接	N9	NC	未连接
B10	NC	未连接	N10	NC	未连接
B11	NC	未连接	N11	NC	未连接
B12	NC	未连接	N12	NC	未连接
B13	NC	未连接	N13	NC	未连接
B14	NC	未连接	N14	NC	未连接
C1	NC	未连接	M1	NC	未连接
C2	VDDI	电容电源	M2	NC	未连接
C3	NC	未连接	M3	NC	未连接
C4	VSSQ	I/O 地	M4	VCCQ	内存控制器和 I/O 电源
C5	NC	未连接	M5	CMD	命令
C6	VCCQ	内存控制器和 I/O 电源	M6	CLK	时钟
C7	NC	未连接	M7	NC	未连接
C8	NC	未连接	M8	NC	未连接
C9	NC	未连接	M9	NC	未连接
C10	NC	未连接	M10	NC	未连接
C11	NC	未连接	M11	NC	未连接
C12	NC	未连接	M12	NC	未连接
C13	NC	未连接	M13	NC	未连接
C14	NC	未连接	M14	NC	未连接
D1	NC	未连接	L1	NC	未连接
D2	NC	未连接	L2	NC	未连接
D3	NC	未连接	L3	NC	未连接
D4	NC	未连接	L12	NC	未连接
D12	NC	未连接	L13	NC	未连接
D13	NC	未连接	L14	NC	未连接
D14	NC	未连接	K1	NC	未连接
E1	NC	未连接	K2	NC	未连接
E2	NC	未连接	K3	NC	未连接
E3	NC	未连接	K5	RST_n	复位
E5	NC	未连接	K6	NC	未连接
E6	VCC	闪存电源	K7	NC	未连接

引出端 序号	引出端 符号	功能	引出端 序号	引出端 符号	功能
E7	VSS	地	K8	VSS	地
E8	VSF1	预留，空接	K9	VCC	闪存电源
E9	VSF2	预留，空接	K10	VSF6	预留，空接
E10	VSF3	预留，空接	K12	NC	未连接
E12	NC	未连接	K13	NC	未连接
E13	NC	未连接	K14	NC	未连接
E14	NC	未连接	J1	NC	未连接
F1	NC	未连接	J2	NC	未连接
F2	NC	未连接	J3	NC	未连接
F3	NC	未连接	J5	VSS	地
F5	VCC	闪存电源	J10	VCC	闪存电源
F10	VSF4	预留，空接	J12	NC	未连接
F12	NC	未连接	J13	NC	未连接
F13	NC	未连接	J14	NC	未连接
F14	NC	未连接	H1	NC	未连接
G1	NC	未连接	H2	NC	未连接
G2	NC	未连接	H3	NC	未连接
G3	NC	未连接	H5	DS	数据对齐
G5	VSS	地	H10	VSS	地
G10	VSF5	预留，空接	H12	NC	未连接
G12	NC	未连接	H13	NC	未连接
G13	NC	未连接	H14	NC	未连接
G14	NC	未连接			

4.2 HWDFC32GPBGA153E 焊盘推荐

HWDFC32GPBGA153E焊盘推荐如下图所示，用户可根据焊接要求进行调整。

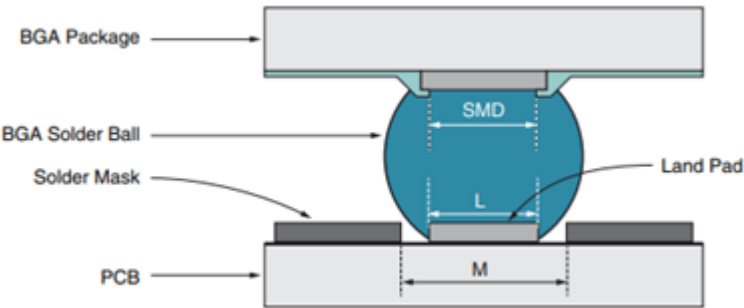


图 4-3 推荐焊盘图

4.3 HWDFC32GPBGA153E 焊接推荐

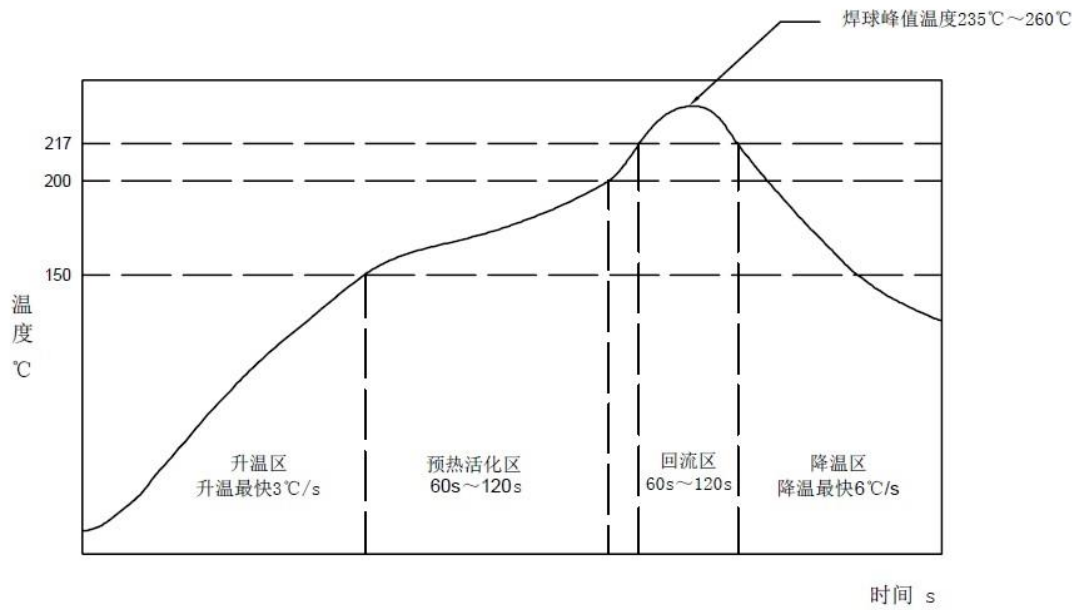


图 4-4 建议条件下的无铅回流曲线

5 绝对最大额定值及推荐工作范围

5.1 绝对最大额定值

序号	参数名称	参数值
1	电源电压	-0.5 ~ 4.5V
2	输入输出引脚电压	-0.5 ~ 4.5V
3	存储温度	-65 ℃ ~ +150 ℃

5.2 推荐工作范围

序号	参数名称	参数值
1	电源电压	2.7 ~ 3.6V
2	输入高电平	2.7 ~ 3.6V
3	输入低电平	1.7V ~ 1.95V
4	工作环境温度	-55℃~ 125℃

6 电特性参数

6.1 总线信号电平

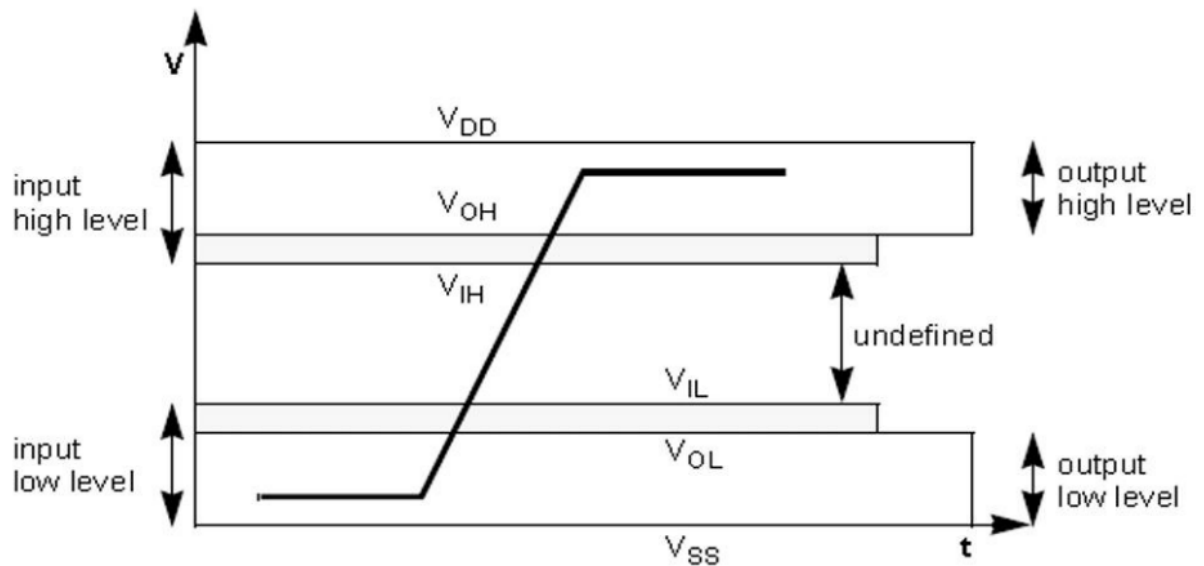


图 6-1 总线信号电平

表 6-1 25℃常温总线信号电平

参数	符号	条件	极限值		测试值		单位
			最小	最大	最小	最大	
2.7V≤VCCQ≤3.6V，推挽模式							
输入高电压	VIH	VCC=2.7V，VCCQ=2.7V	0.625*VCCQ	VCCQ + 0.3	1.6875	3	V
		VCC=3.3V，VCCQ=2.7V	0.625*VCCQ	VCCQ + 0.3	1.6875	3	V
		VCC=3.3V，VCCQ=3.3V	0.625*VCCQ	VCCQ + 0.3	2.0625	3.6	V
		VCC=3.6V，VCCQ=2.7V	0.625*VCCQ	VCCQ + 0.3	1.6875	3	V
		VCC=3.6V，VCCQ=3.3V	0.625*VCCQ	VCCQ + 0.3	2.0625	3.6	V
		VCC=3.6V，VCCQ=3.6V	0.625*VCCQ	VCCQ + 0.3	2.25	3.9	V
输入低电平	VIL	VCC=2.7V，VCCQ=2.7V	VSS-0.3	0.25VCCQ	-0.3	0.675	V
		VCC=3.3V，VCCQ=2.7V	VSS-0.3	0.25VCCQ	-0.3	0.675	V
		VCC=3.3V，VCCQ=3.3V	VSS-0.3	0.25VCCQ	-0.3	0.825	V
		VCC=3.6V，VCCQ=2.7V	VSS-0.3	0.25VCCQ	-0.3	0.675	V
		VCC=3.6V，VCCQ=3.3V	VSS-0.3	0.25VCCQ	-0.3	0.825	V
		VCC=3.6V，VCCQ=3.6V	VSS-0.3	0.25VCCQ	-0.3	0.9	V
输出高电压	VOH	VCC=2.7V，VCCQ=2.7，IOH=-100uA	0.75VCCQ		2.025		V
		VCC=3.3V，VCCQ=2.7，IOH=-100uA	0.75*VCCQ		2.025		V
		VCC=3.3V，VCCQ=3.3，IOH=-100uA	0.75*VCCQ		2.475		V
		VCC=3.6V，VCCQ=2.7，IOH=-100uA	0.75*VCCQ		2.025		V
		VCC=3.6V，VCCQ=3.6，IOH=-100uA	0.75*VCCQ		2.7		V
输出低电压	VOL	VCC=2.7V，VCCQ=2.7，IOL=100uA		0.125VCCQ		0.3375	V
		VCC=3.3V，VCCQ=2.7，IOL=100uA		0.125VCCQ		0.3375	V
		VCC=3.3V，VCCQ=3.3，IOL=100uA		0.125VCCQ		0.4125	V
		VCC=3.6V，VCCQ=2.7，IOL=100uA		0.125VCCQ		0.3375	V
		VCC=3.6V，VCCQ=3.6，IOL=100uA		0.125VCCQ		0.45	V
1.7V≤VCCQ≤1.95V，推挽模式							
输入高电压	VIH	VCC=2.7V,CCQ=1.7V	0.625*VCCQ	VCCQ + 0.3	1.105	2	V
		VCC=2.7V,VCCQ=1.95V	0.625*VCCQ	VCCQ + 0.3	1.2675	2.25	V
		VCC=3.3V,VCCQ=1.7V	0.625*VCCQ	VCCQ + 0.3	1.105	2	V
		VCC=3.3V,VCCQ=1.95V	0.625*VCCQ	VCCQ + 0.3	1.2675	2.25	V
		VCC=3.6V,VCCQ=1.7V	0.625*VCCQ	VCCQ + 0.3	1.105	2	V
		VCC=3.6V,VCCQ=1.95V	0.625*VCCQ	VCCQ + 0.3	1.2675	2.5	V
输入低电平	VIL	VCC=2.7V,CCQ=1.7V	VSS-0.3	0.35VCCQ	-0.3	0.595	V
		VCC=2.7V,VCCQ=1.95V	VSS-0.3	0.35VCCQ	-0.3	0.6825	V
		VCC=3.3V,VCCQ=1.7V	VSS-0.3	0.35VCCQ	-0.3	0.595	V
		VCC=3.3V,VCCQ=1.95V	VSS-0.3	0.35VCCQ	-0.3	0.6825	V
		VCC=3.6V,VCCQ=1.7V	VSS-0.3	0.35VCCQ	-0.3	0.595	V
		VCC=3.6V,VCCQ=1.95V	VSS-0.3	0.35VCCQ	-0.3	0.6825	V

输出高电压	VOH	VCC=2.7V,VCCQ=1.7,IOH=-100uA	VCCQ-0.45	1.25	1.25		V
		VCC=2.7V,VCCQ=1.95,IOH=-100uA	VCCQ-0.45	1.5	1.5		V
		VCC=3.3V,VCCQ=1.7, IOH=-100uA	VCCQ-0.45	1.25	1.25		V
		VCC=3.3V,VCCQ=1.95,IOH=-100uA	VCCQ-0.45	1.5	1.5		V
		VCC=3.6V,VCCQ=1.7, IOH=-100uA	VCCQ-0.45	1.25	1.25		V
		VCC=3.6V,VCCQ=1.95,IOH=-100uA	VCCQ-0.45	1.5	1.5		V
输出低电压	VOL	VCC=2.7V,VCCQ=1.7,IOL=100uA		0.45		0.45	V
		VCC=2.7V,VCCQ=1.95,IOL=100uA		0.45		0.45	V
		VCC=3.3V,VCCQ=1.7,IOL=100uA		0.45		0.45	V
		VCC=3.3V,VCCQ=1.95,IOL=100uA		0.45		0.45	V
		VCC=3.6V,VCCQ=1.7,IOL=100uA		0.45		0.45	V
		VCC=3.6V,VCCQ=1.95,IOL=100uA		0.45		0.45	V

6.2 接口特性参数

表 6-2 设备接口特性

参数	符号	最小	最大	单位	备注
高速设备接口时序					
时钟 CLK ⁽¹⁾					
时钟频率数据传输模式 ⁽²⁾	fPP	0	52 ⁽³⁾	MHZ	CL ≤ 30 pF Tolerance: +10 0KHz
时钟频率识别模式	fOD	0	400	KHZ	Tolerance: +20KHz
时钟高电平时间	tWH	6.5		ns	CL ≤ 30 pF
时钟低电平时间	tWL	6.5		ns	CL ≤ 30 pF
时钟上升时间 ⁽⁴⁾	tTLH		3	ns	CL ≤ 30 pF
时钟下降时间	tTHL		3	ns	CL ≤ 30 pF
输入 CMD、DAT（参考时钟）					
输入建立时间	tISU	3		ns	CL ≤ 30 pF
输入保持时间	tIH	3		ns	CL ≤ 30 pF
输出 CMD、DAT（参考时钟）					
数据传输期间的输出延迟时间	tODLY		13.7	ns	CL ≤ 30 pF
输出保持时间	tOH	2.5		ns	CL ≤ 30 pF
信号上升时间 ⁽⁵⁾	tRISE		3	ns	CL ≤ 30 pF

参数	符号	最小	最大	单位	备注
信号下降时间	tFALL		3	ns	CL ≤ 30 pF
向后兼容的设备接口时序					
时钟 CLK					
时钟频率数据传输模式 ⁽⁷⁾	fPP	0	26	MHZ	CL ≤ 30 pF Tolerance: +100KHz
时钟频率识别模式	fOD	0	400	KHZ	
时钟高电平时间	tWH	10		ns	CL ≤ 30 pF
时钟低电平时间	tWL	10		ns	CL ≤ 30 pF
时钟上升时间	tTLH		10	ns	CL ≤ 30 pF
时钟下降时间	tTHL		10	ns	CL ≤ 30 pF
输入 CMD、DAT（参考时钟）					
输入建立时间	tISU	3		ns	CL ≤ 30 pF
输入保持时间	tIH	3		ns	CL ≤ 30 pF
输出 CMD、DAT（参考时钟）					
输出建立时间 ⁽⁸⁾	tOSU	11.7		ns	CL ≤ 30 pF
输出保持时间 ⁽⁸⁾	tOH	8.3		ns	CL ≤ 30 pF

注1: CLK时序是在VCCQ的50%时测量的。

注2: eMMC应支持 0 Mhz - 26 Mhz或0 MHz - 52 MHz的全频率范围。

注3: 设备可以在26 MHz时钟频率下作为高速设备接口时序运行。

注4: CLK上升和下降时间由min (VIH)和max (VIL)测量。

注5: 输入CMD、DAT上升和下降时间由min (VIH)和max (VIL) 测量, 输出CMD、DAT上升和下降时间由min (VOH)和max (VOL)测量。

注6: Device必须始终以向后兼容的接口时序启动。主机发送带有高速接口选择参数的 SWITCH命令 (CMD6) 可以将时序模式切换到高速接口时序。

注7: 为了兼容支持v4.2标准或更早版本的设备, 主机在切换到高速接口时序之前不应使用 > 26 MHz。

注8: tOSU和tOH定义为时钟上升沿的值。但是, 可能存在使用时钟下降沿以向后兼容模式输出数据的设备。因此, 建议主机要么在系统中不超过tCK-tOH(min)的范围内尽可能长的设置tWL值, 要么使用较慢的时钟频率, 这样对于这些设备来说主机就可以有数据设置余量。在这种情况下, 每个使用时钟下降沿的器件可能会在其自己的规格书中作为注释或其应用说明显示设备的tWL和tOSU之间或tCK和tOSU之间的相关性。

6.3 HS400 模式总线时序

6.3.1 HS400 设备输入时序

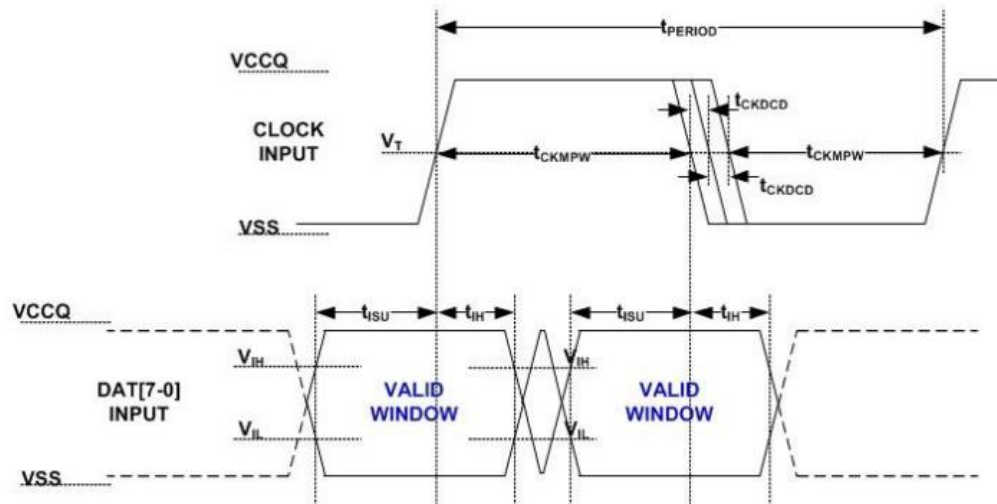


图 6-2 HS400 设备数据输入时序

注1: $V_T = V_{CCQ}$ 的 50%，代表时序测试的时钟参考点

表 6-3 HS400 设备输入时序

参数	符号	最小	最大	单位	备注
输入 CLK					
数据传输模式周期时间	tPERIOD	5			200MHz（最大），相对于 V_T 的上升沿之间。
转换率	SR	1.125		V/ns	相对于 V_{IH}/V_{IL} 。
占空比失真	tCKDCD	0.0	0.3	ns	相对于 V_T 与理想的 50% 占空比的允许偏差。包括抖动、相位。
最小脉冲宽度	tCKMPW	2.2		ns	相对于 V_T
输入 DAT（参考 CLK）					
输入建立时间	tISUddr	0.4		ns	$C_{Device} \leq 6pF$ 相对于 V_{IH}/V_{IL} 。
输入保持时间	tIHddr	0.4		ns	$C_{Device} \leq 6pF$ 相对于 V_{IH}/V_{IL} 。
转换率	SR	1.125		V/ns	相对于 V_{IH}/V_{IL}

6.3.2 HS400 设备输出时序

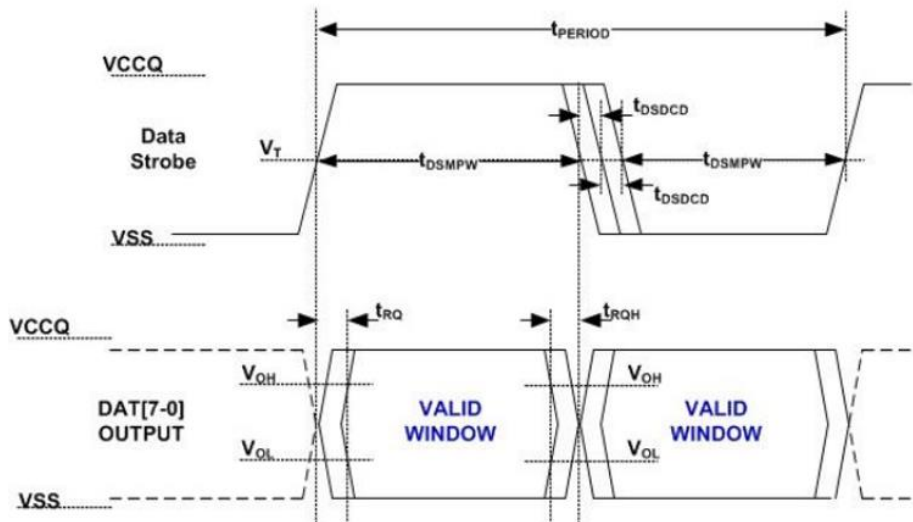


图 6-3 HS400 设备数据输出时序

注1: $V_T = V_{CCQ}$ 的50%，表示时序测试的时钟参考点

表 6-4 HS400 设备输出时序

参数	符号	最小	最大	单位	备注
Data Strobe					
数据传输模式周期时间	t_{PERIOD}	5			200MHz（最大），相对于 V_T 的上升沿之间。
转换率	SR	1.125		V/ns	相对于 V_{OH}/V_{OL} 和 HS400 参考负载
占空比失真	t_{DSDCD}	0.0	0.2	ns	输入 CLK 占空比失真 (t_{CKDCD})的允许偏差相对于 V_T ，包括抖动、相位噪声
最小脉冲宽度	t_{DSMPW}	2.0		ns	相对于 V_T
Read pre-amble	t_{RPRE}	0.4		t_{PERIOD}	最大值由制造商指定。最大为无穷大的值是有效的
Read post-amble	t_{RPST}	0.4		t_{PERIOD}	最大值由制造商指定。最大为无穷大的值是有效的
输出 DAT（参考 Data Strobe）					
输出偏差	t_{RQ}		0.4	ns	相对于 V_{OH}/V_{OL} 和 HS400 参考负载
输出保持偏差	t_{RQH}		0.4	ns	相对于 V_{OH}/V_{OL} 和 HS400 参考负载
转换率	SR	1.125		V/ns	相对于 V_{OH}/V_{OL} 和 HS400 参考负载

7 功能描述

7.1 用户容量

表 7-1 用户容量信息

容量	用户容量大小
32GB	31,268,536,320 Bytes

7.2 分区容量

表 7-2 分区容量信息

容量	Boot 分区 1	Boot 分区 1	RPMB
32GB	4096 KB	4096 KB	4,096 KB

7.3 性能

表 7-3 产品性能表

系统性能	容量	数值	单位
持续顺序读取率	32GB	290	MB/s
持续顺序写入率		220	MB/s

7.4 功耗

表 7-4 操作期间的功率

	32GB	
	读	写
ICC(mA)	115	115
ICCQ(mA)	105	105

表 7-5 自动省电模式和待机状态下的待机功耗

	32GB	
	25℃	85℃
ICC(uA)	80	320
ICCQ(uA)	150	600

7.5 供电要求

表 7-6 电源要求

参数	最小	最大	单位
电源电压 (VCC)	2.7	3.6	V
电源电压 (VCCQ)	1.7	1.95	V
	2.7	3.6	V

注1: VCCQ=3.3V 不适用于HS200和HS400模式

7.6 主要功能特性

7.6.1 主要协议特性

7.6.1.1 Partition

HWDFC32G 允许主机将本地存储从逻辑地址 0x00000000 分割成具有独立可寻址空间的分区，用于不同的用途。

默认出厂设置定义两个 8 MB boot分区为增强存储介质。

eMMC中存在四个默认区域，包括一个User Data Area 、两个用于引导的Boot Area Partitions和一个Replay Protected Area Partition。默认存储分区如下图所示：

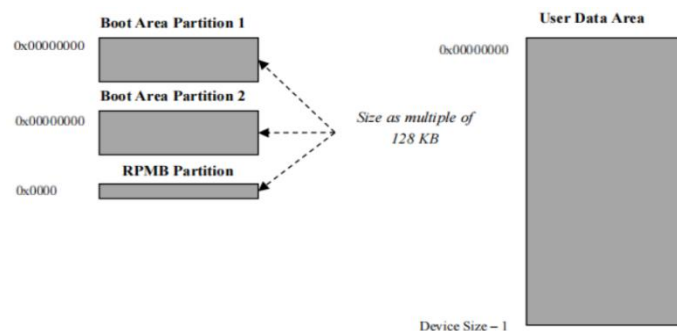


图 7-1 eMMC 默认存储分区

主机可以在用户数据区域中设置一段区域作为Enhanced storage media（通过Write Protect Group指定其起始位置）。这是一次性程序设定，设置后不能再进行更改。

对于两个Boot Area Partitions，其大小为 128KB 的倍数，eMMC可以从其中执行引导。Boot Area Partitions的大小和属性由存储厂商定义。

用户最多设置可以 4 个General Purpose Area分区，用于用户数据或敏感数据或其他数据存储。General Purpose Area分区大小必须是Write Protect Group的倍数。配置General Purpose Area分区为一次性程序设定，设置后不能再更改。对于General Purpose Area分区的大小和属性，主机只能在设备生命周期中设定一次。此外，每个General Purpose Area分区也可以配置为Enhanced或Extended属性。

最终用户分区配置可能如下图所示例：

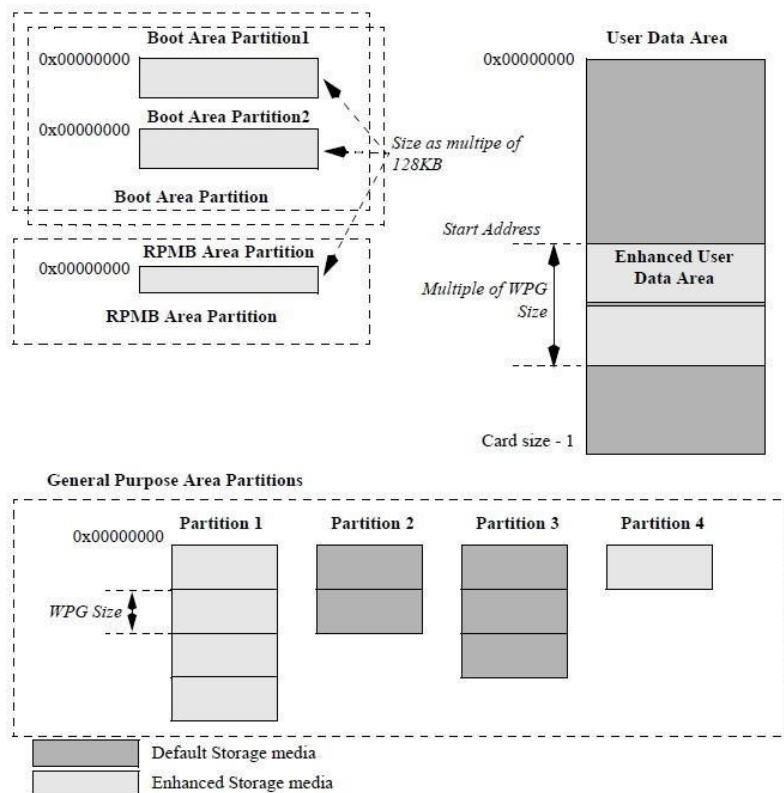


图 7-2 分区配置范例

7.6.2 Boot

HWDFC32G支持相应的Boot操作模式，详见JEDEC® JESD84-B51 6.3所定义。

7.6.2.1 Boot operation Timing

下图显示正常模式的eMMC状态和时序图。Boot操作的操作详细信息如下。

如果CMD线在上电或Reset(无论通过CMD0参数0xF0F0F0F0或在EXT_CSD寄存器[162]的bit[1:0]设定启用H/W Reset)后，且在第一个命令发布之前，保持低电平达74个时钟周期或更长周期，则eMMC设备识别到Boot模式正在初始化，并在内部准备Boot数据。

主机要读取哪个分区的Boot数据可以通过使用EXT_CSD寄存器[179]的bit[5:3]提前选择。数据大小为128KB x BOOT_SIZE_MULT(EXT_CSD byte [226])。在CMD Line拉低后1秒内，eMMC设备开始向DAT数据总线发送第一个Boot数据给主机。

主机必须保持拉低CMD线以读取所有Boot数据。主机(Master)必须使用推挽(push-pull)模式，直到Boot操作终止。主机可以选择使用向后兼容接口时序的单数据速率模式(SDR)、带高速接口时序的单数据速率或双数据速率(如果支持)。通过在EXT_CSD寄存器 byte[179]的bit 6置“1”，主机可以选择从eMMC设备获得Boot确认，这样主机就可以识别eMMC设备正在Boot模式下进行操作。如果启用Boot确认，eMMC设备必须

在CMD拉低后50ms内向主机发送确认pattern “010”。如果Boot确认被禁用，则eMMC设备不会发送确认pattern“010”。Boot模式可以藉由主机将CMD线拉高被终止。

如果CMD线在数据传输中间被主机拉高，则eMMC设备必须在NST时钟周期内（一个数据周期和结束位周期）终止数据传输或发出确认pattern。如果Boot模式由主机在连续数据块之间终止，则eMMC设备必须在NST时钟周期内释放数据总线。

当启用的Boot数据的所有内容发送到主机时，Boot操作将被终止。Boot操作执行后，eMMC 设备应准备好CMD1操作，主机需要通过发送CMD1启动正常的MMC初始化序列。从CMD信号拉高到下一个MMC命令，它至少需要8个时钟+48个时钟=56个时钟。在CMD1发布之前，如果 CMD Line在通电后保持低电平少于74个时钟周期以下，或者主机在Boot模式初始化之前发送CMD0参数为0xFFFFF0FA以外的任何正常MMC命令，则eMMC设备不得响应，在下一个电源周期或硬件重置之前应锁定在Boot模式之外，并应进入闲置状态。当BOOT_PARTITION_ENABLE bit位被设置后，主机发送CMD1（SEND_OP_COND），eMMC设备必须进入设备识别模式并响应命令。如果eMMC设备只符合v4.2或更早之前的 eMMC 版本规范，不支持Boot操作模式或BOOT_PARTITION_ENABLE bit位被清除，则eMMC设备在打开电源后自动进入空闲状态。

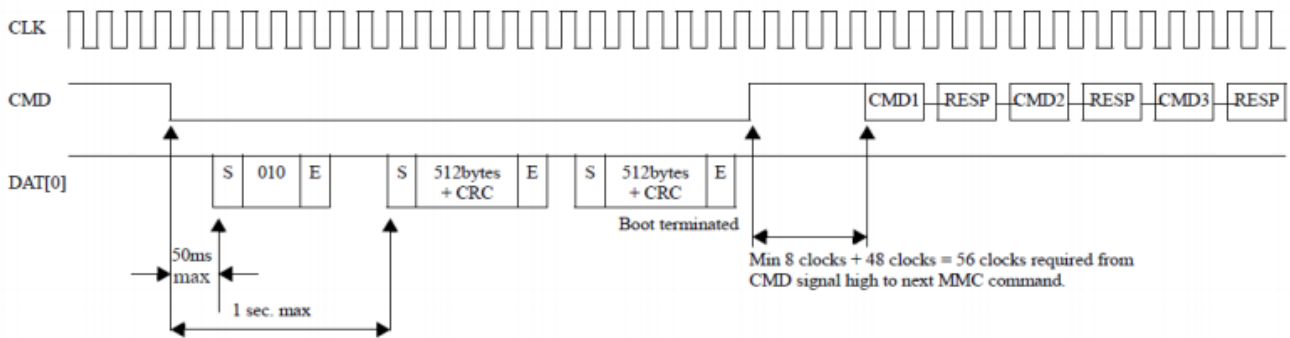


图 7-3 eMMC 状态和时序图（Boot 模式）

7.6.2.2 Alternative boot operation

此Boot功能在v4.4或较新标准的版本是强制性的。符合v4.4标准的eMMC设备将在寄存器Extended CSD[228] bit 0中显示“1”。

上电或复位操作后（参数为 0xF0F0F0F0的CMD0或H/W Reset(如果启用)），若主机在发出 CMD1 或 CMD Line变为低电平之前在74个时钟周期后发出参数为0xFFFFF0FA的CMD0，从设备识别出引导模式正在启动并开始内部准备启动数据。

主机要读取哪个分区的Boot数据可以通过使用EXT_CSD寄存器[179]的位[5:3]提前选择。数据大小为128KB xBOOT_SIZE_MULT（EXT_CSD byte [226]）。eMMC设备开始发送给主机第一个Boot数据到DAT数据总线，必须在主机发送0xFFFFF0FA参数的CMD0后1秒内。

主机必须使用推挽驱动模式，直到Boot操作终止。主机可以选择使用高速接口单数据速率时序或双数据速率时序（如果支持），单数据速率模式并具有向后兼容接口时序。

主机可以通过在EXT_CSD寄存器[179]的位6中设置”1”，来选择接收来自eMMC设备的Boot确认，这样主机可以识别eMMC设备是在Boot模式下操作。

如果启用Boot确认条件，确认pattern”010”必须在eMMC设备收到主机发送CMD0的 0xFFFFFFA 参数后，在50ms内发送给主机。如果Boot确认被禁用，确认pattern”010”将不会由 eMMC设备发送。当启用的Boot数据的所有内容都发送到主机时，Boot操作将被终止。

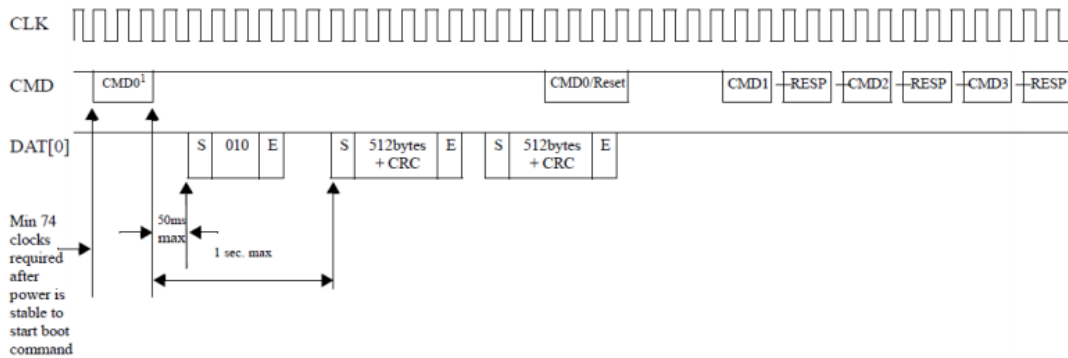


图 7-4 eMMC 状态与时序图（Alternative boot operation）

7.6.3 增强可靠性写入

在HWDFC32G Enhanced Reliable Write模式下，逻辑地址指向的原始数据将保持不变，直到被新数据成功覆盖。这可确保每个写入传送始终可靠，并且永远不会在给定地址中留下未定义的数据。使用Enhanced Reliable Write时，即使在编程过程中遇到突然断电，数据也会保持有效。

有关Enhanced Reliable Write更多内容，请参阅 JESD84-B51 6.6.8。

7.6.4 Trim

Trim功能类似于Erase功能，它将Erase操作应用于Write Block而不是Erase Group。Trim 功能允许主机识别不再需要的数据，以便设备可以在后台擦除事件期间在必要时擦除数据。根据不同的存储技术，应用了Trim功能的写块的内容应为“0”或“1”。该值在 EXT_CSD 中定义。

主机应谨慎执行 Trim 命令以避免数据意外丢失。

有关Trim更多内容，请参阅JESD84-B51标准6.6.10。

7.6.5 Sanitize 操作

除了Erase和Trim外，还有Sanitize操作可用于从设备中移除数据。Sanitize操作是将设备中未映射的用户地址空间中的数据从物理上移除。可通过向EXT_CSD[165] SANITIZE_START 写入值来启动Sanitize操作。当设备执行Sanitize操作时，会宣告busy line asserted,直到以下事件之一发生：

- Sanitize操作已完成。
- HPI 用于中止操作。
- 电源故障。

- 硬件重置。

有关Sanitize更多内容，请参阅JESD84-B51标准6.6.11。

7.6.6 睡眠模式

HWDFC32G可以用SLEEP/AWAKE (CMD5) 命令在Sleep和Standby之间切换。

在Sleep状态下，设备的功耗最小化，并且仅对RESET (CMD0) 和SLEEP/AWAKE (CMD5) 命令做出响应。任何其他命令将被完全忽略。Vcc电源甚至可以在Sleep状态下关闭，以便更进一步节省电能，但Vcc电源仅在已经进入Sleep状态之后（存储设备已停止拉低DAT0线）才允许被切断。

有关Sleep更多内容，请参阅 JESD84-B51 6.6.21。

7.6.7 Discard

Discard 功能允许主机识别不再需要的数据，以便设备可以在后台擦除事件期间在必要时擦除数据。Discard操作类似于Trim。但针对应用了discard功能的Write Block的内容是不关注的。在discard操作之后，原始数据可以部分或完全被主机访问需要取决于设备。

Discard和Trim之间的区别在于，对被discard区域的读取可能会返回部分或全部原始数据。然而，在Trim的情况下，整个区域将被取消映射或删除，并将返回“0”或“1”。

有关Discard更多内容，请参阅JESD84-B51标准6.6.12。

7.6.8 安全擦除

HWDFC32G支持Secure Erase命令。一旦触发，在完成Secure Erase之前不允许处理其他任何命令。此命令要求设备根据 EXT_CSD 中的Secure Removal Type字段配置的擦拭方式来对数据进行擦除，它以Erase Group为单元进行擦除，Secure Erase同时将确保闪存中不存在此数据的旧副本，并保证闪存内容无法再恢复。

主机应谨慎执行Secure Erase命令，以避免数据意外丢失。

有关Secure Erase更多内容，请参阅 JEDEC® JESD84-B51 6.6.13。

7.6.9 安全 Trim

HWDFC32G Secure Trim类似于Secure Erase，但擦除数据的基本单元有差异。Secure Trim是以Write Block进行擦除操作，而不是在Erase Group上执行安全擦除操作。

有关Secure Trim更多内容，请参阅 JEDEC® JESD84-B51 6.6.14。

7.6.10 擦除

eMMC 的可擦除单元为“Erase Group”；Erase Group以作为设备基本可写单位的Write Block来衡量。Erase Group的大小是由设备指定的参数，在ERASE_GROUP_DEF为0时由在 CSD 中定义，在ERASE_GROUP_DEF为1时由EXT_CSD 中定义。根据不同的存储技术，明确擦除的存储范围的内容应为“0”或“1”。该值在EXT_CSD 中定义。

Erase命令的影响应该只是将映射的主机地址范围移动到未映射的主机地址范围。

执行Erase命令时，主机应注意Erase Group包含多个写入块，每个写入块可能包含不同的信息。执行Erase时，它将应用于Erase Group内的所有写入块。在主机执行Erase命令之前，应该确认待执行Erase的各个Write Block中的信息为不再需要的数据。一般为了避免意外删除有效数据，最好使用Erase命令来擦除整个设备或分区。

有关Erase更多内容，请参阅JESD84-B51标准6.6.9。

7.6.11 写保护

为了防止意外数据遗失或覆盖写入，HWDFC32G提供两个级别的写保护：

- 通过设置CSD中的永久或临时写入保护位，对整个设备（包括Boot Area Partitions、General Purpose Area和User Data Area/Enhanced User Data Area）进行写保护。
- 对特定区段进行永久或暂时性写入保护。EXT_CSD中的ERASE_GROUP_DEF决定了区段大小。当设置为0时，区段大小以CSD中指定的WP_GRP_SIZE擦除组为单位定义。当设置为1时，区段大小以EXT_CSD中指定的HC_WP_GRP_SIZE擦除组为单位定义。

有关Write Protection更多内容，请参阅JEDEC® JESD84-B51 6.6.15。

7.6.12 HW 复位操作

设备将检测RST_n信号的上升沿来触发内部复位序列。

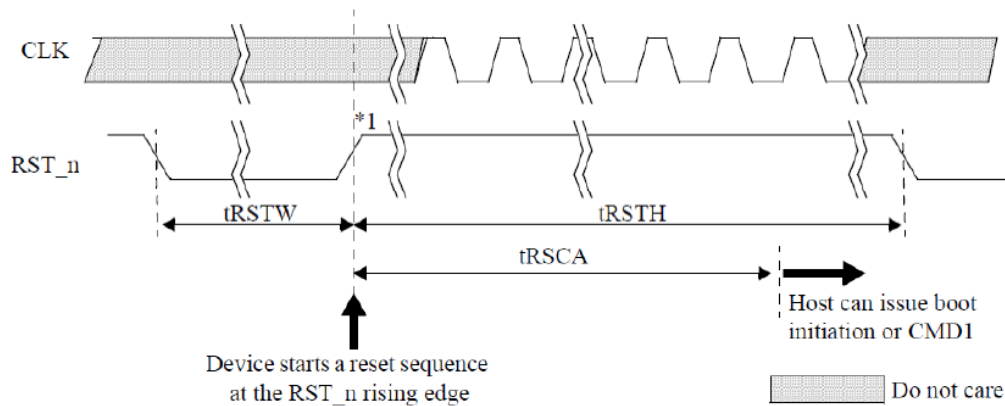


图 7-5 H/W Reset 操作时序

有关H/W Reset Operations更多内容，请参阅JEDEC® JESD84-B51 协议章节6.15.10。

7.6.13 后台操作

设备内部需要进行各种维护操作。为了减少像主机读或写这种关键操作的时延，最好是在后台执行内部操作。

内部操作分为两种类型：

Foreground Operations – 服务于主机的操作，如读或写命令；

Background Operations – 设备不服务于主机时执行的操作。

有关Background Operations更多内容，请参阅JESD84-B51协议章节6.6.25。

7.6.14 HS400

HWDFC32G eMMC支持HS400模式操作，可通过1.8V供电电压将传输速度提高至400 MB/s，频率可达200MHz。

主机初始化设备后，主机通过读取扩展 CSD 寄存器中的 DEVICE_TYPE 字段来检查设备是否支持 HS400 模式。

HS400模式操作流程如下图所示：

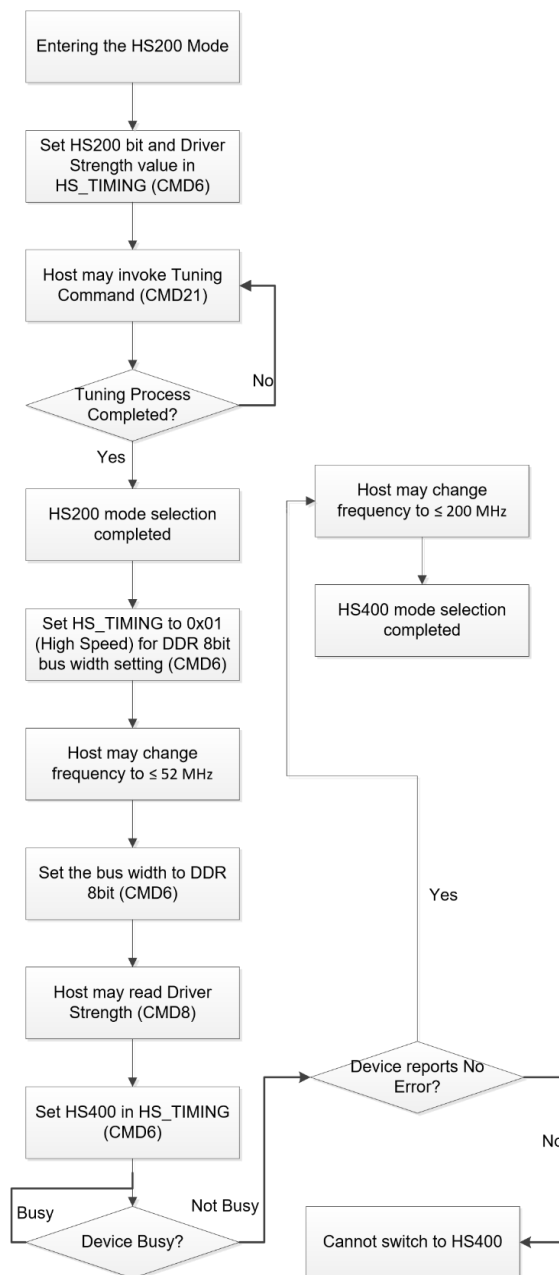


图 7-6 HS400 执行流程

有关HS400模式更多内容，请参阅JESD84-B51标准5.3.6。

7.6.15 动态设备容量

Dynamic Device Capacity是一种用以减少坏块容量在广泛的内存使用或老化的闪存，以延长设备的寿命的功能。Dynamic Device Capacity命令和状态是基于大容量写入保护群组大小，仅支持大容量设备。

有关Dynamic Device Capacity更多内容，请参阅JESD84-B51标准6.6.33。

7.6.16 关机通知

Power Off Notification从主机传输到设备，通知设备在断电前做好充分准备。

使用Power Off Notification可以让设备自行准备关机，并改善开机时的用户体验。

请注意，当启用Power Off Notification时，设备可能会被设置为睡眠模式。

长时间Power Off Notification允许设备正确关闭并保存重要数据，以便在下一次上电时快速启动。

有关Power Off Notification更多内容，请参阅 JESD84-B51标准6.6.36。

7.6.17 缓存

eMMC设备的Cache是用于减少读/写访问时间（与非易失性储存相比）的临时存储空间，是专用易失性存储器，能够提高顺序和随机访问的性能，大小为512KB。

有关Cache更多内容，请参阅JESD84B51标准6.6.31。

7.6.18 寄存器

7.6.18.1 OCR 寄存器

此 32 比特长度的操作条件寄存器储存了设备的 VDD 电压配置信息和访问模式标识。更多内容，请参考 JEDEC® JESD84-B51 标准协议 7.1 章节。

表 7-7 OCR 寄存器功能位描述

OCR 位	VCCQ 电压窗口	eMMC
[6:0]	Reserved	000 0000b
[7]	1.70 – 1.95V	1b
[14:8]	2.0 – 2.6V	000 0000b
[23:15]	2.7 – 3.6V	1 1111 1111b
[28:24]	Reserved	000 0000b
[30:29]	Access mode	00b(byte mode) 10b (sector mode)
[31]	(Card power up status bit (busy))	

7.6.18.2 CID 寄存器

此 128 比特长度的存储卡识别信息寄存器存储了在设备识别阶段使用的识别信息。更多内容，请参考 JEDEC® JESD84-B51 标准协议 7.2 章节。

名称	位宽	CID 位
保留	1	[0]
CRC7 校验	7	[7:1]
生产数据	8	[15:8]
序列号	32	[47:16]
生产版本	8	[55:48]
产品名称	48	[103:56]
制造商	8	[111:104]
封装	2	[113:112]
保留	6	[119:114]
产品 ID	8	[127:120]

7.6.18.3 CSD 寄存器

此 128 比特长度的存储卡特性数据寄存器提供了关于如何访问本产品存储内容的信息。此寄存器定义了错误纠正方法(ECC)、最大数据访问时间、数据传输速度、数据格式等信息。更多内容,请参考 JEDEC® JESD84-B51 标准协议 7.3 章节。

表 7-8 CSD 寄存器功能位描述

名称	字段	宽度	类型	CSD 段
CSD 结构	CSD_STRUCTURE	2	R	[127:126]
系统规范版本	SPEC_VERS	4	R	[125:122]
预留的	-	2	R	[121:120]
数据读取访问时间 1	TAAC	8	R	[119:112]
数据读取访问时间 2 (CLK 周期数) (NSAC*100)	NSAC	8	R	[111:104]
最大总线时钟频率	TRAN_SPEED	8	R	[103:96]
设备命令种类	CCC	12	R	[95:84]
最大读取数据块长度	READ_BL_LEN	4	R	[83:80]
允许读取部分块	READ_BL_PARTIAL	1	R	[79:79]
写入块错位	WRITE_BLK_MISALIGN	1	R	[78:78]
读取块未对齐	READ_BLK_MISALIGN	1	R	[77:77]
DSR 实现	DSR_IMP	1	R	[76:76]
预留的	-	2	R	[75:74]
设备尺寸	C_SIZE	12	R	[73:62]
最大读取电流@ VDD 最小值	VDD_R_CURR_MIN	3	R	[61:59]
最大读取电流@ VDD 最大值	VDD_R_CURR_MAX	3	R	[58:56]

名称	字段	宽度	类型	CSD 段
最大写入电流@ VDD 最小值	VDD_W_CURR_MIN	3	R	[55:53]
最大写入电流@ VDD 最大值	VDD_W_CURR_MAX	3	R	[52:50]
设备尺寸乘数	C_SIZE_MULT	3	R	[49:47]
擦除组大小	ERASE_GRP_SIZE	5	R	[46:42]
擦除组大小乘数	ERASE_GRP_MULT	5	R	[41:37]
写保护组大小	WP_GRP_SIZE	5	R	[36:32]
写保护组启用	WP_GRP_ENABLE	1	R	[31:31]
制造商默认 ECC	DEFAULT_ECC	2	R	[30:29]
写入速度因素	R2W_FACTOR	3	R	[28:26]
最大写入数据块长度	WRITE_BL_LEN	4	R	[25:22]
允许部分块写入	WRITE_BL_PARTIAL	1	R	[21:21]
预留的	-	4	R	[20:17]
内容保护应用程序	CONTENT_PROT_APP	1	R	[16:16]
文件格式组	FILE_FORMAT_GRP	1	R/W	[15:15]
复制标志(OTP)	COPY	1	R/W	[14:14]
永久写保护	PERM_WRITE_PROTECT	1	R/W	[13:13]
临时写保护	TMP_WRITE_PROTECT	1	R/W/E	[12:12]
文件格式	FILE_FORMAT	2	R/W	[11:10]
ECC 码	ECC code	2	R/W/E	[9:8]
CRC	CRC	7	R/W/E	[7:1]
未使用, 始终为“1”	-	1	----	[0:0]

R: 只读

W: 一次性可编程但不可读。

R/W: 一次性可编程且可读。

W/E: 可多次写入, 断电、硬件复位和任何 CMD0 复位后值保留, 且不可读。

R/W/E: 可多次写入, 且在电源故障、H/W 复位断言和任何 CMD0 复位后保留值并可读。

R/W/C_P: 断电和 HW/rest 断言清除值后可写 (CMD0 复位不会清除值), 可读。

R/W/E_P: 多个可写, 在电源故障、H/W 复位断言和任何 CMD0 复位后值复位并可读。

W/E/_P: 电源故障、H/W 复位断言和任何 CMD0 复位后, 多个值可写入且不可读。

7.6.18.4 Extended CSD 寄存器

此 512 字节长度的扩展存储卡特性数据寄存器定义了产品属性信息和实际工作模式。其中 320 字节长度的高有效字节是属性信息段, 用于定义产品性能和功能, 不能被主机修改。192 字节长度的低有效字节是模式段, 用于配置产品的实际工作模式。这些模式可以被主机使用 SWITCH 命令修改。

表 7-9 EXT-CSD 寄存器功能位描述

名称	字段	宽度 (字节)	类型	EXT- CSD 段	EXT- CSD 值
属性部分					
预留的	-	6	TBD	[511:506]	0x0
扩展安全命令	EXT_SECURITY_ERR	1	R	[505]	0x0
支持的命令集	S_CMD_SET	1	R	[504]	0x1
HPI 功能	HPI_FEATURES	1	R	[503]	0x1
后台操作支持	BKOPS_SUPPORT	1	R	[502]	0x1
最大打包读取命令数	MAX_PACKED_READS	1	R	[501]	0x3f
最大打包写入命令数	MAX_PACKED_WRITES	1	R	[500]	0x3f
数据标签支持	DATA_TAG_SUPPORT	1	R	[499]	0x1
标签单元大小	TAG_UNIT_SIZE	1	R	[498]	0x5
标签资源大小	TAG_RES_SIZE	1	R	[497]	0x1
上下文管理功能	CONTEXT_CAPABILITIES	1	R	[496]	0x5
大型单位尺寸	LARGE_UNIT_SIZE_M1	1	R	[495]	0x1
扩展分区属性	EXT_SUPPORT	1	R	[494]	0x3
支持的模式	SUPPORTED_MODES	1	R	[493]	0x1
FFU 特点	FFU_FEATURES	1	R	[492]	0x1
操作代码超时	OPERATION_CODE_TIMEOUT	1	R	[491]	0xd
FFU 参数	FFU_ARG	4	R	[490:487]	0x0
屏障支撑	BARRIER_SUPPORT	1	R	[486]	0x1
预留的	-	177	TBD	[485:309]	0x0
CMD 队列支持	CMDO_SUPPORT	1	R	[308]	0x1
CMD 队列深度	CMDO_DEPTH	1	R	[307]	0x1F
预留的	-	1	TBD	[306]	0x0
正确编程的 FW 扇区数量	NUMBER_OF_FW_SECTORS_CORRECTLY_PROGRAMMED	4	R	[305:302]	0x0
供应商专有健康报告	VENDOR_PROPRIETARY_HEALTH_REPORT	32	R	[301:270]	0x0
器件寿命估算类型 B	DEVICE_LIFE_TIME_EST_TYP_B	1	R	[269]	0x1
器件寿命估算类型 A	DEVICE_LIFE_TIME_EST_TYP_A	1	R	[268]	0x1
EOL 前信息	PRE_EOL_INFO	1	R	[267]	0x1
最佳读取大小	OPTIMAL_READ_SIZE	1	R	[266]	0x40
最佳写入大小	OPTIMAL_WRITE_SIZE	1	R	[265]	0x40
最佳剪切单元尺	OPTIMAL_TRIM_UNIT_SIZE	1	R	[264]	0x7

名称	字段	宽度 (字节)	类型	EXT- CSD 段	EXT- CSD 值
寸					
设备版本	DEVICE_VERSION	2	R	[263:262]	0x0
固件版本	FIRMWARE_VERSION	8	R	[261:254]	TBD
200MHz 功率等级, DDR, VCC= 3.6V	PWR_CL_DDR_200_360	1	R	[253]	0x0
缓存大小	CACHE_SIZE	4	R	[252:249]	0x300
通用 CMD6 超时	GENERIC_CMD6_TIME	1	R	[248]	0x14
关机通知 (长)	POWER_OFF_LONG_TIME	1	R	[247]	0x64
后台操作状态	BKOPS_STATUS	1	R	[246]	0x0
正确编程的扇区数量	CORRECTLY_PRG_SECTORS_NUM	4	R	[245:242]	0x0
第一次初始化时间	INI_TIMEOUT_AP	1	R	[241]	0xA
缓存刷新策略	CACHE_FLUSH_POLICY	1	R	[240]	0x1
52MHz、DDR 的功率 VCC = 3.6V	PWR_CL_DDR_52_360	1	R	[239]	0x0
52MHz、DDR 的功率, VCC = 1.95V	PWR_CL_DDR_52_195	1	R	[238]	0x0
200MH 的功率, VCCQ =1.95V, VCC = 3.6V	PWR_CL_200_195	1	R	[237]	0x0
200MH 的功率, VCCQ =1.3V, VCC = 3.6V	PWR_CL_200_130	1	R	[236]	0x0
DDR 模式下 52MHz 8 位最低写入性能	MIN_PERF_DDR_W_8_52	1	R	[235]	0x0
DDR 模式下 52MHz 8 位最低读取性能	MIN_PERF_DDR_R_8_52	1	R	[234]	0x0
预留的	Reserved	1	TBD	[233]	0x0
TRIM 乘数	TRIM_MULT	1	R	[232]	0x2
安全功能支持	SEC_FEATURE_SUPPORT	1	R	[231]	0x55
安全擦除乘数	SEC_ERASE_MULT	1	R	[230]	0x1B
安全 TRIM 乘法器	SEC_TRIM_MULT	1	R	[229]	0x11
Boot 信息	BOOT_INFO	1	R	[228]	0x7
预留的	Reserved	1	TBD	[227]	0x0

名称	字段	宽度 (字节)	类型	EXT- CSD 段	EXT- CSD 值
Boot 分区尺寸	BOOT_SIZE_MULT	1	R	[226]	0x20
访问大小	ACC_SIZE	1	R	[225]	0x6
大容量擦除单元 大小	HC_ERASE_GRP_SIZE	1	R	[224]	0x1
大容量擦除超时	ERASE_TIMEOUT_MULT	1	R	[223]	0x1
可靠写入扇区数	REL_WR_SEC_C	1	R	[222]	0x1
大容量写保护组	HC_WP_GRP_SIZE	1	R	[221]	0x10
睡眠电流[VCC]	S_C_VCC	1	R	[220]	0xD
睡眠电流[VCCQ]	S_C_VCCQ	1	R	[219]	0xD
产品状态感知	PRODUCTION_STATE_AWARENESS_T IMEOUT	1	R	[218]	0x6
睡眠/唤醒超时	S_A_TIMEOUT	1	R	[217]	0x17
睡眠通知超时	SLEEP_NOTIFICATION_TIME	1	R	[216]	0xA
扇区数	SEC_COUNT	4	R	[215:212]	0x3A3E0 00
安全写保护信息	SECURE_WP_INFO	1	R	[211]	0x0
52MHz 下 8 位 的最低写入性能	MIN_PERF_W_8_52	1	R	[210]	0x0
52MHz 下 8 位 的最低读取性能	MIN_PERF_R_8_52	1	R	[209]	0x0
26MHz 下 8 位最 低写入性能， 52MHz 下 4 位最 低写入性能	MIN_PERF_W_8_26_4_52	1	R	[208]	0x0
26MHz 下 8 位最 低读取性能， 52MHz 下 4 位最 低读取性能	MIN_PERF_R_8_26_4_52	1	R	[207]	0x0
26MHz 下 4 位 的最低写入性能	MIN_PERF_W_4_26	1	R	[206]	0x0
26MHz 下 4 位 的最低读取性能	MIN_PERF_R_4_26	1	R	[205]	0x0
预留的	-	1	TBD	[204]	0x0
26MHz 3.6V 1 R 功率等级	PWR_CL_26_360	1	R	[203]	0x0
52MHz 3.6 V 1 R 功率等级	PWR_CL_52_360	1	R	[202]	0x0
26MHz 1.95 V 1R 功率等级	PWR_CL_26_195	1	R	[201]	0x0
52MHz 1.95 V 1R 功率等级	PWR_CL_52_195	1	R	[200]	0x0

名称	字段	宽度 (字节)	类型	EXT- CSD 段	EXT- CSD 值
分区切换时序	PARTITION_SWITCH_TIME	1	R	[199]	0x6
中断外忙碌时序	OUT_OF_INTERRUPT_TIME	1	R	[198]	0Xa
I/O 驱动器强度	DRIVER_STRENGTH	1	R	[197]	0x1
设备类型	DEVICE_TYPE	1	R	[196]	0x57
预留的	-	1	TBD	[195]	0x0
CSD 结构	CSD_STRUCTURE	1	R	[194]	0x2
预留的	-	1	TBD	[193]	0x0
扩展 CSD 修订版	EXT_CSD_REV	1	R	[192]	0x8
模式部分					
命令集	CMD_SET	1	R/W/E_P	[191]	0x0
预留的	-	1	TBD	[190]	0x0
命令集修订	CMD_SET_REV	1	R	[189]	0x0
预留的	-	1	TBD	[188]	0x0
功率等级	POWER_CLASS	1	R/W/E_P	[187]	0x0
预留的	-	1	TBD	[186]	0x0
高速接口时序	HS_TIMING	1	R/W/E_P	[185]	0x0
strobe 支持	Strobe Support	1	R	[184]	0x1
总线宽度模式	BUS_WIDTH	1	W/E_P	[183]	0x0
预留的	-	1	TBD	[182]	0x0
已擦除的内存范围	ERASED_MEM_CONT	1	R	[181]	0x0
预留的	-	1	TBD	[180]	0x0
分区配置	PARTITION_CONFIG	1	R/W/E &R/W/E_P	[179]	0x0
Boot 配置保护	BOOT_CONFIG_PROT	1	R/W &R/W/C_P	[178]	0x0
Boot 总线条件	BOOT_BUS_CONDITIONS	1	R/W/E	[177]	0x0
预留的	-	1	TBD	[176]	0x0
高密度擦除组	ERASE_GROUP_DEF	1	R/W/E_P	[175]	0x0
Boot 写保护状态寄存器	BOOT_WP_STATUS	1	R	[174]	0x0
Boot 区域写保护寄存器	BOOT_WP	1	R/W &R/W/C_P	[173]	0x0
预留的	-	1	TBD	[172]	0x0
	USER_WP	1	R/W,	[171]	0x0

名称	字段	宽度 (字节)	类型	EXT- CSD 段	EXT- CSD 值
用户区写保护寄存器			R/W/C_P &R/W/E_P		
预留的	-	1	TBD	[170]	0x0
FW 配置	FW_CONFIG	1	R/W	[169]	0x0
RPMB 大小	RPMB_SIZE_MULT	1	R	[168]	0x20
写入可靠性设置寄存器	WR_REL_SET	1	R/W	[167]	0x1F
写入可靠性参数	WR_REL_PARAM	1	R	[166]	0x14
开始 sanitize 操作	SANITIZE_START	1	W/E_P	[165]	0x0
手动启动后台操作	BKOPS_START	1	W/E_P	[164]	0x0
启用后台操作握手	BKOPS_EN	1	R/W &R/W/E	[163]	0x0
硬件复位功能	RST_n_FUNCTION	1	R/W	[162]	0x0
HPI 管理	HPI_MGMT	1	R/W/E_P	[161]	0x0
分区支持	PARTITIONING_SUPPORT	1	R	[160]	0x7
最大增强区域尺寸	MAX_ENH_SIZE_MULT	3	R	[159:157]	0xE90
分区属性	PARTITIONS_ATTRIBUTE	1	R/W	[156]	0x0
分区设置	PARTITION_SETTING_COMPLETED	1	R/W	[155]	0x0
通用分区大小	GP_SIZE_MULT	12	R/W	[154:143]	0x0
增强用户数据区域大小	ENH_SIZE_MULT	3	R/W	[142:140]	0x0
增强用户数据启动	ENH_START_ADDR	4	R/W	[139:136]	0x0
预留的	-	1	TBD	[135]	0x0
坏块管理模式	SEC_BAD_BLK_MGMNT	1	R/W	[134]	0x0
产品状态感知	PRODUCTION_STATE_AWARENESS	1	R/W/E	[133]	0x0
封装外壳温度受到控制	TCASE_SUPPORT	1	W/E_P	[132]	0x0
定期唤醒	PERIODIC_WAKEUP	1	R/W/E	[131]	0x0
在 DDR 模式下支持编程 CID/CSD	PROGRAM_CID_CSD_DDR_SUPPORT	1	R	[130]	0x0
预留的	-	2	TBD	[129:128]	0x0
供应商特定字段	VENDOR_SPECIFIC_FIELD	64	<vendor specific>	[127:64]	Vendor Specific
原生扇区大小	NATIVE_SECTOR_SIZE	1	R	[63]	0x0
扇区大小模拟	USE_NATIVE_SECTOR	1	R/W	[62]	0x0

名称	字段	宽度 (字节)	类型	EXT- CSD 段	EXT- CSD 值
扇区大小	DATA_SECTOR_SIZE	1	R	[61]	0x0
禁用扇区大小模拟后的第一次初始化	INI_TIMEOUT_EMU	1	R	[60]	0x0
6 类命令控制	CLASS_6_CTRL	1	R/W/E_P	[59]	0x0
待释放的寻址组数量	DYNCAP_NEEDED	1	R	[58]	0x0
异常事件控制	EXCEPTION_EVENTS_CTRL	2	R/W/E_P	[57:56]	0x0
异常事件状态	EXCEPTION_EVENTS_STATUS	2	R	[55:54]	0x0
扩展分区属性	EXT_PARTITIONS_ATTRIBUTE	2	R/W	[53:52]	0x0
上下文配置	CONTEXT_CONF	15	R/W/E_P	[51:37]	0x0
打包命令状态	PACKED_COMMAND_STATUS	1	R	[36]	0x0
打包命令失败索引	PACKED_FAILURE_INDEX	1	R	[35]	0x0
关机通知	POWER_OFF_NOTIFICATION	1	R/W/E_P	[34]	0x0
控制开启/关闭缓存	CACHE_CTRL	1	R/W/E_P	[33]	0x0
刷新缓存	FLUSH_CACHE	1	W/E_P	[32]	0x0
控制开启/关闭屏障	BARRIER_CTRL	1	R/W	[31]	0x0
模式配置	MODE_CONFIG	1	R/W/E_P	[30]	0x0
模式操作代码	MODE_OPERATION_CODES	1	W/E_P	[29]	0x0
预留的	-	2	TBD	[28:27]	0x0
FFU 状态	FFU_STATUS	1	R	[26]	0x0
预加载数据大小	PRE_LOADING_DATA_SIZE	4	R/W/E_P	[25:22]	0x0
最大预加载数据大小	MAX_PRE_LOADING_DATA_SIZE	4	R	[21:18]	0x3A3E000
产品状态感知能力	PRODUCT_STATE_AWARENESS_ENABLEMENT	1	R/W/E & R	[17]	0x3
安全移除类型	SECURE_REMOVAL_TYPE	1	R/W & R	[16]	0x1
命令队列模式启用	CMDQ_MODE_EN	1	R/W/E_P	[15]	0x0
预留的	-	15	TBD	[14:0]	0x0

7.7 eMMC 总线

7.7.1 电源

在eMMC中，VCC用于Nand Flash供电；VCCQ用于控制器和MMC接口供电。如图所示，VCC或VCCQ用于存储器接口电压。内核稳压器是可选的，仅当内部内核逻辑电压由VCCQ 稳压时才需要。必须将Creg电容器连接到VDDi端子以稳定系统上的稳压器输出。

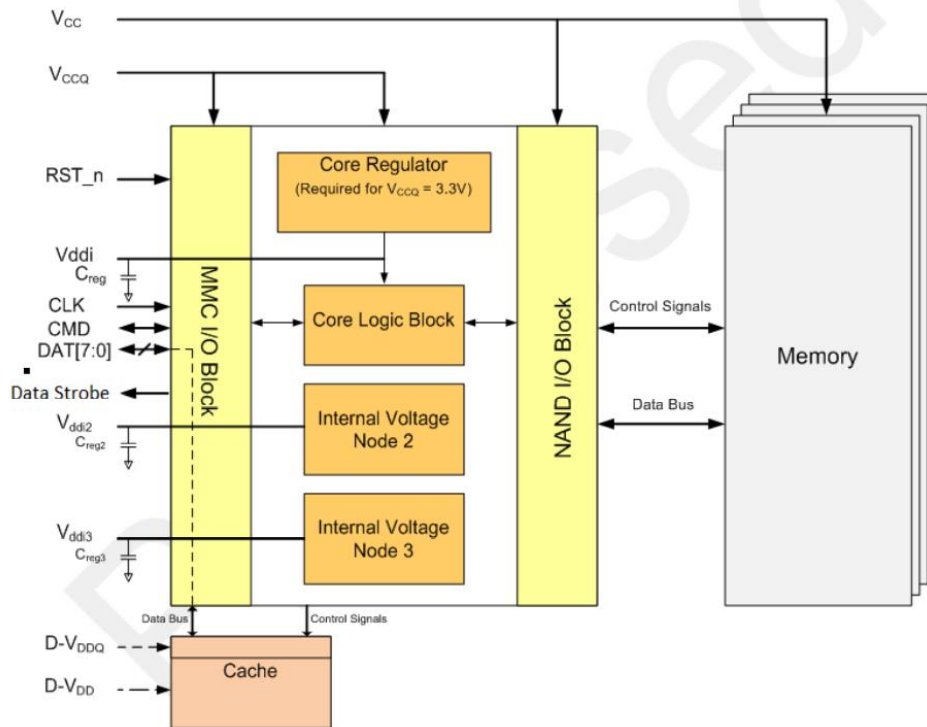


图 7-7 内部电源框图

7.7.2 电源电压

如果超过电源电压，可能会对eMMC设备造成永久性损坏。这些只是压力等级，功能操作应受到下表中详述条件的限制。暴露在绝对最大额定值条件下也可能影响器件的可靠性。

表 7-10 电源电压

参数	符号	最小	最大	单位
供应电压（NAND）	VCC	2.7	3.6	V
		1.7	1.95	V
供应电压（I/O）	VCCQ	2.7	3.6	V
		1.7	1.95	V
供应电压（缓存）	D-VDD	1.7	1.95	V
供应电压（缓存 I/O）	D-VDDQ	1.7	1.95	V

7.7.3 总线时序

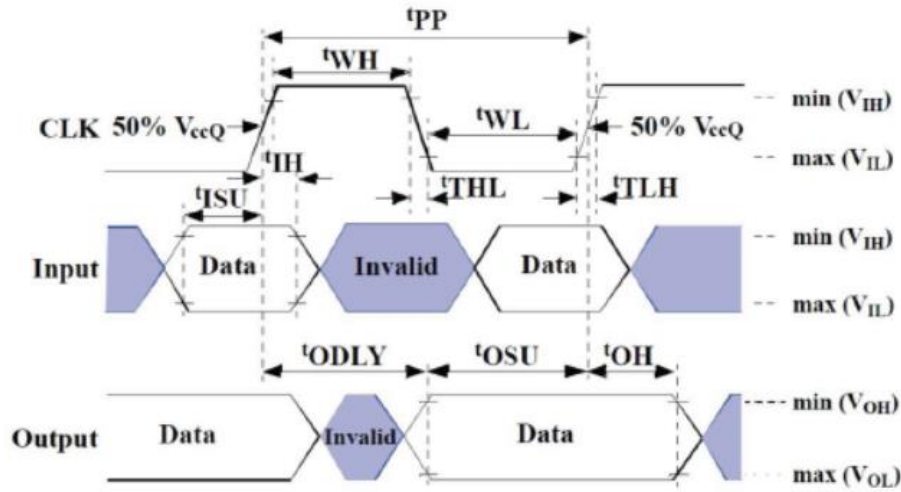


图 7-8 时序图：数据输入/输出

7.7.3.1 设备接口时序

表 7-11 设备接口时序

参数	符号	最小	最大	单位	备注
高速设备接口时序					
时钟 CLK ⁽¹⁾					
时钟频率数据传输模式 ⁽²⁾	fPP	0	52 ⁽³⁾	MHZ	CL ≤ 30 pF Tolerance: +100KHz
时钟频率识别模式	fOD	0	400	KHZ	Tolerance: +20KHz
时钟高电平时间	tWH	6.5		ns	CL ≤ 30 pF
时钟低电平时间	tWL	6.5		ns	CL ≤ 30 pF
时钟上升时间 ⁽⁴⁾	tTLH		3	ns	CL ≤ 30 pF
时钟下降时间	tTHL		3	ns	CL ≤ 30 pF
输入 CMD、DAT（参考时钟）					
输入建立时间	tISU	3		ns	CL ≤ 30 pF
输入保持时间	tIH	3		ns	CL ≤ 30 pF
输出 CMD、DAT（参考时钟）					
数据传输期间的输出延迟时间	tODLY		13.7	ns	CL ≤ 30 pF
输出保持时间	tOH	2.5		ns	CL ≤ 30 pF
信号上升时间 ⁽⁵⁾	tRISE		3	ns	CL ≤ 30 pF
信号下降时间	tFALL		3	ns	CL ≤ 30 pF
向后兼容的设备接口时序					
时钟 CLK					

参数	符号	最小	最大	单位	备注
时钟频率数据传输模式 ⁽⁷⁾	fPP	0	26	MHZ	CL ≤ 30 pF Tolerance: +100KHz
时钟频率识别模式	fOD	0	400	KHZ	
时钟高电平时间	tWH	10		ns	CL ≤ 30 pF
时钟低电平时间	tWL	10		ns	CL ≤ 30 pF
时钟上升时间	tTLH		10	ns	CL ≤ 30 pF
时钟下降时间	tTHL		10	ns	CL ≤ 30 pF
输入 CMD、DAT（参考时钟）					
输入建立时间	tISU	3		ns	CL ≤ 30 pF
输入保持时间	tIH	3		ns	CL ≤ 30 pF
输出 CMD、DAT（参考时钟）					
输出建立时间 ⁽⁸⁾	tOSU	11.7		ns	CL ≤ 30 pF
输出保持时间 ⁽⁸⁾	tOH	8.3		ns	CL ≤ 30 pF

注1：CLK时序是在VCCQ的50%时测量的。

注2：eMMC应支持 0 Mhz - 26 Mhz或0 MHz - 52 MHz的全频率范围。

注3：设备可以在26 MHz时钟频率下作为高速设备接口时序运行。

注4：CLK上升和下降时间由min (VIH)和max (VIL)测量。

注5：输入CMD、DAT上升和下降时间由min (VIH)和max (VIL) 测量，输出CMD、DAT上升和下降时间由min (VOH)和max(VOL)测量。

注6：Device必须始终以向后兼容的接口时序启动。主机发送带有高速接口选择参数的 SWITCH命令（CMD6）可以将时序模式切换到高速接口时序。

注7：为了兼容支持v4.2标准或更早版本的设备，主机在切换到高速接口时序之前不应使用 > 26 MHz。

注8：tOSU和tOH定义为时钟上升沿的值。但是，可能存在使用时钟下降沿以向后兼容模式输出数据的设备。因此，建议主机要么在系统中不超过tCK-tOH(min)的范围内尽可能长的设置tWL值，要么使用较慢的时钟频率，这样对于这些设备来说主机就可以有数据设置余量。在这种情况下，每个使用时钟下降沿的器件可能会在其自己的规格书中作为注释或其应用说明显示设备的tWL和tOSU之间或tCK和tOSU之间的相关性。

7.7.4 双倍数据速率 DAT 信号的总线时序

当设备配置为双数据模式操作时，这些时序才适用于DAT[7:0]信号。在这种双数据模式下，DAT信号在CLK的上升沿和下降沿同步运行。CMD信号仍然与CLK的上升沿同步运行，因此符合10.6中规定的总线时序，因此对于CMD信号时序来说没有变化。

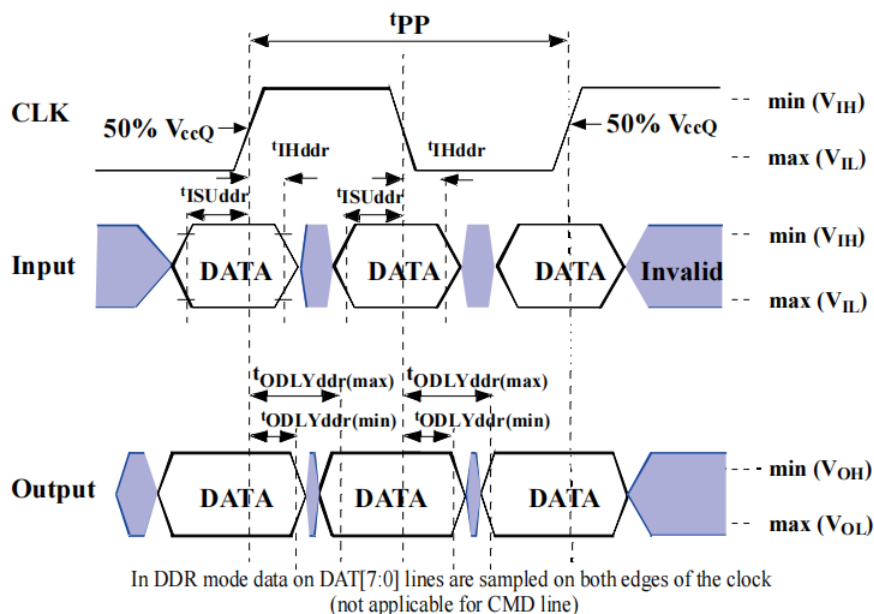


图 7-9 时序图：双数据速率模式下数据输入/输出

7.7.4.1 双倍数据速率接口时序

表 7-12 双数据速率接口时序

参数	符号	最小	最大	单位	备注
输入 CLK⁽¹⁾					
时钟占空比		45	55	%	包括抖动，相位噪声
时钟上升时间	t_{TLH}		3	ns	$CL \leq 30$ pF
时钟下降时间	t_{THL}		3	ns	$CL \leq 30$ pF
输入 CMD（参考 CLK-SDR 模式时钟）					
输入建立时间	t_{ISUddr}	3		ns	$CL \leq 20$ pF
输入保持时间	t_{IHddr}	3		ns	$CL \leq 20$ pF
输出 CMD（参考 CLK-SDR 模式时钟）					
数据传输期间的输出延迟时间	t_{ODLY}		13.7	ns	$CL \leq 20$ pF
输出保持时间	t_{OH}	2.5		ns	$CL \leq 20$ pF
信号上升时间 (DAT0~7) ⁽²⁾	t_{RISE}		3	ns	$CL \leq 20$ pF
信号下降时间 (DAT0~7)	t_{FALL}		3	ns	$CL \leq 20$ pF
输入 DAT（参考 CLK-DDR 模式时钟）					
输入建立时间	t_{ISUddr}	2.5		ns	$CL \leq 20$ pF
输入保持时间	t_{IHddr}	2.5		ns	$CL \leq 20$ pF
输出 DAT（参考 CLK-DDR 模式时钟）					
数据传输期间的输出延迟时间	$t_{ODLYddr}$	1.5	7	ns	$CL \leq 20$ pF
信号上升时间 (DAT0~7) ⁽²⁾	t_{RISE}		2	ns	$CL \leq 20$ pF
信号下降时间 (DAT0~7)	t_{FALL}		2	ns	$CL \leq 20$ pF

注1: CLK 时序是在 VCCQ 的 50% 时测量的。

注2: 输入 DAT 上升和下降时间由 min (VIH) 和 max (VIL) 测量, 输出 DAT 上升和下降时间由 min (VOH) 和 max (VOL) 测量。

8 应用建议

8.1 总线信号负载

表 8-1 总线电容电阻设计

参数	符号	最小值	典型值	最大值	单位	备注
CLK 串接电容	R1		22		Ω	串接匹配电阻, 吸收高频反射信号
CMD 的上拉电阻	R2	4.7	15	100	K Ω	防止总线悬空
DAT0-7 的上拉电阻	R5、R6、 R7、R8、 R9、R10、 R11、R12	10	40	100	K Ω	防止总线悬空
VCCQ 退耦电容	C1	1		100	μ F	退耦电容, 建议邻近器件锡球摆放
VCCQ 滤波电容	C2	10			μ F	滤波电容, 需要与 VCCQ 的上升时间配合, 不能过大
VCC 退耦电容	C3	1			μ F	退耦电容, 建议邻近器件锡球摆放
VCC 滤波电容	C4	10			μ F	滤波电容, 需要与 VCC 的上升时间配合, 不能过大
VDDi 稳压电容	C5	0.1			μ F	速率模式为 HS200, HighSpeed, 向后兼容模式时建议的最小值
VDDi 稳压电容	C6	1			μ F	速率模式为 HS400 时建议的最小值
RST_n 上拉电阻	R3	10		100	K Ω	取决 Host 端 Reset 管脚的驱动能力。如果是开漏模式输出, 则需要加该上拉电阻

Data Strobe 的下拉电阻	R4	10	20	100	K Ω	DS 线未使用时，保持零电平
----------------------	----	----	----	-----	------------	----------------

9 使用注意事项

器件必须采取防静电措施进行操作。

该器件操作注意事项如下：

- a) 器件应在防静电的工作台上操作；
- b) 试验设备和器具应接地；
- c) 不能触摸器件引线；
- d) 器件应存放在导电材料制成的容器中；
- e) MOS 区域内避免使用能引起静电的塑料、橡胶或丝织物；
- f) 若可行，相对湿度保持在 50%以上。

10 订货信息

表 1 产品订货信息

序号	产品型号	封装形式	封装材料	质量保证等级	引脚材料	重量（g）	详细规范
1	HWDFC32GPBGA153E	PBGA153	塑料	军温级	锡银铜合金	0.35g	Q/HWD 50831-2025

注1:

a) 军温级器件满足Q/HWD40020A-2024 《微电路军温级产品通用规范》的筛选要求，其工作环境温度范围应为-55℃~+125℃。

注2: 产品订货信息为我司已有产品或确定研制的器件，可根据用户需求研制其他封装形式的器件。