

高效峰值电流控制模式3A同步降压变换器

主要特色

- 输入电压范围：4V至36V
- 3A持续输出电流
- 电流模式控制
- 最小导通时间：90ns
- 96%最大占空比
- 80mΩ/50mΩ低导通阻抗功率MOSFETs
- 固定410kHz开关频率
- 外部200k至2.1MHz时钟同步
- 精密使能引脚
- 电源正常状态标志
- 内部软启动
- 逐周期过流保护和打嗝模式短路保护
- 热关断保护
- QFN-8(3mmx3mm)封装

应用范围

- 消费电子
- 无人机电源
- 工业控制电源系统

简要描述

BT1433 是一款简单易用的同步降压 DC/DC 变换器，该变换器可在 4V 至 36V 的输入范围内驱动高达 3A 的负载电流，具有良好的负载调整率和线性调整率。该变换器的同步工作模式可实现更高的效率。该变换器采用电流模式控制，具有快速瞬态响应、环路简单、稳定性好等优点。

BT1433 具有完整的内置保护功能，包括逐周期过流保护和打嗝模式短路保护以及热关断保护。在应用中，使用少量的标准外部器件就可以实现需求，并且采用小封装 QFN-8(3mmx3mm)，节省了布局空间。

典型应用

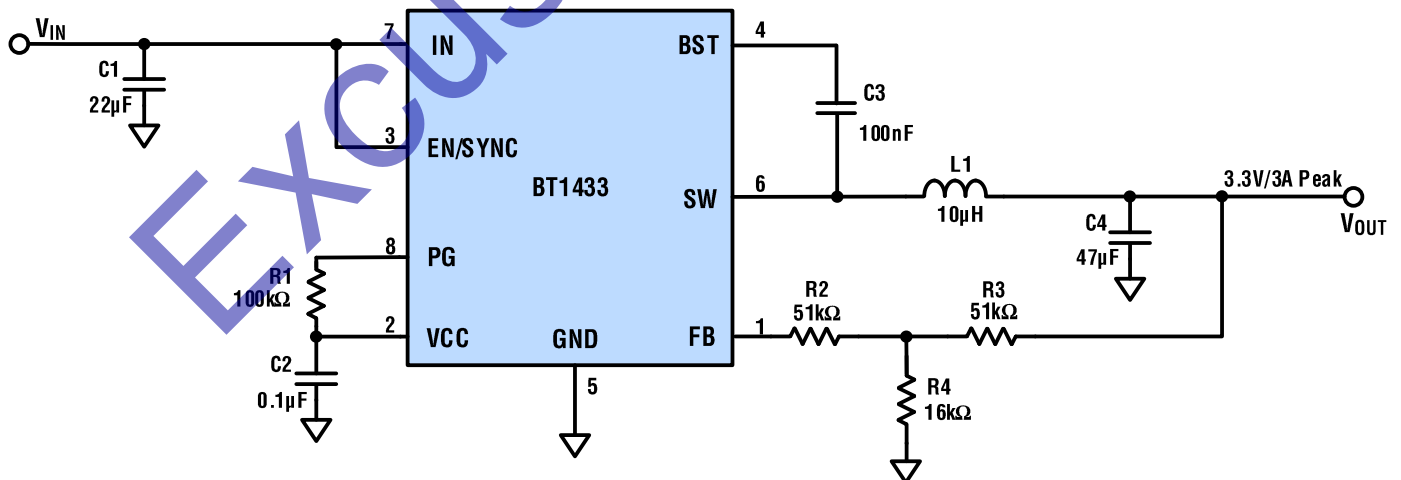


图 1 典型应用

额定极限

IN to GND	-0.3V to 40V
SW to GND	-0.3V to $V_{IN}+0.3V$
EN to GND	-0.3V to $V_{IN}+0.3V$
BST to SW	-0.3V to 5.5V
FB to GND	-0.3V to 5.5V
VCC to GND	-0.3V to 5.5V

PG to GND	-0.3V to 5.5V
HBM	$\pm 2000V$
CDM	$\pm 1000V$
工作结温 T_J	-40°C to 150°C
QFN-8(3mmX3mm)热阻 θ_{JA}	55°C/W

推荐工作范围

IN to GND	4V to 36V
EN to GND	0V to V_{IN}
FB to GND	0V to 3.6V
PG to GND	0V to 5.5V

输出电压	0.8V to $0.9 \times V_{IN}$
输出电流	0A to 3A
工作结温 T_J	-40°C to 125°C

注:

- 1、应力超出上述额定极限可能会导致器件永久性损坏。在任何额定极限条件下长期工作会影响器件的可靠性和使用寿命。
- 2、任何环境温度下的最大允许连续功耗计算公式为 $P_D(MAX)=(T_J(MAX)-T_A)/\theta_{JA}$ 。超过最大允许连续功耗将导致芯片温度过高，变换器将进入热关断保护状态。内部热关断保护电路保护芯片免受永久性损坏。 T_J 为工作结温， T_A 为环境温度， θ_{JA} 为工作结温与环境温度之间的热阻。

引脚配置

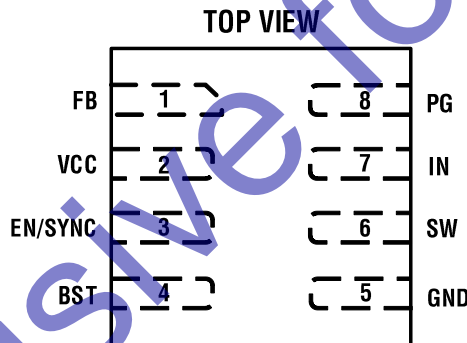


图2 BT1433 QFN-8 封装的引脚配置

引脚功能

FB: 反馈引脚。连接外部分压电阻，用来设置输出电压。

VCC: 5V 基准电压输出引脚。需外接 0.1 μ F-0.22 μ F 的去耦电容，同时也为大部分内部电路供电。

EN/SYNC: 使能和时钟同步引脚。该引脚模块控制芯片是否工作，同时检测输入信号是否为时钟信号。当引脚 EN/SYNC 为高电平时，芯片正常启动。当引脚 EN/SYNC 为低电平时，芯片关机。当引脚 EN/SYNC 输入 200kHz 至 2.1MHz 的时钟信号时，芯片正常启动，同时对内部时钟频率进行调节，使其与外部时钟频率同步。

BST: 浮动电压源引脚。通过一个 0.1 μ F 的电容连接到 SW，产生能够高于供电电压的浮动电压，用来驱动高侧端功率 MOSFET 的栅极。

GND: 芯片接地引脚。

SW: 开关信号输出引脚。

IN: 电源输入引脚。输入范围为 4V-36V，需外接一个去耦电容，为整个芯片提供稳定的电源。

PG: 输出电压状态指示信号引脚。PG=“1” (输出超过额定电压的 90%)，输出电压良好；PG=“0”，输出电压异常。该引脚为开漏输出，因此需在外部接上拉电阻。

参数指标

如无特殊说明， $T_A=25^{\circ}\text{C}$ ， $V_{IN}=12\text{V}$ 。

参数	条件	最小值	典型值	最大值	单位
关机电流 I_{SHDN}	$V_{EN}=0\text{V}$			8	μA
静态电流 I_Q	$V_{EN}=2\text{V}$, $V_{FB}=1\text{V}$		0.4	0.6	mA
上功率管导通阻抗 R_{ON_HS}	$V_{BST-SW}=5\text{V}$		80	100	$\text{m}\Omega$
下功率管导通阻抗 R_{ON_LS}	$V_{CC}=5\text{V}$		50	70	$\text{m}\Omega$
开关漏电流 I_{LKG_SW}	$V_{EN}=0\text{V}$, $V_{SW}=12\text{V}$			1	μA
最大电流限制 I_{LIMIT}	小于 40% 占空比	3.5	4.5	5.5	A
振荡器频率 f_{SW}	$V_{FB}=750\text{mV}$	320	410	500	kHz
折返频率 f_{FB}	$V_{FB}<400\text{mV}$	70	100	130	kHz
最大占空比 D_{MAX}	$V_{FB}=750\text{mV}$, $f_{SW}=410\text{kHz}$	92	96		%
最小导通时间 $t_{ON_MIN}^{(1)}$			90		ns
外部时钟频率同步范围 f_{SYNC}		0.2		2.1	MHz
反馈引脚电压 V_{FB}		784	792	800	mV
反馈引脚电流 I_{FB}				100	nA
EN 上升阈值电压 V_{EN_RISING}		1.15	1.4	1.65	V
EN 下降阈值电压 $V_{EN_FALLING}$		1.05	1.25	1.45	V
EN 阈值迟滞量 V_{EN_HYS}			150		mV
EN 输入电流 I_{EN}	$V_{EN}=2\text{V}$		4	7	μA
	$V_{EN}=0\text{V}$		0	0.2	μA
UVLO 上升阈值电压 I_{NUV_RISING}		3.3	3.5	3.7	V
UVLO 下降阈值电压 $I_{NUV_FALLING}$		3.1	3.3	3.5	V
UVLO 阈值迟滞量 I_{NUV_HYS}			200		mV
VCC 电压 V_{CC}	$I_{CC}=0\text{mA}$	4.7	5	5.3	V
VCC 负载变化率	$I_{CC}=5\text{mA}$		1	3	%
软启动时间 T_{SS}	V_{OUT} 从 10% 上升到 90%	1.15	2.2	3.25	ms
过温保护 $T_{SD}^{(1)}$		150	170		$^{\circ}\text{C}$
过温保护迟滞量 $T_{SD_HYS}^{(1)}$			30		$^{\circ}\text{C}$
PG 上升阈值电压 PG_{VTH_RISING}	占 V_{FB} 电压的百分比	86	90	94	%
PG 下降阈值电压 $PG_{VTH_FALLING}$	占 V_{FB} 电压的百分比	80	84	88	%

BT1433

参数	工作条件	最小值	典型值	最大值	单位
PG 阈值迟滞量 PG_{VTH_HYS}	占 V_{FB} 电压的百分比		6		%
PG 上升阈值延迟 PG_{TD_RISING}		55	105	175	μs
PG 下降阈值延迟 $PG_{TD_FALLING}$		35	60	100	μs
PG 下拉电流能力 V_{PG}	灌入 4mA		0.1	0.3	V
PG 漏电流 I_{LKG_PG}				1	μA

(1) 设计保证，工程批测试。

Exclusive for ickey

性能图标

如无特殊说明, $T_A=25^{\circ}\text{C}$, $V_{IN}=12\text{V}$, $V_{OUT}=3.3\text{V}$, $L=10\mu\text{H}$ 。

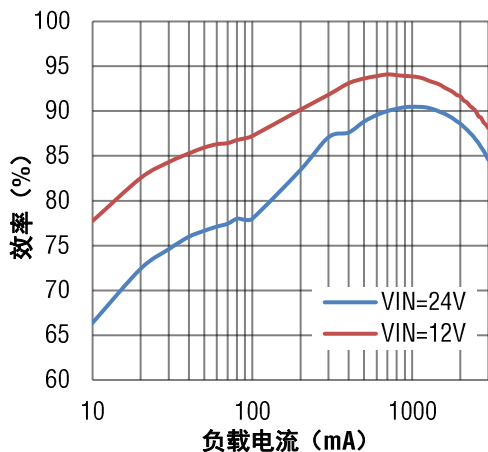


图3 $V_{OUT}=3.3\text{V}$ 的效率曲线

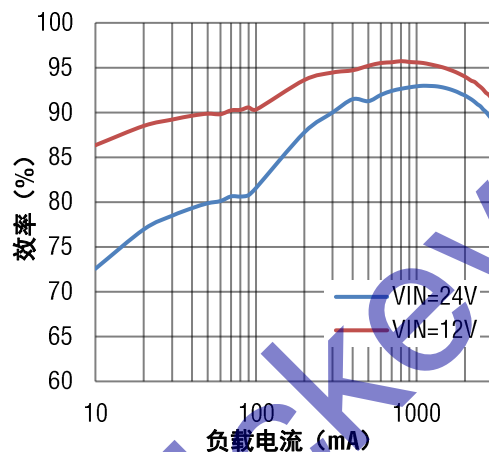


图4 $V_{OUT}=5\text{V}$ 的效率曲线

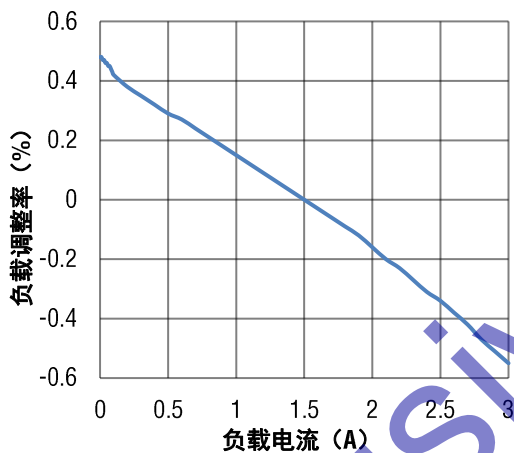


图5 负载调整率

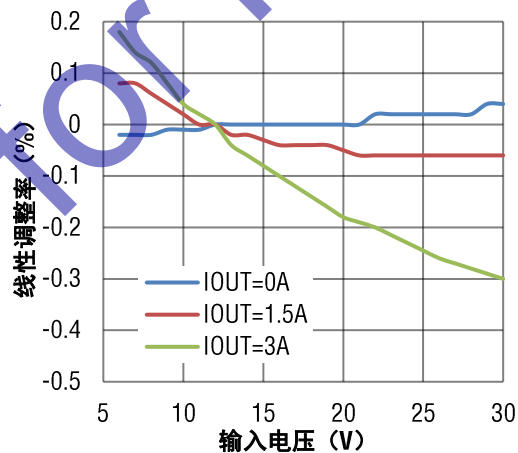


图6 线性调整率

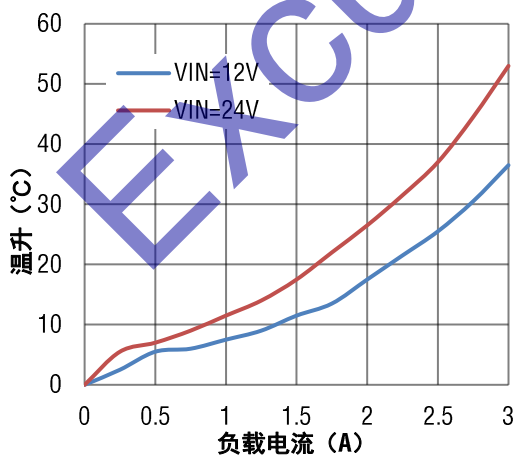


图7 温升曲线

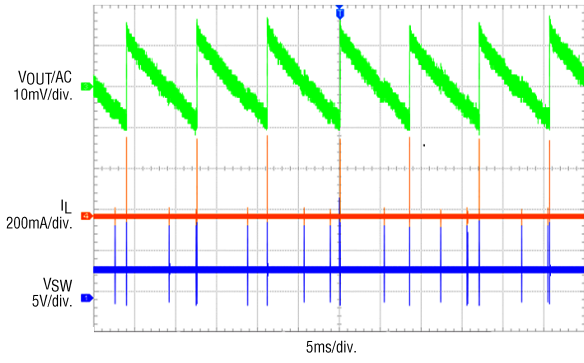


图 8 稳态($I_{OUT}=0A$)

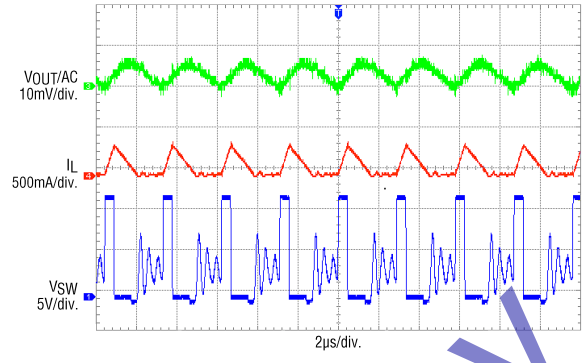


图 9 稳态($I_{OUT}=0.1A$)

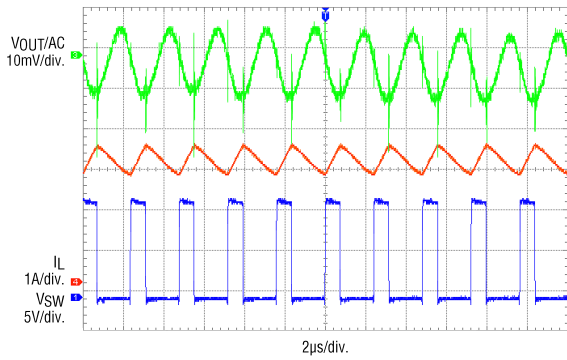


图 10 稳态($I_{OUT}=3A$)

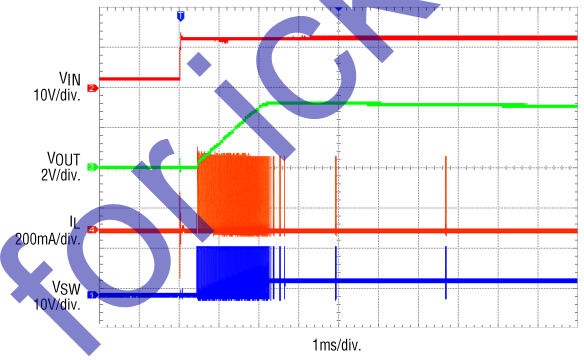


图 11 V_{IN} 启动($I_{OUT}=0A$)

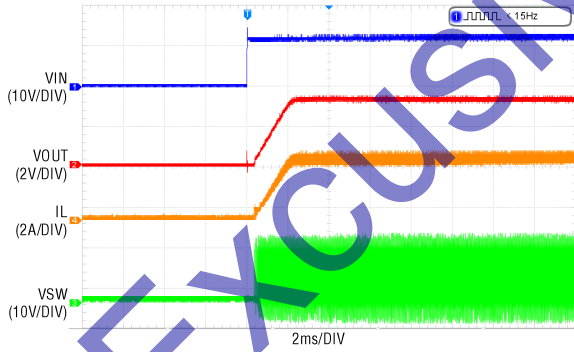


图 12 V_{IN} 启动($I_{OUT}=3A$)

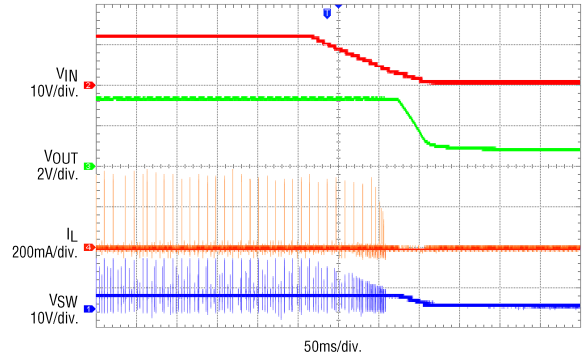


图 13 V_{IN} 关机($I_{OUT}=0A$)

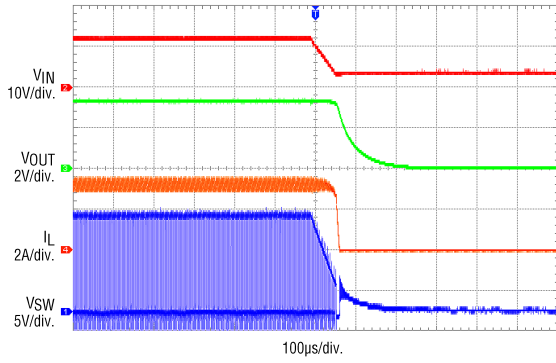


图 14 V_{IN} 关机 ($I_{OUT}=3A$)

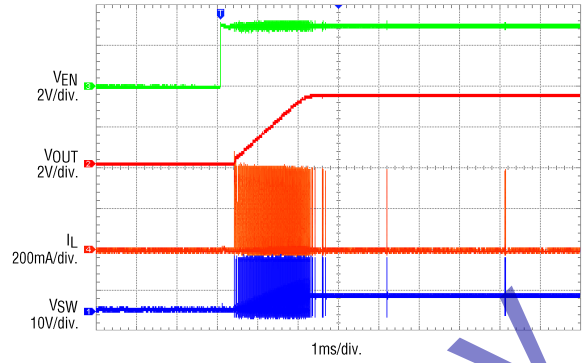


图 15 EN 启动 ($I_{OUT}=0A$)

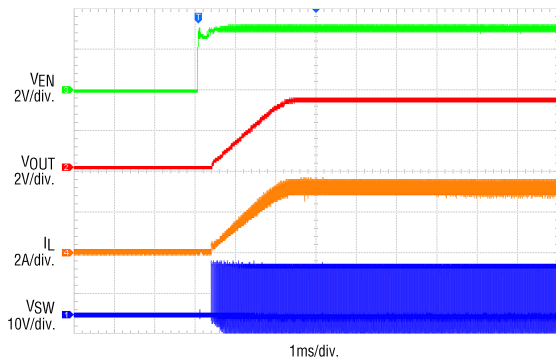


图 16 EN 启动 ($I_{OUT}=3A$)

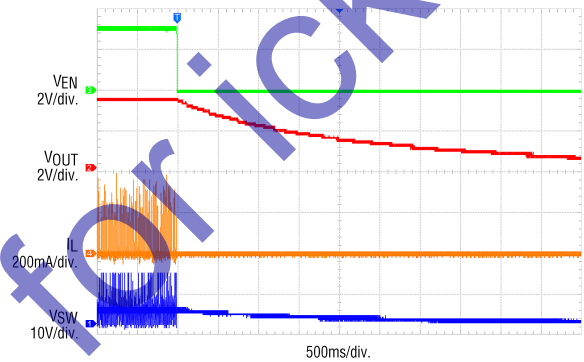


图 17 EN 关机 ($I_{OUT}=0A$)

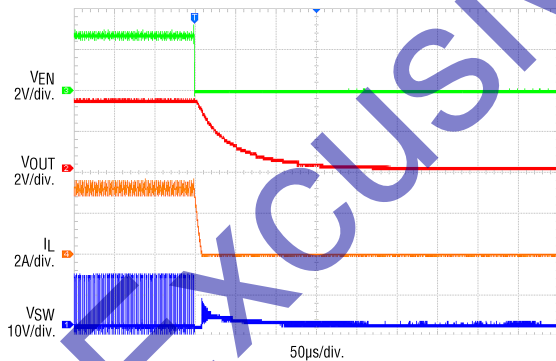


图 18 EN 关机 ($I_{OUT}=3A$)

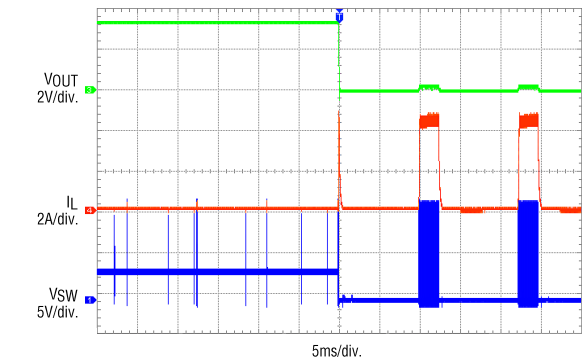


图 19 短路保护触发 ($I_{OUT}=0A$ to Short Circuit)

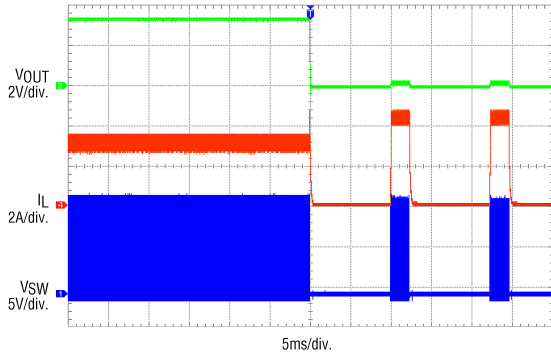


图 20 短路保护触发($I_{OUT}=3A$ to Short Circuit)

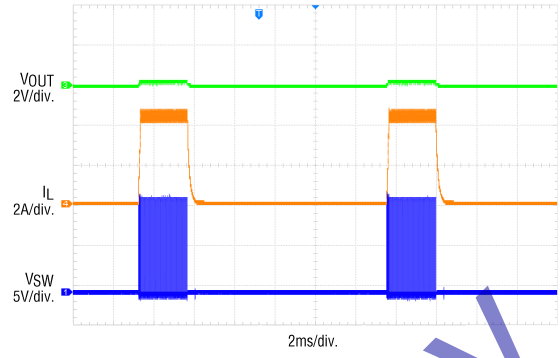


图 21 短路保护稳态

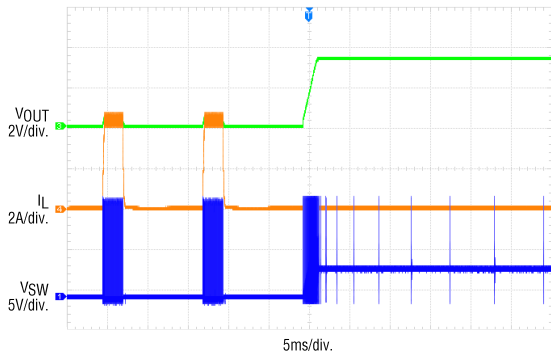


图 22 短路保护恢复(Short Circuit to $I_{OUT}=0A$)

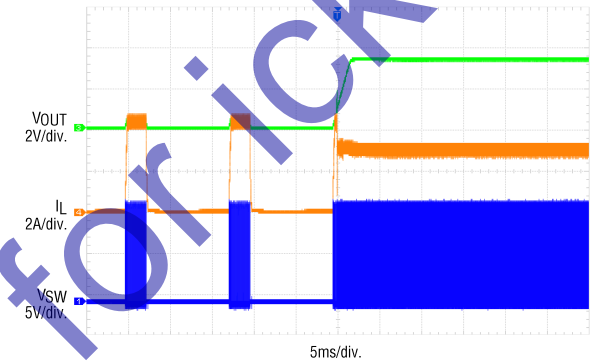


图 23 短路保护恢复(Short Circuit to $I_{OUT}=3A$)

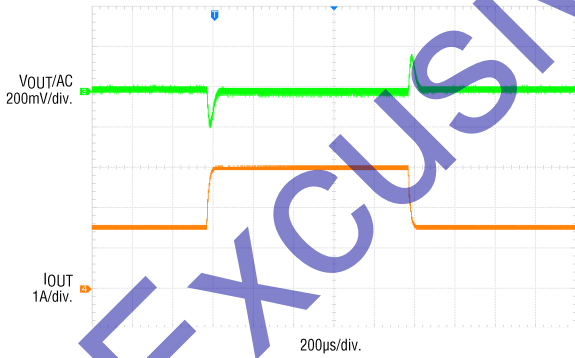


图 24 负载跳变($I_{OUT}=1.5A \leftrightarrow 3A, 1.6A/\mu s$)

内部框图

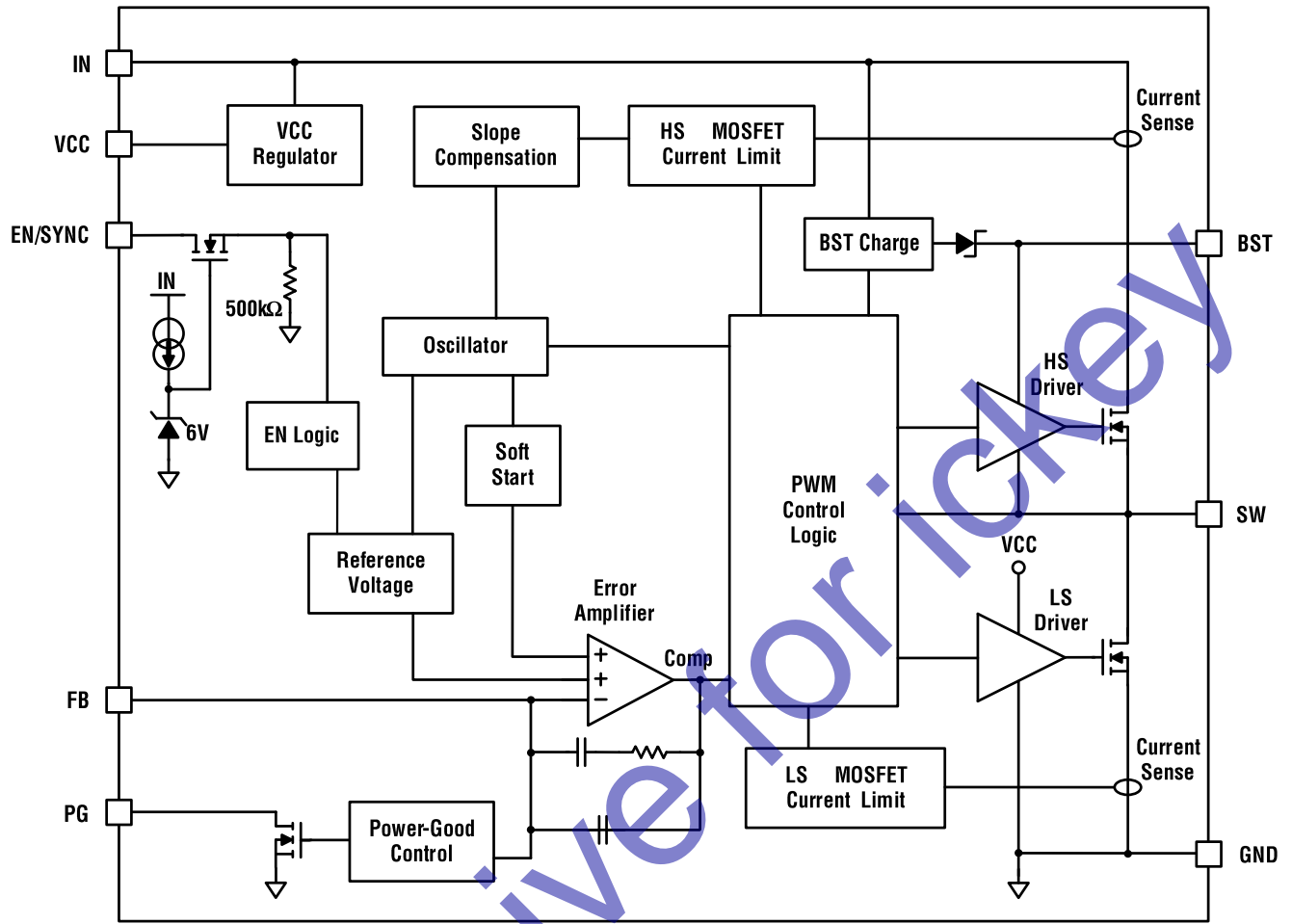


图 25 内部框图

工作原理

BT1433 是一款简单易用的 DC/DC 同步降压变换器，可实现高达 3A 的电流输出。即使在宽输入范围，依然具有良好的负载调整率和线性调整率，芯片的同步工作模式可实现更高的效率。芯片采用电流模式控制，具有快速瞬态响应、环路简单、稳定性好等优点。

当 BT1433 固定频率工作时，以峰值电流控制模式调节输出电压。内部时钟启动 PWM 周期，集成的高侧端功率 MOSFET 导通并维持导通状态，直到其电流达到 COMP 设置的值。当高侧端功率 MOSFET 关闭时，它将维持关闭状态，直到下一个时钟周期开始。如果高侧端功率 MOSFET 中的电流在一个 PWM 周期的 96% 内没有达到 COMP 设置的电流值，则高侧端功率 MOSFET 将被强制关闭。

内部稳压器输出电压 VCC

BT1433 由 V_{IN} 供电产生稳定电压 VCC。当 V_{IN} 超过 5.0V 时，稳压器输出 5.0V，当 V_{IN} 低于 5.0V 时，稳压器输出低于 V_{IN} 。VCC 引脚需要外接 0.1 μ F 的陶瓷去耦电容。

误差放大器 EA

误差放大器对内部的 0.792V 参考电压(REF)和 FB 引脚电压进行比较，产生一个控制信号 COMP，控制功率 MOSFET 的导通和关断。优化的内部补偿网络最大限度地减少了外围器件数量，简化了控制回路设计。

轻载条件下的省电模式

BT1433 具有适用于轻载的省电模式。在轻载时，芯片工作在不连续模式(DCM)，此时低侧端功率 MOSFET 将在电流接近于 0A 时关断，来提高效率。

使能和时钟同步控制 EN/SYNC

EN/SYNC 是一个数字控制引脚，用于打开和关闭变换器。如果 EN/SYNC 为高电平则打开变换器，如果为低电平则关闭变换器。允许 EN/SYNC 引脚悬空来关闭变换器，同时允许将 EN/SYNC 引脚接电源 V_{IN} 来打开变换器。

在 EN/SYNC 连接外部时钟同步信号时，外部时钟同步信号的频率应在 200kHz 至 2.1MHz 范围内，并且外部时钟同步信号的脉冲宽度应大于 200ns。

欠压锁存 UVLO

BT1433 的欠压锁存模块会产生一个信号阻止基准电压模块和输出模块启动，直到电源电压高于设定的阈值电压。在电源电压低于启动电压前，基准电压 VREF 和输出端 OUTPUT 均被拉低。BT1433 通过内部比较器来监控电压 VCC。UVLO 上升阈值约为 3.5V，下降阈值约为 3.3V。

内部软启动 SS

软启动防止在变换器启动时输出电压过冲问题。当芯片启动时，内部电路产生一个软启动电压(SS)，从 0V 上升到 1.2V。当 SS 低于基准电压 VREF 时，误差放大器用 SS 作为参考。当 SS 超过基准电压 VREF 时，误差放大器采用基准电压 VREF 作为参考。在内部设置的上升时间为 2.2ms。

过流保护和打嗝模式

BT1433 在软启动结束之后，如果反馈电压低于基准电压 VREF 的 84%，BT1433 开始进入打嗝模式，然后定时重新启动。当输出短路到地时这种保护模式尤其有用。这样大大减少了平均短路电流，降低短路时产生的功耗。当 BT1433 短路被移除时，退出打嗝模式。

热关断

为了防止芯片在极高的温度下损毁，当芯片温度超过 170°C，关闭整个芯片。当温度降至阈值以下（通常是 140°C）芯片再次启动。

启动和关机

如果 V_{IN} 和 EN/SYNC 都超过相应的阈值电压，则芯片开始启动。首先参考模块启动，产生稳

定的参考电压和电流，然后内部稳压器开始启动，为其余电路提供稳定的电源。

三种条件可以关闭芯片：EN/SYNC 为低电平， V_{IN} 为欠压状态，热关断（过温保护）。

输出电压状态指示信号引脚 PG

BT1433 具有输出电压状态指示信号引脚(PG)。通过对反馈电压 VFB 的检测，指示输出电压

是否良好。通常 PG 引脚通过电阻(例如 100k Ω) 连接到 VCC 或其他电压源。开始上电后，在 SS 准备就绪之前 PG 引脚为低电平。在 VFB 达到 $90\% \times V_{REF}$ 后，PG 引脚一般在延迟 105 μ s 后被拉高。当 VFB 降至 $84\% \times V_{REF}$ 时，PG 引脚一般延迟 60 μ s 后被拉低。此外，如果触发了热关断或 EN/SYNC 引脚被拉低，PG 引脚也将被拉低。

应用信息

设置输出电压

可以通过设置连接 FB 引脚的外部分压电阻（第一页典型应用中的 R3, R4）来设置输出电压。当选择 R3 为 33k, R4 可以通过以下公式计算：

$$R4 = \frac{R3}{\frac{V_{OUT}}{0.792V} - 1}$$

当输出电压比较低时，推荐连接成如下图所示的 T 型电阻结构。

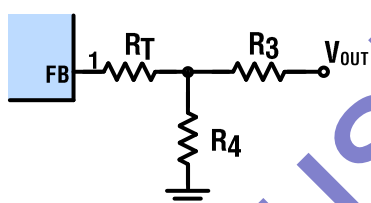


图 26 T 型电阻网络

该芯片的环路带宽通过 $R_T + R_3$ 的值来设置。一般来说 $R_T + R_3$ 的值越高，环路带宽越低。建议在初始默认频率 410kHz 时，将带宽限制在低于 40kHz，从而确保整个环路的稳定性。下表推荐了常见输出电压的 T 型电阻网络的阻值。

表 1 常见输出电压的电阻值选择

Vout(V)	R3(k Ω)	R4(k Ω)	RT(k Ω)
3.3	51(1%)	16(1%)	51(1%)
5	33(1%)	6.2(1%)	51(1%)

选择电感

对于绝大多数的应用，使用直流电流比最大输出电流大 25% 的 1 μ H 到 10 μ H 感值的电感。电感的 DCR 越小，整个应用的效率越高。电感的感值可以通过下面的公式算出，该值符合绝大多数的应用。公式中的 ΔI_L 表示芯片稳定工作时的电感电流纹波。

$$L_1 = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{V_{IN} \times \Delta I_L \times f_{SW}}$$

一般设置电感电流纹波为输出最大负载电流的 30% 左右，所以最大电感峰值电流为：

$$I_{L(MAX)} = I_{LOAD} + \frac{\Delta I_L}{2}$$

当负载电流小于 100mA 时，可以使用感值大的电感来提高效率。

设置输入电压欠压锁存

BT1433 内部设计有固定的欠压锁存电路，当电源电压上升时阈值为 3.5V，下降时阈值为 3.3V。在实际应用中，可以通过 IN 引脚接分压电阻到 EN/SYNC 引脚设置更高的欠压锁存电压。

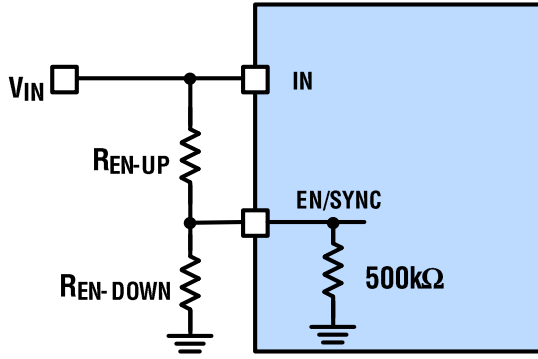


图 27 使用分压电阻实现可调节的欠压锁存

可以通过下面的两个公式计算出欠压锁存的阈值：

$$I_{NUV_RISING} = \left(1 + \frac{R_{EN_UP}}{500k/R_{EN_DOWN}}\right) \times V_{EN_RISING}$$

$$I_{NUV_FALLING} = \left(1 + \frac{R_{EN_UP}}{500k/R_{EN_DOWN}}\right) \times V_{EN_FALLING}$$

公式中的 $V_{EN_RISING} = 1.4V$ ， $V_{EN_FALLING} = 1.25V$ 。

选择输入电容

从 IN 引脚流入降压变换器的电流是不连续的，为了维持直流输入电压，需要在 IN 引脚接电容来向降压变换器提供交流电流。使用 X5R 或 X7R 规格的陶瓷贴片电容可以获得最佳效果，因为这些规格的电容 ESR 低，并且温度系数低。

对于绝大多数的应用， $22\mu F$ 的陶瓷电容足够维持直流输入电压。另外，建议使用一个较低值（例如 $1\mu F$ ）的小封装电容（0603）来吸收高频开关噪声。在 PCB 布局上，需要确保小封装电容尽可能靠近 IN 和 GND 引脚（参考 PCB 布局）。

由于输入电容 $C1$ 吸收输入开关电流，因此该电容需要有足够的纹波电流额定值。输入电容的电流有效值可以通过下面的公式估算：

$$I_{C1} = I_{LOAD} \times \sqrt{\frac{V_{OUT}}{V_{IN}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right)}$$

从上面公式可以看出当 $V_{IN} = 2V_{OUT}$ 时，情况最糟糕，此时 $I_{C1} = I_{LOAD}/2$ 。为了简化起见，可以直接选择有效额定电流大于最大负载电流值一半的输入电容。

输入电容可以是电解电容、钽电容或者陶瓷电容。当使用电解电容或钽电容时，在尽可能靠近芯片的地方放置一个高质量的陶瓷电容（例如 $1\mu F$ ）。当使用陶瓷电容时，需要确保陶瓷电容有足够的容值空间，能提供足够的电荷来防止输入电压纹波过大。由电容引起的输入电压纹波可以通过下面的公式估算：

$$\Delta V_{IN} = \frac{I_{LOAD}}{f_{SW} \times C1} \times \frac{V_{OUT}}{V_{IN}} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right)$$

选择输出电容

输出电容 $C4$ 用于维持直流输出电压。 $C4$ 可以使用陶瓷电容、钽电容或者低 ESR 电解电容。使用低 ESR 电容可以降低输出电压纹波。输出电压纹波可以通过下面的公式计算：

$$\Delta V_{OUT} = \frac{V_{OUT}}{f_{SW} \times L_1} \times \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \times \left(R_{ESR} + \frac{1}{8 \times f_{SW} \times C2}\right)$$

公式中 L_1 是电感的感值， R_{ESR} 是输出电容的等效串联电阻值。

输出电容的特性影响着整个系统的环路稳定，BT1433 可以应对宽泛的电容以及 ESR 值。

PCB 布局参考

为了系统能够稳定的运行，输入 IN 引脚电容和 VCC 引脚电容的放置非常的重要。为了获得最佳效果，请遵循以下准则：

- 1) 输入 IN 引脚的陶瓷电容需要尽可能地靠近芯片的 IN 和 GND 引脚。尤其是小封装(0603)的输入旁路电容。此外还需保持电容和芯片的连接走线尽可能地既短又粗。
- 2) VCC 引脚的电容需要尽可能地靠近芯片的 VCC 和 GND 引脚。此外还需保持电容和芯片的连接走线尽可能地既短又粗。

- 3) 使用大面积的地层金属直接连接 GND 引脚，如果底层金属也是地，需要在 GND 引脚附近多加过孔到底层金属。
- 4) SW, BST 的信号走线需要尽可能地远离敏感的模拟信号（例如 FB 信号）
- 5) T 型反馈电阻需要放置在尽可能靠近芯片 FB 引脚的位置，此外还需保持电阻和芯片的连接走线尽可能地既短又粗。

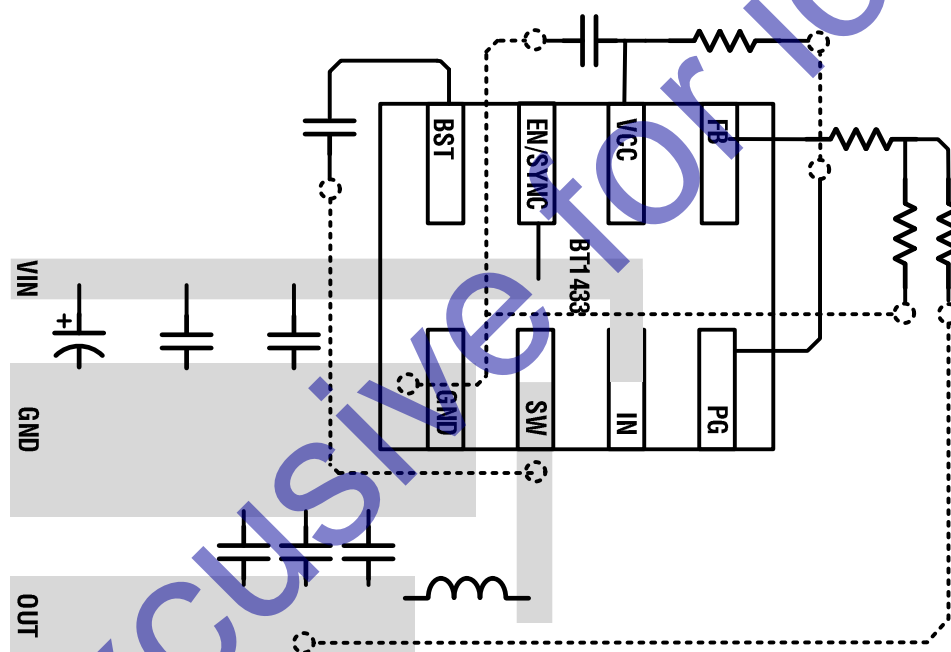


图 28 PCB 布局

应用方案

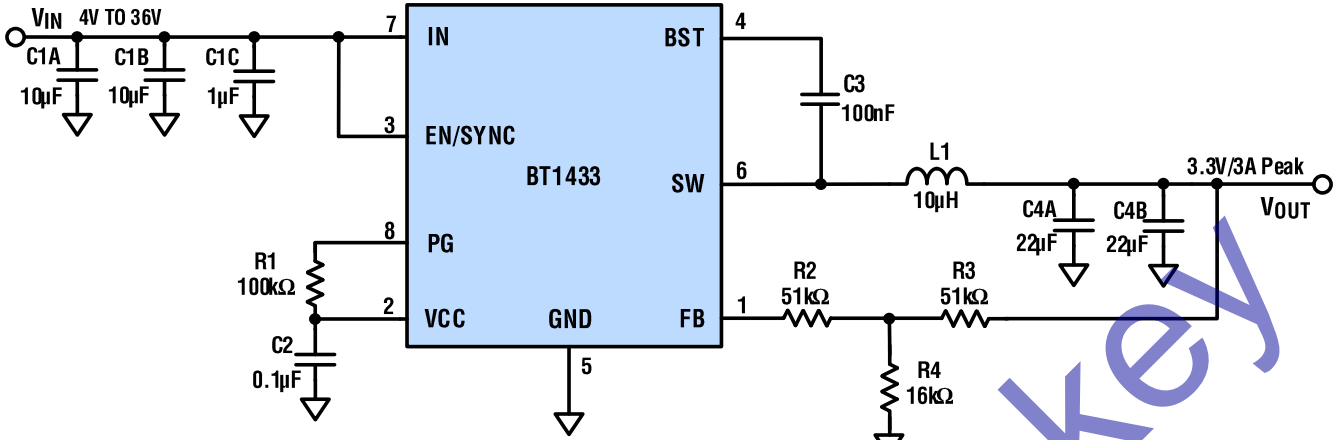


图 29 3.3V/3A 输出典型应用

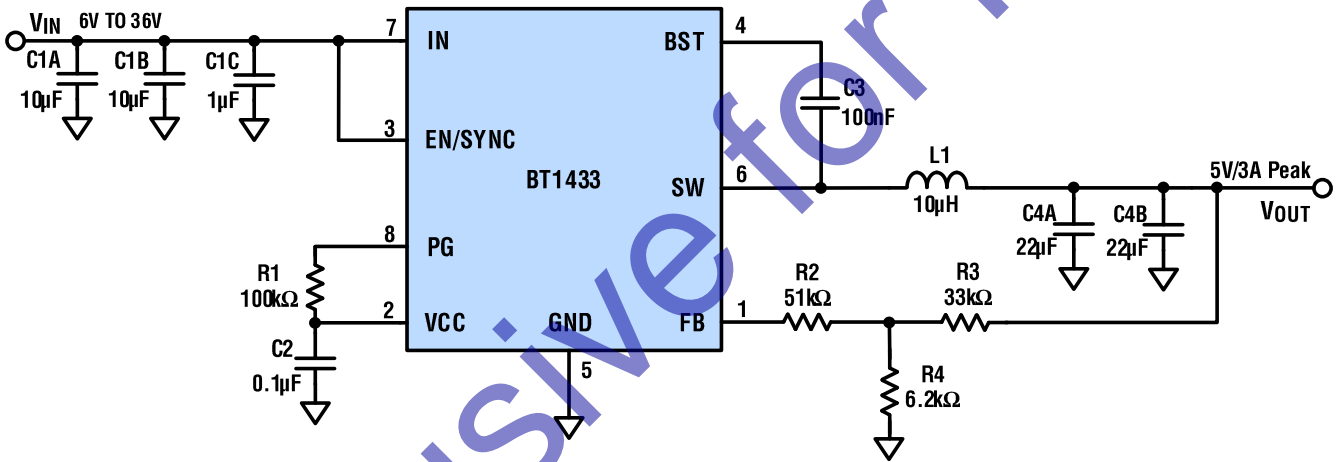


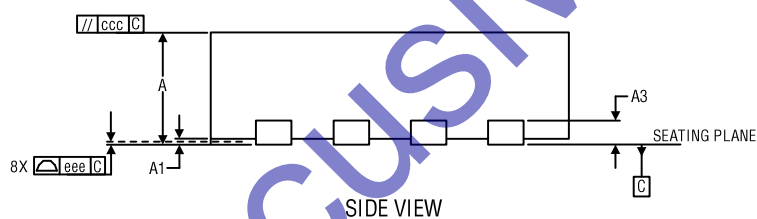
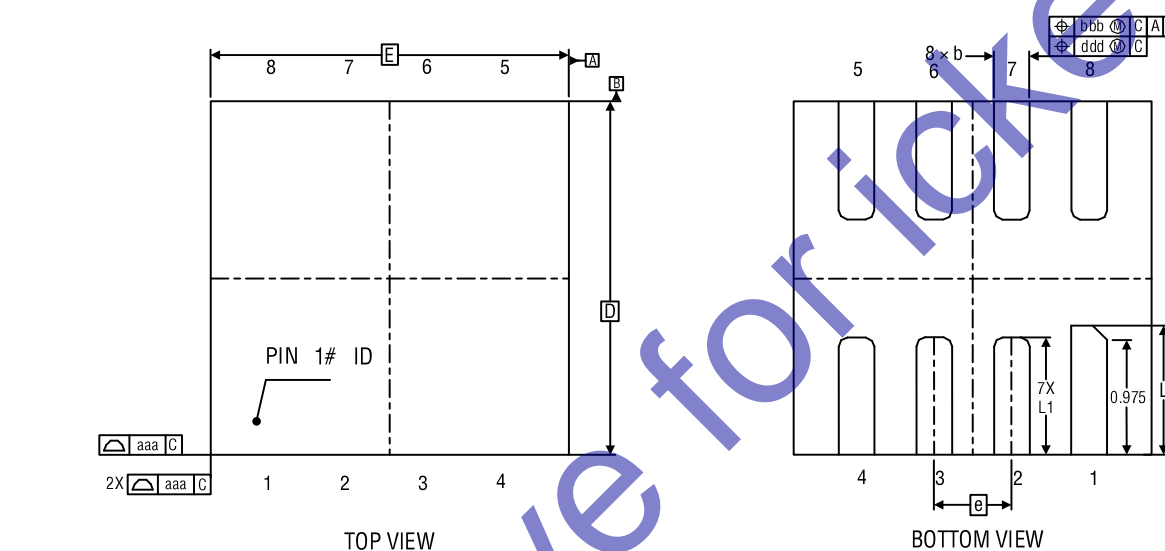
图 30 5V/3A 输出典型应用

订购信息

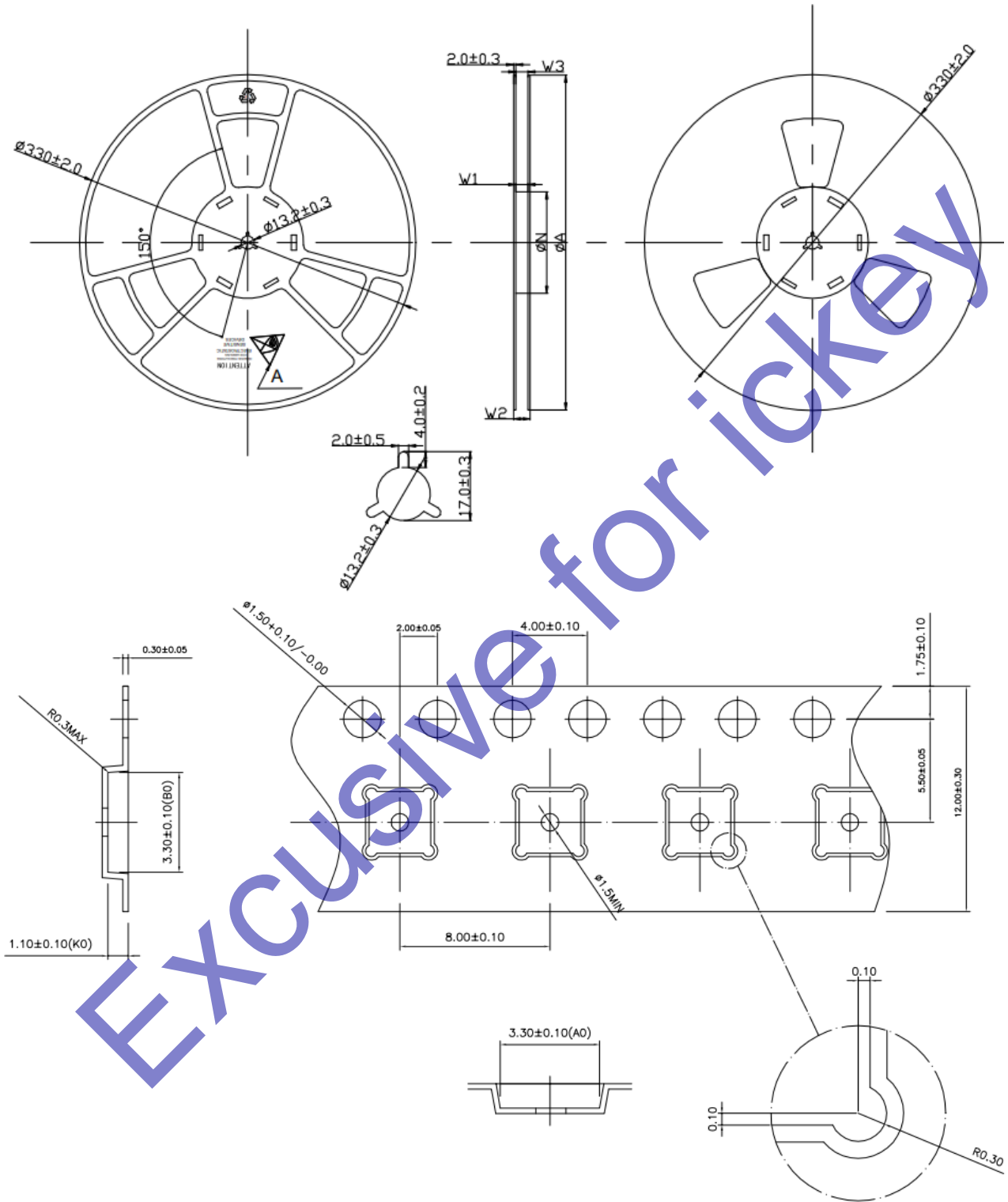
器件型号	订货型号	封装	最小包装	工作结温	器件标记
BT1433E	BT1433ED8#TRPBF	QFN-8	5000	-40°C to 85°C	BT1433
BT1433I	BT1433ID8#TRPBF	QFN-8	5000	-40°C to 125°C	BT1433
BT1433H	BT1433HD8#TRPBF	QFN-8	5000	-40°C to 150°C	BT1433

联系电话：0512-68782149 邮箱：sales@batelab.com 网址：<http://www.batelab.com>

封装信息



SYMBOL	DIM		
	MIN	NOM	MAX
A	0.70	0.75	0.80
	0.80	0.85	0.90
	0.85	0.90	0.95
A1	0	0.02	0.05
A3	—	0.20REF	—
b	0.25	0.30	0.35
D	3.00BSC		
E	3.00BSC		
e	0.65BSC		
L	1.05	1.10	1.15
L1	0.95	1.00	1.05
aaa	0.15		
bbb	0.10		
ccc	0.10		
ddd	0.05		
eee	0.08		



产品规格

Type	Width	ϕA	ϕN	$W1(+2/0)$	$W2(\text{Max})$	$W3(\text{Max})$
12mm		330 ± 2.0	100 ± 1.0	12.4	18.4	11.9/15.4

修订历史

版本	日期	描述	页码
BT1433ai	2023/6	增加性能图表	5-7
		增加 PCB 布局参考	12
BT1433aj	2023/12	完善订购信息	14
BT1433fa	2024/3	完善 PCB 布局参考	12
		优化订购和封装信息	2、14-15
		进一步细化某些参数指标	3-4
BT1433fb	2024/4	优化某些参数指标	3
BT1433fc	2024/8	增加卷带信息	16
BT1433fd	2024/12	优化了典型应用原理图	1、13
		细化额定极限参数，增加“推荐工作范围”	2
		部分参数指标进一步优化	3-4
		完善内部框图逻辑细节	8
		优化表述方式，完善工作原理、应用信息以及推荐参数等信息	1-17