

GR6184U 三相半桥栅极驱动

■ 产品简介

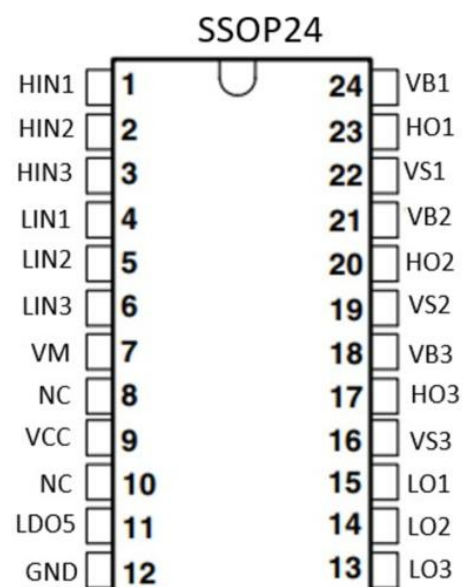
GR6184U 是一款集成了三个独立半桥栅极驱动的控制芯片，内置自举二极管，LDO_5V 和 LDO12V，适合于 12V 和 24V 的三相电机应用中高速功率 MOSFET 和 IGBT 的栅极驱动。内置欠压（UVLO）保护功能，防止功率管在过低的电压下工作，提高效率。内置防止直通功能和死区时间，防止功率管发生直通，有效保护功率器件输入脚兼容 3.3/5.0V 输入逻辑，集成防穿透死区时间为 50ns，可实现较高的 PWM 工作频率。

■ 产品特点

- 悬浮绝对电压+40V
- 内置自举二极管
- 峰值输出电流: +1A@12V
- 集成5V-LDO输出
- VM电压范围: 6.0-36.0V
- 兼容3.3/5V 输入逻辑
- 集成12V-LDO输出
- 内置4.7V欠压保护

■ 封装形式和管脚功能定义

名称	类型	管脚编号	管脚描述
HIN1	I	1	相1高侧输入脚
HIN2	I	2	相2高侧输入脚
HIN3	I	3	相3高侧输入脚
LIN1	I	4	相1低侧输入脚
LIN2	I	5	相2低侧输入脚
LIN3	I	6	相3低侧输入脚
VM	P	7	电源供电输入脚
NC	O	8/10	悬空脚
VCC	I	9	低侧供电, 12V LDO输出脚,
LDO5	O	11	MCU供电, 5V LDO输出脚
GND	P	12	地
LO3	O	13	相3低侧输出脚
LO2	O	14	相2低侧输出脚
LO1	O	15	相1低侧输出脚
VS3	P	16	相3高侧浮动地
HO3	O	17	相3高侧输出脚
VB3	P	18	相3高侧浮动电源
VS2	P	19	相2高侧浮动地
HO2	O	20	相2高侧输出脚
VB2	P	21	相2高侧浮动电源
VS1	P	22	相1高侧浮动地
HO1	O	23	相1高侧输出脚
VB1	P	24	相1高侧浮动电源





■ 极限参数

项目	符号	极限值	单位
VM 电源电压	VM	-0.3~40	V
高侧悬浮绝对电压	VB	-0.3~42	V
高侧悬浮地电压	VS	VB-22~VB+0.3	V
高侧输出电压	VHO	VS-0.3~VB+0.3	V
低侧输出电压	VLO	-0.3~VCC+0.3	V
逻辑输入电压 (HIN、LIN)	VIN	-0.3~6	V
工作温度	T _A	-40~85	°C
存储温度	T _s	-55~150	°C
焊接温度	T _w	260,10s	°C

注：极限参数是指无论在任何条件下都不能超过的极限值。如果超过此极限值，将有可能造成产品劣化等物理性损伤；同时在接近极限参数下，不能保证芯片可以正常工作。

■ 推荐工作条件

参数名称	符号	最小值	最大值	单位
高侧浮动绝对电压	VB	VS+VCC	VS+20	V
高侧浮动偏移电压	VS	-5	40	V
高侧输出电压	VHO	VS	VB	V
电源电压	VM	10	36	V
逻辑输入电压	VIN	0	6	V
工作温度	TA	-40	85	°C

■ 电学特性参数 (T_A =25 °C, VM=24V, VS=GND 除特别注明外。)

参数	测试条件	最小值	典型值	最大值	单位
工作电流					
VM 工作电流	I _{VM}	HIN, LIN 悬空	-	8	mA
VB 工作电流	I _{BS_L}	VBS=12V;HIN=0V	-	0	uA
	I _{BS_H}	VBS=12V;HIN= 5V	-	22	uA
漏电电流	I _{LK}	VB=VS=40V	-	0	uA
输入端特性					
逻辑高电位	V _{INH}	2.0	-	-	V
逻辑低电位	V _{INL}	-	-	0.8	V
HIN 下拉电阻	R _{PD}	-	300	-	kΩ
LIN 下拉电阻		-	360	-	kΩ
输入高脉宽下限 * (1)	T _H	3	-	-	us



参数	测试条件	最小值	典型值	最大值	单位	
欠压保护						
VCC UVLO 上升保护阈值	VCCUV_R	-	5.1	-	V	
VCC UVLO 下降保护阈值	VCCUV_F	-	4.7	-	V	
VCC UVLO 迟滞	VCCUV_H	-	400	-	mV	
输出驱动特性						
低侧/高侧 上管输出电压	VOHL	IO=20mA	-	95	-	mV
低侧/高侧 下管输出电压	VO LL	IO=20mA	-	65	-	mV
低侧/高侧 上管输出峰值电流	IOHL	VO=0, VIN=5V	-	1.0	-	A
低侧/高侧 下管吸收峰值电流	IO LL	VO=15V, VIN=0V	-	1.2	-	A
HIN信号正常传输到H0时可允许负VS电压	VSN	VBS=12V	-	-7.0	-	V
LDO 输出特性						
VCC输出电压	VCC		11.7	12.0	12.3	V
VCC输出电流	Ivcc		-	100	-	mA
5V LDO输出电压	VLDO5		4.85	5.0	5.15	V
5V LDO输出电流	ILD05		-	80	-	mA

注：（1）、高侧HIN输入的PWM高电平最小脉宽应大于3us。

■ 交流开关特性 （ $T_A=25^{\circ}\text{C}$, $V_M=24\text{V}$, $V_S=\text{GND}$ $C_L=1000\text{pF}$, 除非特别指定）

参数	符号	测试条件	最小值	典型值	最大值	单位
时间参数						
高侧开通延时	T_{ONH}	$C_L=1\text{nF}$	-	20	-	ns
高侧关断延时	T_{OFFH}	$C_L=1\text{nF}$	-	30	-	ns
低侧开通延时	T_{ONH}	$C_L=1\text{nF}$	-	40	-	ns
低侧关断延时	T_{OFFH}	$C_L=1\text{nF}$	-	20	-	ns
高侧输出上升时间	T_{rH}	$C_L=1\text{nF}$	-	40	-	ns
高侧输出下降时间	T_{fH}	$C_L=1\text{nF}$	-	30	-	ns
低侧输出上升时间	T_{rL}	$C_L=1\text{nF}$	-	70	-	ns
低侧输出下降时间	T_{fL}	$C_L=1\text{nF}$	-	30	-	ns
死区时间	DT	$C_L=1\text{nF}$		50		ns
高低侧延时匹配	MT	$C_L=1\text{nF}$	-	-	50	ns

■ 原理框图

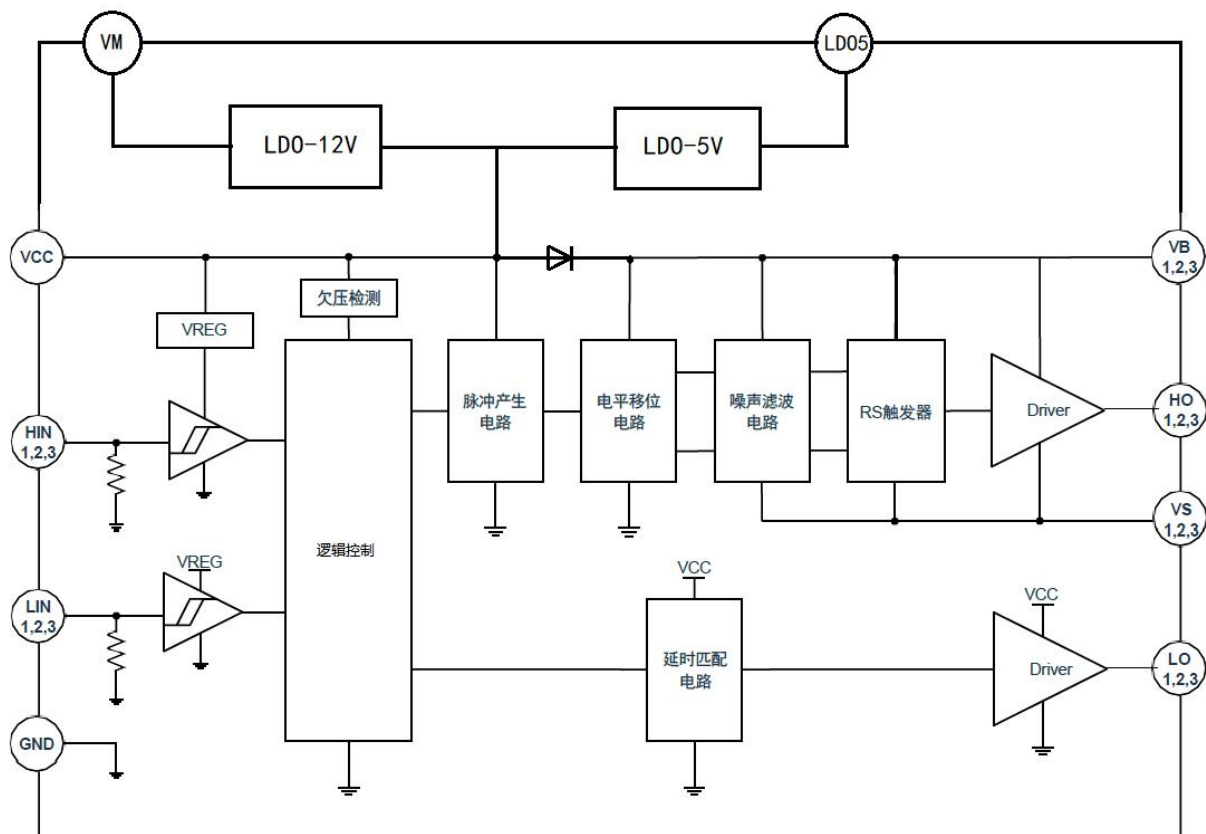


图1：内部电路示意图

■ 功能描述

逻辑功能表

输入端		输出端	
Hin	Lin	HO	LO
L	L	L	L
L	H	L	H
H	L	H	L
H	H	L	L

输入和输出逻辑功能图:

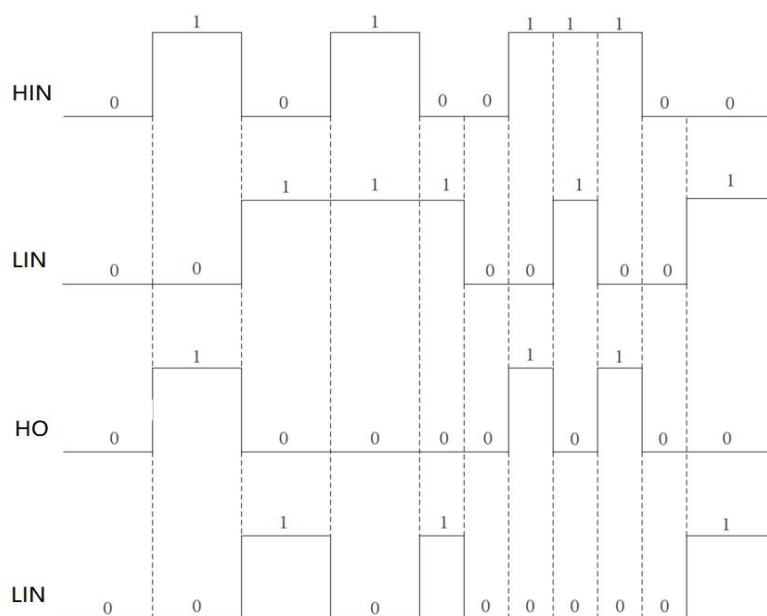


图 2: 逻辑功能图

低侧电源VCC 和欠压锁定 (UVLO)

VCC 为低侧电路电源供应端, 能为输入逻辑电路和低侧输出功率级工作提供所需的驱动能量。内置的欠压锁定电路能保证芯片工作在足够高的电源电压范围, 进而防止由于低驱动电压所产生的热耗散对 MOSFET/IGBT 造成损害。如图下图 2 所示, 当采用 12V 工作模式, 把 VM 和 VCC 连接一起, VCC 上升并超过阈值电压 $V_{CC_R}=5.1V$ 后, 低侧控制电路解锁并开始工作, LO 开始输出; 反之 VCC 下降并低于阈值电压 $V_{CC_F}=4.7V$ 后, 低侧电路锁定, 芯片停止工作, LO 停止输出。VCC 工作电压范围建议为 6.0V-20.0V。采用 24V 工作模式, 当 VM 大于 14.5V 时 VCC 始终稳压在 12V, VCC 会随着 VM 的下降而下降, 当 VCC 低于 $V_{CC_F}=4.7V$ 后同样进入欠压保护。

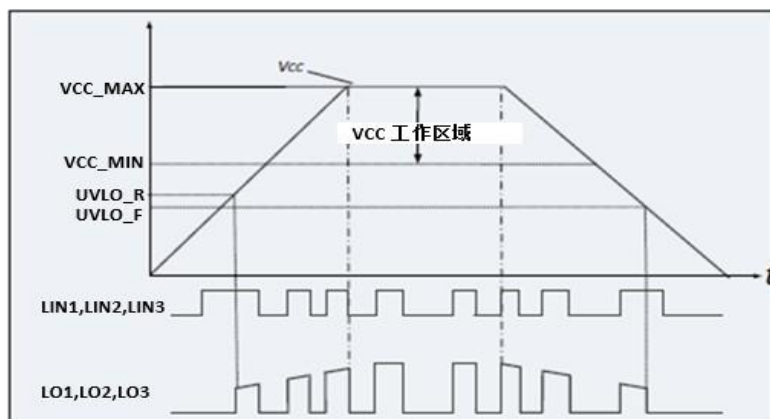
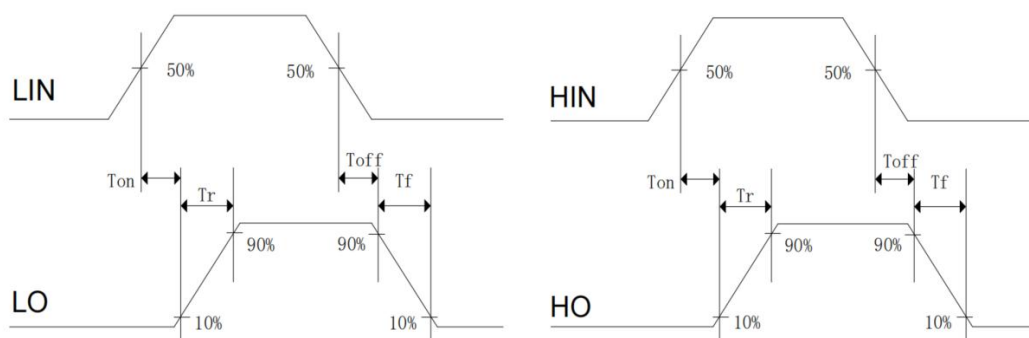
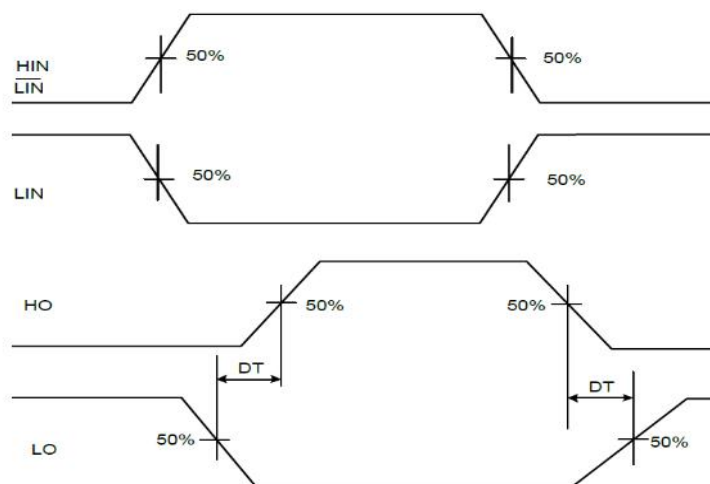


图 3：欠压保护示意图

开关时间特性示意图：



死区时间波形示意图：



■ 典型应用电路

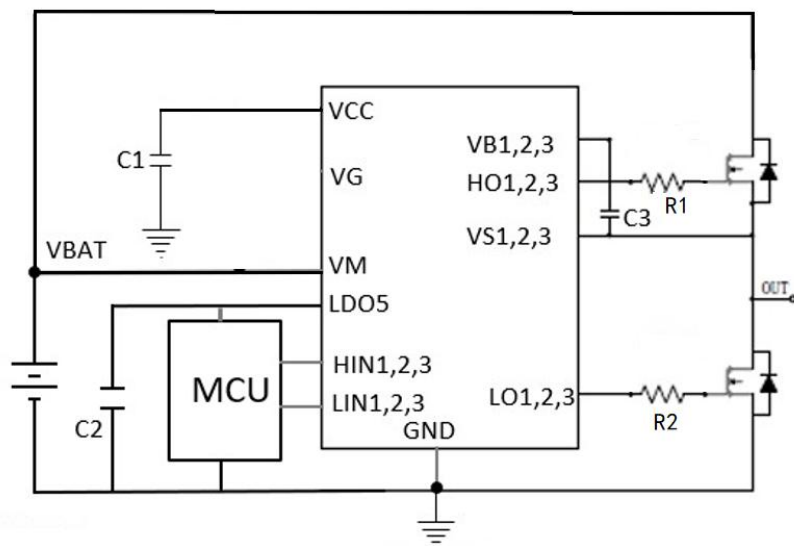


图3：21V供电应用电路图

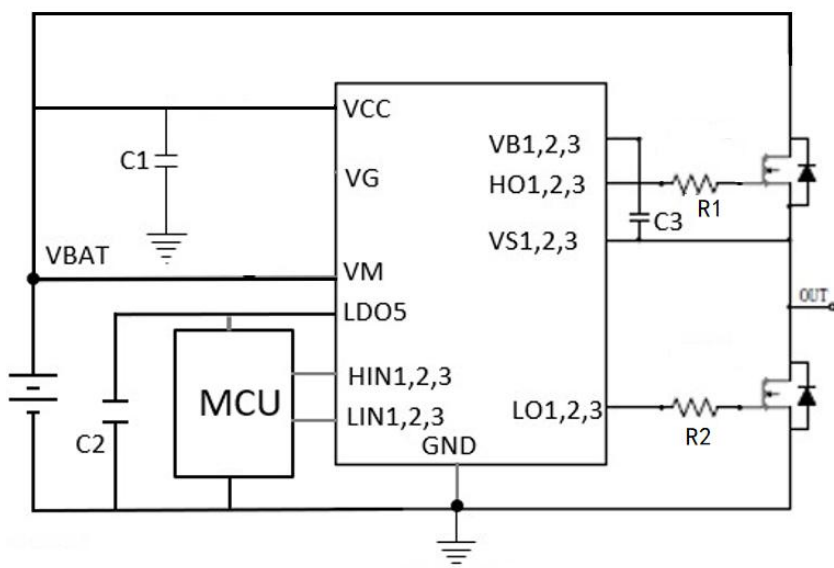


图3：12V供电应用电路图

1、在12V应用下，VM和VCC需要直接短路，

2、C1：电源滤波电容 106/25V，尽可能的靠近芯片管脚。

3、R1 R2：栅极驱动电阻，建议用 100Ω。

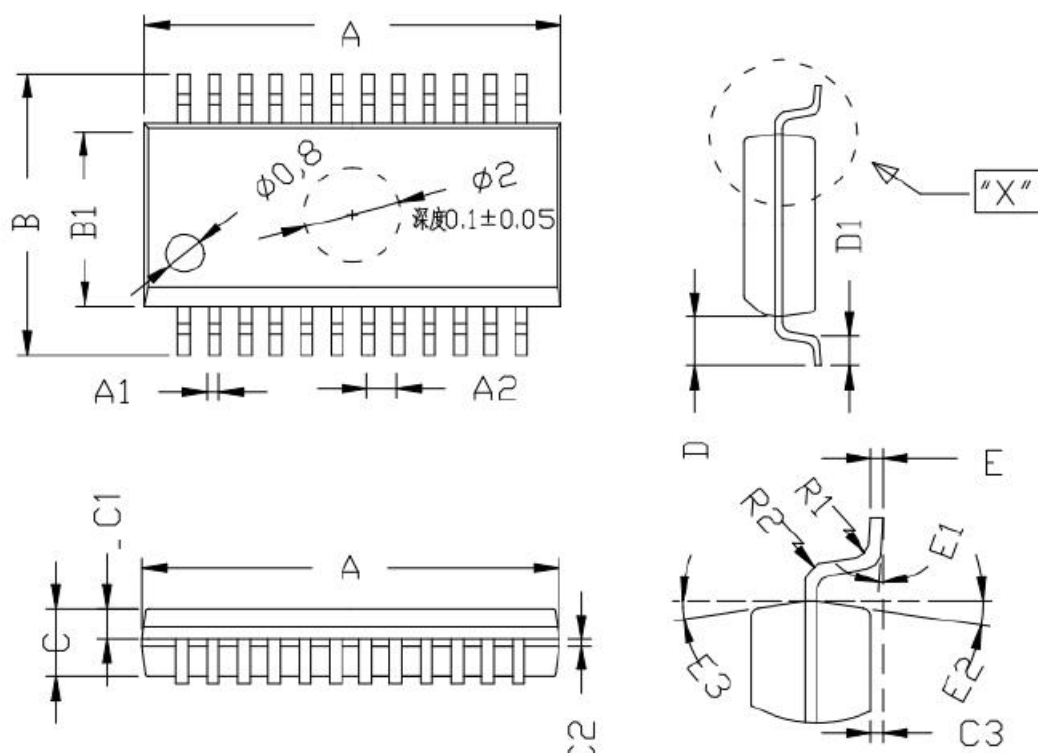
4、C3：自举电容，应选择陶瓷电容或钽电容，根据电路情况可选择 4.7μF~10μF/25V，电容应尽可能的靠近芯片管脚。

注：以上线路及参数仅供参考，实际的应用电路根据实测结果设定参数。



■ 封装信息

SSOP24



标注	表示	MIN	NOM	MAN
A	总长	8.53	8.63	8.73
A1	脚宽	0.21	0.25	0.30
A2	脚间距	0.635 BSC		
B	跨度	5.80	6.00	6.20
B1	胶体宽	3.80	3.90	4.00
C	胶体厚	1.25	1.45	1.55
C1	上胶体	0.55	0.65	0.75
C2		0.19	0.20	0.21
C3	站高	0.10	0.15	0.20
D	单边长	1.04 REF		
D1	脚长	0.45	0.60	0.80
E	脚厚	0.25 BSC		
E1	脚角度	0°	4°	8°
E2		6°	8°	10°
E3		6°	8°	10°
R1		0.07 TYP		
R2		0.07 TYP		
h		0.30	0.40	0.50